



UNIVERSITÀ DEGLI STUDI DI MILANO

SCUOLA DI DOTTORATO
FISICA, ASTROFISICA E FISICA APPLICATA DIPARTIMENTO

FISICA CORSO DI DOTTORATO DI RICERCA IN

FISICA, ASTROFISICA E FISICA APPLICATA
CICLO XXIII

**RETI DI CONTROLLO A CAPACITÀ COMMUTATE
PER CONVERTITORI DC/DC PWM**

Settore Scientifico Disciplinare FIS/07

Tesi di Dottorato di:
Davide Della Giustina

Supervisore: Prof. Piero G. Maranesi.
Coordinatore: Prof. Marco Bersanelli.

A. A. 2009-2010

A chi mi è stato accanto in questi anni

Desidero ringraziare l'Ing. Marco Riva ed il Dott. Federico Belloni per avermi guidato e consigliato in questi anni.

Un sentito grazie al Prof. Valentino Liberali per il supporto che ha dato a questo lavoro.

Un ringraziamento va infine al Prof. Piero Giuseppe Maranesi che con i suoi insegnamenti ha rinnovato in me l'interesse per questa disciplina.

Indice

Indice	i
Elenco delle figure	ii
Elenco delle tabelle	viii
Elenco dei codici sorgente	ix
Introduzione	x
1 Modellazione dei convertitori DC/DC	1
1.1 Le celle di potenza DC/DC a commutazione	2
1.1.1 La cella Buck	6
1.1.2 Modellazione dei circuiti elettrici	13
1.1.3 Sistemi lineari tempo-invarianti	17
1.1.4 Sistemi lineari tempo-varianti	21
1.1.5 Comportamento asintotico	26
1.1.6 Modello in su più punti di lavoro	30
1.2 Il controllo dei convertitori DC/DC a commutazione	33
1.2.1 La reazione	33
1.2.2 Stabilità di sistemi lineari	35
1.2.3 Stabilità dei sistemi reazionati	36
1.2.4 Tecniche di compensazione	37
1.2.5 Metodologie di controllo	42
1.2.6 Tecniche di implementazione	45
1.2.7 Controllo adattivo	48
1.2.8 Errori di sintesi: l'analisi di sensitività	50
2 Filtri a capacità commutate	56
2.1 Filtri tempo-discreti	57
2.1.1 Implementazione di filtri tempo-discreti	58
2.1.2 Sensitività del filtro	60
2.1.3 Sensitività della forma diretta	61
2.2 Circuiti a capacità commutate e loro dimensionamento	66
2.2.1 Celle di ritardo	68
2.2.2 Amplificatori operazionali	77
2.2.3 Tensioni di alimentazione	84
2.2.4 Modifiche topologiche	86

2.2.5	Conduttanze programmabili	87
2.2.6	Sincronizzazione del filtro con la cella	91
2.2.7	Analisi di sensitività	91
2.2.8	Algoritmo di scelta dei coefficienti	102
2.2.9	Considerazioni generali sulla sensitività	103
3	Esempio di applicazione	110
3.1	Progettazione di un Buck	111
3.1.1	Dimensionamento.	111
3.1.2	Modello	121
3.2	Programmazione del filtro	125
3.2.1	Filtro per il CCM	126
3.2.2	Filtro per il DCM	134
3.2.3	Partitore e polo dominante	140
3.3	Caratterizzazione in frequenza	142
3.3.1	Tecniche di misura	143
3.3.2	Misure sulla porta di ingresso	144
3.3.3	Misure sulla porta di uscita	146
3.3.4	Misure sulla porta di controllo	148
3.4	Misure con variazioni di carico	154
3.5	Biforcazioni e chaos	158
3.5.1	Regime quasi periodico e regime caotico	158
3.5.2	Biforcazioni	159
	Conclusioni	165
	Appendice: progettazione del circuito stampato	167
	Progettazione circuitale	168
	Progettazione del circuito stampato	174
	Bibliografia	180
	Indice analitico	183

Elenco delle figure

1.1	Diagramma a blocchi di un convertitore DC/DC	2
1.2	Schema di principio di una cella dissipativa	2
1.3	Schema di base di una cella a commutazione	3
1.4	Schema di base di una cella a commutazione con filtro LC di uscita	3
1.5	Schema di base di una cella a commutazione con interruttore di ricircolo	4
1.6	Modalità di conduzione continua e discontinua	5
1.7	Cella di potenza Buck: a) topologia circuitale; b) circuito equivalente durante la fase T_{on} ; c) circuito equivalente durante la fase T_{off}	6
1.8	Tensione e corrente di induttore della cella Buck in CCM	8
1.9	Tensione e corrente di induttore della cella Buck in DCM	10
1.10	Corrente di induttore alla soglia di transizione DCM-CCM	11
1.11	Modello in alta frequenza del condensatore	12
1.12	Schema riassuntivo dell'equivalenza elettro-meccanica	13
1.13	Circuito LC	14
1.14	Circuito LC con l'aggiunta di un deviatore	16
1.15	Circuito L serie, CR parallelo	18
1.16	Doppio bipolo	19
1.17	Circuito L serie, CR parallelo con forzante di tensione e corrente	19
1.18	Rappresentazione di un triplo bipolo	21
1.19	Confronto tra i modelli di descrizione di sistemi tempo-varianti: \square modello mediato; $-$ modello a dati campionati; o modello a dati campionati mediato, confrontato con la soluzione esatta (linea continua)	25
1.20	Circuito RC	27
1.21	Andamento della tensione di condensatore di una rete RC con $R = 10\text{ k}\Omega$ e $C = 1\text{ }\mu\text{F}$ forzata con una tensione $V = 10\text{ V}$	28
1.22	Andamento della tensione di condensatore a) e ritratto in fase b) di una rete RLC con $R = 20\text{ }\Omega$, $L = 0.5\text{ H}$ e $C = 0.5\text{ F}$ forzata con una tensione $V = 10\text{ V}$	28
1.23	Ritratto in fase di una rete LC con $L = 0.5\text{ H}$ e $C = 0.5\text{ F}$ forzata con una tensione $V = 10\text{ V}$	29
1.24	Risposta di un convertitore DC/DC asincrono alla perturbazione dello stato stazionario con un ΔI_L sulla corrente di induttore: a) in CCM il sistema cambia la traiettoria di equilibrio; b) in DCM al periodo successivo la variazione viene riassorbita	30
1.25	Modello del Buck in DCM	31
1.26	Area di lavoro di una cella di potenza	31
1.27	Diagrammi di Bode di un Buck modellato su più punti di lavoro tramite FREDDOMSIM	32

1.28	Schema generale di un sistema reazionato	33
1.29	Diagrammi di Bode e mappa poli/zeri della funzione di trasferimento del sistema da controllare	39
1.30	Diagrammi di Bode e mappa poli/zeri della funzione di trasferimento di un possibile controllo a polo dominante	40
1.31	Diagrammi di Bode e mappa poli/zeri della funzione di trasferimento di un possibile controllo tramite compensazione polo/zero	41
1.32	Confronto tra i guadagni d'anello del sistema (1.27) controllato con: nero) cancellazione polo/zero; grigio) polo dominante	42
1.33	Schema di controllo di una cella di potenza	42
1.34	a) Controllo ad isteresi; b) controllo a treni di impulsi	43
1.35	Controllo PWM: a) voltage mode; b) current mode; c) voltage mode con feedforward	44
1.36	Implementazione analogica controllore PWM in tensione	45
1.37	Implementazione analogica di una compensazione: a) polo dominante; b) cancellazione polo/zero	46
1.38	Implementazione digitale di un controllo PWM	48
1.39	Possibile implementazione di un controllo adattivo per celle di potenza a commutazione	49
1.40	Rapporto tra il volume di una n -sfera ed il volume del n -ipercubo ad essa circoscritto in funzione della dimensione n	52
2.1	Implementazione secondo la forma diretta del I tipo	58
2.2	Passaggio dalla forma diretta I a la II: a) filtro del primo ordine implementato con la forma diretta del I tipo; b) implementazione ottenuta invertendo la parte ricorsiva e quella a media mobile; c) implementazione con la forma diretta del II tipo	59
2.3	Implementazione secondo la forma diretta del II tipo	59
2.4	Implementazione di un filtro di ordine elevato come composizione in cascata di filtri del primo e del secondo ordine	60
2.5	Implementazione di un filtro di ordine elevato come composizione in parallelo di filtri del primo e del secondo ordine	60
2.6	Coupled form: a,b)trasformazione del blocco di ritardo; c)circuito trasformato; d)circuito ottenuto per $a'_1 = 0$, $a'_2 = -1$ e $d_1 = d_2$	63
2.7	Implementazione secondo la coupled form	64
2.8	Realizzazione a capacità commutate di un filtro biquadratico secondo la forma diretta di tipo II. I coefficienti del filtro sono programmabili digitalmente.	66
2.9	Circuito campionatore	69
2.10	Confronto tra ingresso ed uscita di un campionatore comandato da un segnale periodico	69
2.11	Cella di ritardo ottenuta dal comando in controfase di due campionatori: a) struttura base; b) struttura ottimizzata	70
2.12	Funzionamento dei singoli campionatori all'interno della cella di ritardo	70
2.13	Tensione di uscita in una cella di ritardo	71
2.14	Accoppiamento capacitivo tra ingresso di controllo ed uscita di un interruttore che dà luogo alla trasmissione del segnale di comando	71
2.15	Accoppiamento capacitivo tra ingresso di controllo ed uscita di un interruttore che dà luogo alla trasmissione del segnale di ingresso	72
2.16	Interruttore realizzato da con una coppia di transistori complementari	73

2.17	Circuito per il calcolo del tempo di assestamento di un interruttore	73
2.18	Campionatore realizzato con un buffer avente delle correnti di bias non nulle . . .	74
2.20	Ingresso ed uscita della cella di ritardo realizzata con gli ADG453 e capacità di mantenimento di $C_h = 100$ pF (a) e $C_h = 100$ nF (b). Nel primo caso sono evidenti i fenomeni di iniezione di carica e trasmissione diretta del comando e dell'ingresso	77
2.21	Stadi del sistema che impiegano un amplificatore operazionale: a) buffer invertente e non invertente; b) sommatore	78
2.22	Diagrammi di Bode per un amplificatore a doppio polo	79
2.23	Risposta di un amplificatore operazionale con uno slew rate finito: a. ingresso a gradino; b. ingresso sinusoidale	80
2.24	Segnale di ingresso ai buffer di tensione (CH1 - giallo); uscita dell'LF356 configurato a buffer (CH2 - viola); l'uscita del buffer monolitico OPA633 (CH3 - blu); l'uscita del buffer a due stadi LF356 con in serie OPA633 (CH4 - verde). In a) l'ingresso è a 100 kHz e i buffer pilotano una cella di ritardo con capacità da 100 nF; in b) l'ingresso è a 200 kHz e i buffer comandano una singola capacità da 100 nF; in c) l'ingresso è a 100 kHz ed il buffer a due stadi pilota una cella di ritardo.	82
2.25	Buffer di tensione a due stadi: amplificatore differenziale ad alto guadagno e buffer di uscita	83
2.26	Segnale di ingresso ai buffer di tensione (CH1 - giallo); uscita della prima cella di ritardo (CH2 - viola); uscita della seconda cella di ritardo (CH3 - blu); uscita del primo buffer di comando (CH4 - blu). In a) i buffer sono semplici LF356 configurati ad inseguitore, mentre in b) si impiega il buffer a due stadi.	84
2.27	Misura in AC delle tensioni di alimentazione positiva (CH3 - blu) e negativa (CH2 - viola), in assenza di filtri	85
2.28	Distribuzione delle alimentazioni nel prototipo di filtro a capacità commutate. Il primo livello di filtraggio è fatto a monte tramite una terna di condensatori realizzati con tecnologie differenti	86
2.29	Possibili metodi per filtrare localmente le alimentazioni di un circuito integrato: a) filtro di modo comune; b) filtro di differenziale; c) filtro di modo comune e differenziale	86
2.30	Inserimento di un condensatore sul ramo di reazione degli stadi sommatore ed invertenti del sistema, per ridurre il rumore o smorzare oscillazioni subarmoniche	87
2.31	Confronto tra il segnale in uscita al primo sommatore senza i filtri passa-basso sugli stadi invertenti (CH1 - giallo) e l'uscita con i filtri (CH2 - viola). Si tenga presente che la prima misura ha una scala cinque volte più dilatata rispetto alla seconda	87
2.32	Convertitore a scala R-2R	88
2.33	Utilizzo ad anello chiuso di un MDAC per realizzare un amplificatore di tensione a guadagno programmabile	89
2.34	Circuito per il dimensionamento della resistenza di pull up	90
2.35	Schema di connessione dei DIP Switch ai banchi di resistori integrati per produrre le parole di programmazione digitali degli MDAC	90
2.36	Distribuzione del segnale di clock nel convertitore	91
2.37	Confronto tra i diagrammi di Bode della funzione di trasferimento nominale (crochette) e le possibili funzioni di trasferimento (linea continua) ottenute mediante l'esplorazione esaustiva, quando si considera il solo errore di quantizzazione . . .	96

2.38	Confronto tra la mappa di poli e zeri della funzione di trasferimento nominale (marker neri) e le possibili frequenze critiche ottenute mediante l'esplorazione esaustiva (marker grigi), quando si considera il solo effetto del mismatch	97
2.39	Luogo dei poli sintetizzabili con una forma diretta del II tipo, per $N = 4$ bit	103
2.40	Luogo dei poli sintetizzabili con una couple form, per $N = 4$ bit	104
2.41	Luogo dei poli sintetizzabili con una forma diretta del II tipo realizzata a capacità commutate, per $N = 4$ bit	104
2.42	Luogo dei poli sintetizzabili con una forma diretta del II tipo realizzata a capacità commutate, per $N = 4$ bit: a) piano z ; b) piano s	106
2.43	Errore relativo nel posizionamento del polo reale dell'Equazione (2.26) in funzione della variabile z , assumendo una tolleranza di 1%. Il punto $z = 0.9691$ corrisponde ad esempio a $\nu = -1$ kHz.	107
2.44	Implementazione analogica di una cancellazione polo/zero	107
2.45	Andamento dell'errore percentuale commesso sulla sintesi dei poli in funzione di: a) numero di bit; b) tolleranza delle resistenze	108
2.19	Traduzione in schematico del modello SPICE del componente ADG413	109
3.1	Diagramma di flusso del dimensionamento di una cella di potenza DC/DC a commutazione	112
3.2	Piedinatura dell'integrato TPS40200. Immagine tratta da [1]	116
3.3	Schema di principio del generatore di dente di sega dell'integrato TPS40200. Immagine tratta da [1]	117
3.4	Configurazione del soft-start nell'integrato TPS40200. Immagine tratta da [1]	118
3.5	Tensione della capacità di soft-start in presenza di una sovracorrente nell'integrato TPS40200. Immagine tratta da [1]	119
3.6	Rappresentazione schematica del circuito progettato in Orcad Capture	120
3.7	Forme d'onda del convertitore Buck con relativi dettagli: tensione di uscita - rosso; corrente di induttore - viola; carico di uscita - giallo	121
3.8	Schematizzazione della cella di potenza Buck comprensiva di parassitismi valida nel T_{on} : a) caso CCM; b) caso DCM.	122
3.9	Diagramma di flusso della progettazione della rete di controllo	125
3.10	Diagramma di Bode e mappa dei poli e zeri del Buck in CCM	129
3.11	Diagramma di Bode e mappa dei poli e zeri della funzione di trasferimento in s del filtro in in CCM	130
3.12	Diagramma di Bode di $(HK)(\omega)$ con la rete di reazione esterna (3.9)	131
3.13	Diagramma di Bode e mappa dei poli e zeri della funzione di trasferimento in z del filtro in in CCM	132
3.14	Diagramma di Bode e mappa dei poli e zeri della funzione di trasferimento in s del filtro in CCM: funzione nominale - linea continua/nero; funzione quantizzata per correggere l'errore introdotto sulla tolleranza delle resistenze - crocette/grigio.	133
3.15	Diagramma di Bode della funzione di trasferimento in s del filtro in CCM: funzione nominale - linea continua/nero; funzione con correzione digitale - crocette/grigio.	134
3.16	Diagramma di Bode e mappa dei poli e zeri del Buck in DCM	136
3.17	Diagramma di Bode e mappa dei poli e zeri della funzione di trasferimento in s del filtro in DCM	137
3.18	Diagramma di Bode della funzione di trasferimento in s del filtro in DCM: funzione nominale - linea continua/nero; funzione con correzione digitale - crocette/grigio.	138
3.19	Diagramma di Bode di $(HK)(\omega)$ con la rete di reazione esterna (3.13)	139

3.20	Diagramma di Bode della funzione di trasferimento in s del filtro in DCM: funzione nominale - linea continua/nero; funzione fisicamente implementata - crocette/grigio.	139
3.21	Dettaglio del filtro a capacità commutate con l'aggiunta del condensatore per sintetizzare il polo dominante	141
3.22	Esempio di architettura di distribuzione della potenza in DC	142
3.23	Funzioni di trasferimento significative di un convertitore di potenza.	143
3.24	Rappresentazione dell'apparato di misura necessario per applicare la tecnica della scansione in frequenza	144
3.25	Schema della strumentazione per la caratterizzazione dinamica dei convertitori DC/DC	144
3.26	Circuito ausiliario per la misura sulla porta di ingresso, adatto per alte tensioni. .	145
3.27	Circuito ausiliario per la misura sulla porta di ingresso, adatto per alte correnti. .	145
3.28	Confronto tra l'ammettenza di ingresso ad anello aperto (linea tratteggiata), ad anello chiuso (linea continua) e misure sperimentali ad anello chiuso (crocette) . .	146
3.29	Circuito ausiliario per la misura sulla porta di uscita, adatto per alte correnti. . .	147
3.30	Circuito ausiliario per la misura sulla porta di uscita, adatto per alte tensioni. . .	147
3.31	Confronto tra l'impedenza di uscita ad anello aperto (linea tratteggiata), ad anello chiuso (linea continua) e misure sperimentali ad anello chiuso (crocette)	148
3.32	Circuito per la misura del guadagno di anello in un convertitore che impiega un controllore PWM integrato	149
3.33	Iniezione tramite filtro passa-alto per compensare l'attenuazione del segnale di ingresso nella misurazione del guadagno d'anello	149
3.34	Convertitore Buck in CCM: confronto tra modello (linea continua) e misure sperimentali (crocette). a) controllo-uscita; b) reazione esterna	151
3.35	Convertitore Buck in DCM: confronto tra modello (linea continua) e misure sperimentali (crocette). a) controllo-uscita; b) reazione esterna	152
3.36	Confronto tra il guadagno d'anello in CCM (rosso) ed in DCM (blu)	153
3.37	Forme d'onda del convertitore operante in CCM: a) tensione di uscita b) rampa; c) tensione d'errore	154
3.38	Forme d'onda del convertitore operante in CCM: a) tensione di uscita b) rampa; c) tensione d'errore	155
3.39	Misure di regolazione dell'uscita in CCM: a) variazione della corrente di carico da 0.7 A a 2.1 A; b) viceversa	156
3.40	Ingrandimento di Figura 3.39a	157
3.41	Misure di regolazione dell'uscita in DCM: a) variazione della corrente di carico da 0.1 A a 0.5 A; b) viceversa	157
3.42	Misura del convertitore in DCM con la rete di compensazione settata per il CCM	158
3.43	Ritratto in fase del convertitore Buck: a) funzionamento ciclico in CCM; b) comportamento dopo la nascita di un toro	162
3.44	Ritratto in fase del convertitore Buck: misura sperimentale dopo la nascita di un toro	162
3.45	Mappa dei poli del convertitore ad anello chiuso per diversi valori del guadagno d'anello	163
3.46	Diagramma di biforcazione tensione del condensatore - guadagno d'anello	164
3.47	Circuiti per la generazione delle tensioni di alimentazione	168
3.48	Circuiti per la generazione delle tensioni di riferimento	169
3.49	Stadio di ingresso/uscita del filtro a capacità commutate, con rappresentati il divisore di clock e la rete di partizione	170

3.50	Stadi sommatore del filtro a capacità commutate	171
3.51	Celle di ritardo con buffer invertente e non invertente in uscita	172
3.52	Circuito di programmazione degli MDAC	173
3.53	Esempio di footprint	175
3.54	Estratto del nuovo progetto di Layout	176
3.55	Alcune regole per la corretta progettazione del Layout di una PCB	177
3.56	Estratto del file di layout che mostra i buffer invertente/non invertente realizzati sullo stesso operazionale	178
3.57	Estratto del file di layout che mostra una cella di ritardo	178
3.58	Estratto del file di layout che mostra il circuito di programmazione dell'MDAC .	179

Elenco delle tabelle

2.1	Lista dei principali componenti del filtro a capacità commutate	68
2.2	Variazione percentuale di poli e zeri dovuta all'errore di quantizzazione	96
2.3	Variazione percentuale di poli e zeri dovuta al mismatch	97
3.1	Caratteristiche elettriche della cella Buck	111
3.2	Lista dei principali componenti della cella Buck	111
3.3	Caratteristiche del MOSFET FDC5614P	116
3.4	Valori misurati delle resistenze di ingresso agli MDAC	127
3.5	Coefficienti di $K_q(z)$ per il CCM	127
3.6	Coefficienti di $K_q(z)$ per il DCM	135

Elenco dei codici sorgente

2.1	Procedura per il calcolo dell'errore dovuto alla quantizzazione con il metodo dell'esplorazione esaustiva	98
2.2	Seconda parte di 2.1	99
2.3	Estratto della procedura per il calcolo dell'errore dovuto alla tolleranza delle resistenze con il metodo dell'esplorazione esaustiva	100
2.4	Procedura per il calcolo dell'errore dovuto alla quantizzazione con il metodo delle derivate parziali	100
2.5	Procedura per costruire il fascio di diagrammi di Bode di tutte le funzioni di trasferimento ottenibili a causa dell'errore di quantizzazione a partire da una funzione di trasferimento data	101
2.6	Procedura per la quantizzazione dei coefficienti secondo un criterio di minimo quadrato	102
2.7	Procedura per la costruzione delle Figure 2.39 e 2.41	105
3.1	Procedura Matlab per assistere il dimensionamento di un convertitore Buck . . .	114
3.2	Procedura Matlab per costruire il modello state-space averaged del Buck	124

Introduzione

I circuiti elettronici di potenza per la conversione DC/DC sono dispositivi in grado di regolare il flusso di energia tra due sistemi funzionanti in corrente continua.

Il loro scopo è quello di presentare una tensione di uscita che risulti insensibile alle variazioni dell'ingresso, al degrado dei componenti e soprattutto alle diverse esigenze di corrente del carico collegato.

Questo obiettivo è raggiunto principalmente controllando la cella di potenza con una reazione esterna.

I sistemi controreazionati risultano critici dal punto di vista della stabilità dinamica, per questo motivo lo studio dei controllori diviene cruciale per la progettazione di convertitori robusti.

Nella famiglia dei convertitori DC/DC, i convertitori a commutazione sono sostanzialmente i più diffusi.

Sono caratterizzati da una dinamica tempo-variante, poiché contengono uno o più interruttori che cambiano stato durante il funzionamento.

Nel caso in cui la commutazione sia periodica (controllo in PWM), il sistema assumerà periodicamente un numero finito di configurazioni, in ognuna delle quali sarà localmente lineare e tempo-invariante.

Sotto questa ipotesi esistono tecniche di descrizione che, partendo dalle equazioni delle varie configurazioni, consentono di costruire un modello valido all'interno di tutto il periodo di commutazione.

Si tenga presente che ritenere valido un modello lineare in ciascuna configurazione, non implica necessariamente che il modello costruito sia altrettanto lineare.

In tal caso è necessario applicare un processo di approssimazione del modello attorno ad un punto o ad una traiettoria di equilibrio.

Le soluzioni a regime in generale possono essere calcolate solo tramite metodi numerici sia deterministici sia stocastici.

La non linearità delle celle di potenza è anche dettata dalla dipendenza della loro risposta al variare della tensione di ingresso e dalla corrente di carico, che ne complica ulteriormente la descrizione.

Infatti un dispositivo reale si trova ad operare in un'ampia regione di funzionamento, delineata da tutti i possibili valori assunti dalle sue forzanti.

È necessario quindi ricavare un insieme di modelli, ognuno riferito ad un punto di lavoro, in ognuno dei quali si determina, come anticipato, la soluzione di regime.

In linea di principio, il modello linearizzato dovrebbe essere calcolato in ognuno dei punti di questa area.

Un approccio già sufficientemente ricco consiste nel campionare la regione, e di calcolare sui nodi del reticolo i modelli lineari.

La tecnica con la quale si stabilisce la funzione di trasferimento per rendere il sistema stabile (in un punto di lavoro) è in generale una questione aperta.

Il metodo più elementare è quello di operare una compensazione a polo dominante, ossia posizionare un polo ad una frequenza sufficientemente bassa tale che le altre frequenze critiche siano raggiunte con un guadagno minore di uno.

Questo metodo di controllo è inefficiente dal punto di vista della banda del sistema, che si troverà ad essere ridotta, ma se tarato sul caso peggiore può rendere il sistema incondizionatamente stabile.

All'estremo opposto, la compensazione polo/zero consente di avere una banda massima, ma è la soluzione più complessa.

Consta in sostanza nel posizionare poli e zeri della rete di controllo in corrispondenza di zeri e poli del sistema da controllare, aggiungendo infine un polo dominante, ottenendo così un margine di fase di 90° e una banda larga a piacere.

La scelta dalla funzione di trasferimento non può o quantomeno non dovrebbe essere assoluta, ma deve accordarsi con il comportamento che ha il sistema fissate le forzanti.

Nasce quindi la necessità di disporre di un sistema di tipo adattivo.

L'ultimo aspetto è il metodo con la quale si implementa la rete di controllo.

La soluzione più diffusa in ambito industriale è di tipo analogico ed impiega un amplificatore operazione opportunamente configurato.

Il metodo è il più economico, ma mal si affianca al controllo adattivo e alle tecniche di compensazione molto complesse quali la cancellazione polo/zero.

All'estremo opposto si colloca la sintesi digitale del controllo.

Con la sua alta flessibilità l'adattività non risulta gravosa, così come la sintesi di frequenze critiche complesse.

Il vero limite alla diffusione di questo tipo di realizzazione è sostanzialmente economico.

La tesi di dottorato si è proposta di studiare un metodo alternativo di implementazione, basato sulla sintesi di filtri mediante la tecnica delle capacità commutate.

Questo tipo di sistema è parso adatto allo scopo per la sua natura tempo-discreta ed analogica.

Il lavoro ha riguardato in prima istanza la progettazione del circuito, rivolgendo particolare attenzione alla scelta di due componenti critici per l'applicazione: i campionatori sui quali si basano le celle di ritardo, e le conduttanze programmabile realizzate tramite convertitori digitale-analogico a moltiplicazione.

Accanto alla fase di progettazione del circuito, è stata analizzata la dipendenza della posizione di poli/zeri e guadagno in continua dagli errori sulle conduttanze dovuti alla loro quantizzazione ed alle tolleranze sui componenti analogici del sistema.

Sulla base delle considerazioni emerse da questo studio, sono stati individuati gli algoritmi che permettono di selezionare i migliori valori con i quali programmare il filtro per ottenere una compensazione polo/zero più precisa possibile.

Il dimostratore del circuito è stato realizzato su di una scheda di prototipazione impiegando componenti discreti, mentre è già stata studiata, ma non ancora assemblata, una versione ottimizzata su circuito stampato.

La fase di disegno del sistema si è conclusa con il dimensionamento, la simulazione e la realizzazione di una cella di potenza Buck, utilizzata poi in due condizioni di funzionamento distinte: una in CCM ed una in DCM.

Durante la parte sperimentale sono state svolte molte misure per verificare il funzionamento del filtro ed il suo utilizzo come rete di controllo per la cella.

I due stadi sono stati caratterizzati in frequenza prima indipendentemente e poi congiuntamente misurando l'ammettenza d'ingresso, l'impedenza di uscita ed il guadagno d'anello del convertitore e conducendo delle prove con variazioni del carico.

In entrambe le modalità di conduzione i dati sperimentali sono ampiamente compatibili con le previsioni teoriche.

Capitolo 1

Modellazione dei convertitori DC/DC

In questo capitolo saranno esposti i concetti fondamentali per la conversione DC/DC a commutazione.

Sarà presa in esame in dettaglio la topologia che è stata effettivamente utilizzata in questo lavoro di tesi: la cella di potenza Buck.

La topologia è stata scelta sostanzialmente per la sua semplicità, sia concettuale, sia implementativa, perché il lavoro non è focalizzato sulla conversione in sé, ma quanto sulla possibilità di realizzare un convertitore tramite un controllo a capacità commutate programmato per implementare una compensazione polo/zero.

In tutto il capitolo, accanto agli aspetti attinenti ai convertitori di potenza, saranno richiamati, e talvolta dettagliati, molti concetti fondamentali sui sistemi dinamici.

Questo tipo di competenze è fondamentale per una corretta modellazione di questo tipo di sistemi, e quindi per la loro progettazione.

1.1 Le celle di potenza DC/DC a commutazione

Si chiama *convertitore DC/DC* un dispositivo elettronico in grado di controllare il flusso di energia tra due sistemi funzionanti in corrente continua in modo da stabilizzarne la tensione di uscita.

Un convertitore è costituito dalla cella di potenza, ossia la topologia circuitale che realizza la conversione, ed un controllo che permette di stabilizzarne l'uscita al valore nominale.

Possiamo quindi descrivere il convertitore come un sistema asservito e schematizzarlo come in Figura 1.33.

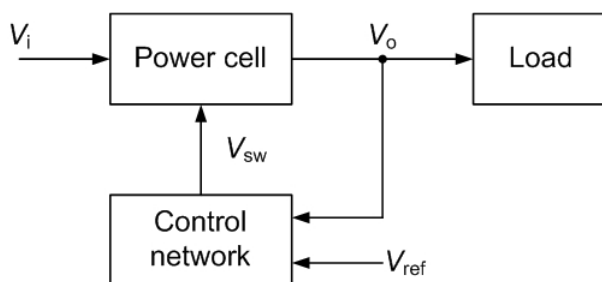


Figura 1.1: Diagramma a blocchi di un convertitore DC/DC

Soffermiamoci ora sulla cella di potenza, rimandando la trattazione della rete di controllo una volta richiamate le problematiche che legano la stabilità e la reazione.

Il tipo più elementare è la *cella DC/DC dissipativa*, mostrata in Figura 1.2.

Si tratta di fatto di un partitore di tensione il cui fattore di smorzamento è specificato da una tensione di controllo legata all'uscita.

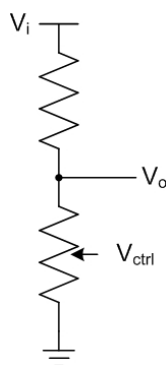


Figura 1.2: Schema di principio di una cella dissipativa

Senza dilungarsi troppo su questi sistemi, possiamo ricordare che sono inadatti nel caso in cui la potenza da processare sia elevata, poiché per loro natura sono intrinsecamente a basso rendimento.

Per contro sono caratterizzati da un altissimo livello di regolazione, per tale motivo trovano impiego per generare tensioni di riferimento o per raffinare tensioni già stabilizzate.

Il secondo limite di questa struttura è la possibilità di realizzare solamente tensioni inferiori a quella di ingresso, nuovamente per la natura fisica del processo di conversione sul quale si basano. Questo tipo di convertitori sono perciò detti *step-down*, e si differenziano dagli *step-up* che presentano una uscita maggiore dell'ingresso.

Le due limitazioni espresse hanno portato all'introduzione dei convertitori a commutazione.

Una *cella di potenza DC/DC a commutazione* un circuito che regola la tensione di uscita mediante l'impiego di un interruttore.

Lo schema di principio di una cella a commutazione è riportato in Figura 1.3.

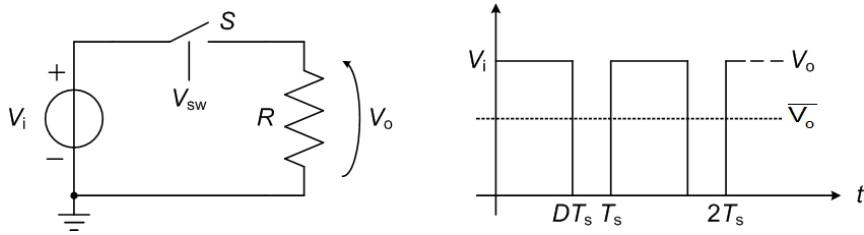


Figura 1.3: Schema di base di una cella a commutazione

La tensione di uscita è pari all'ingresso se S è chiuso, mentre è nulla se S è aperto. Intuitivamente, siamo quindi in grado di variare l'uscita in funzione dello stato dell'interruttore. In particolare se fissiamo il periodo di commutazione ed il suo duty cycle, risulta subito che la tensione media di uscita si mantiene costante nel tempo.

$$\overline{V_o} = \text{cost}$$

Per cercare di stabilizzare anche il valore puntuale, si inserisce una coppia di elementi conservativi, che immagazzinano energia quando l'interruttore è acceso, e la cedono al carico quando l'interruttore è spento.

$$\overline{V_o} = \text{cost} + \Delta V_o$$

Dato che vogliamo scambiare energia, occorre inserire nel circuito due elementi complementari, innescando un processo risonante.

Dal punto di vista matematico, possiamo invece dire che i due bipoli realizzano un filtro passa-basso del secondo ordine, il che è concorde con l'idea di rimuove le armoniche che rendono variabile la tensione di uscita.

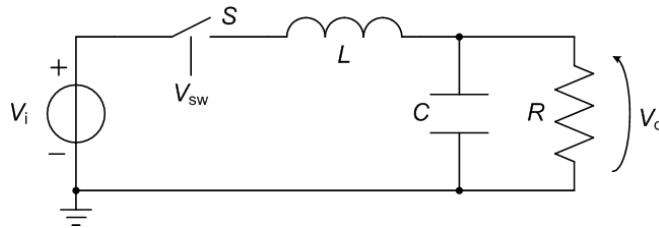


Figura 1.4: Schema di base di una cella a commutazione con filtro LC di uscita

Creare un ripple in uscita, mediante l'impiego di un interruttore e poi filtrare le armoniche da esso introdotte, può sembrare un procedimento inutilmente complicato.

In realtà le armoniche sono solo un effetto secondario, in quanto l'obiettivo principale è quello di pilotare il valore medio dell'uscita.

La loro riduzione per giunta non comporta particolari problemi in quanto la loro posizione è nota una volta fissata la frequenza di commutazione.

D'altra parte l'introduzione diretta di elementi conservativi in presenza di interruttori, può creare delle problematiche come qui esemplificato.

Ad esempio, commutando lo stato dell'interruttore, l'induttore posto in serie alla resistenza vedrebbe una variazione di corrente a gradino.

Si usa dunque predisporre nel circuito un altro ramo in parallelo al carico inserendo un secondo interruttore D pilotato in contro fase rispetto al primo che consenta un ricircolo di corrente.

Quando l'interruttore è acceso D è aperto quindi non gioca, mentre quando l'interruttore è chiuso fornisce un percorso chiuso per dissipare l'energia immagazzinata nell'induttore.

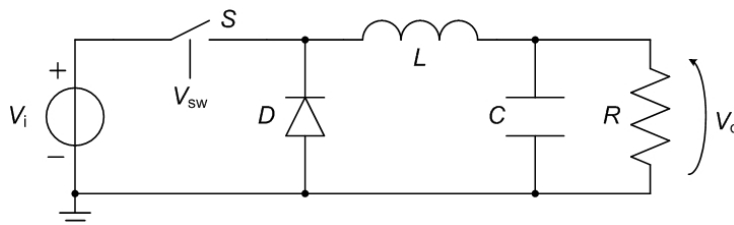


Figura 1.5: Schema di base di una cella a commutazione con interruttore di ricircolo

La presenza della coppia di interruttori introduce una classificazione dei dispositivi in base alla loro modalità di funzionamento.

Infatti, un convertitore a commutazione è detto *asincrono* se l'interruttore di ricircolo è un autointerruttore, e *sincrono* se invece è un comune interruttore.

Nel primo caso il controllo è più semplice perché D commuta in maniera automatica a seconda della sua polarizzazione, mentre nel secondo è più complesso perché deve comandare in controfase entrambi gli interruttori.

I convertitori asincroni sono caratterizzati da due modalità di funzionamento, poiché la presenza del diodo vincola il verso della corrente di induttore.

Si distinguono quindi la modalità di conduzione continua e quella discontinua.

Si definisce *modalità di conduzione continua* (CCM) la modalità di funzionamento di un convertitore a commutazione nella quale la corrente di induttore non si annulla mai.

Si definisce *modalità di conduzione discontinua* (DCM) la modalità di funzionamento di un convertitore a commutazione nella quale la corrente di induttore si annulla.

In regime di conduzione continua (Figura 1.6a) il circuito lavora in due configurazioni:

- S chiuso, D interdetto: la corrente che passa nell'induttore aumenta in modo lineare.
- S aperto, D in conduzione: l'energia accumulata in L viene trasferita agli altri componenti.

Viceversa, (Figura 1.6b), possono presentarsi tre configurazioni:

- S chiuso, D interdetto: la corrente che passa nell'induttore aumenta in modo lineare.
- S aperto, D in conduzione: l'energia accumulata in L è trasferita agli altri componenti.
- S aperto, D aperto: la corrente si annulla quando entrambi gli interruttori sono aperti.

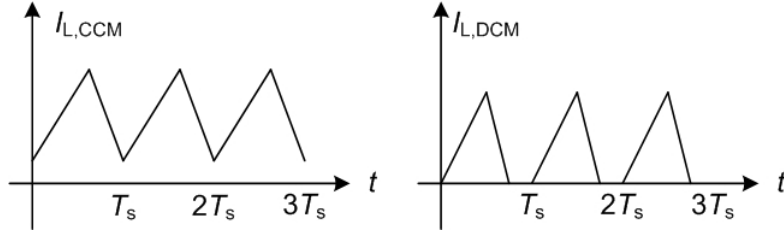


Figura 1.6: Modalità di conduzione continua e discontinua

Osserviamo che, essendo nulla la corrente di induttore, l'elemento conservativo non svolge più il ruolo di variabile di stato, e quindi la dinamica del sistema scende di ordine. Torneremo comunque su questo aspetto nelle sezioni successive.

Nei convertitori a commutazione sincroni, la corrente di induttore può diventare negativa e quindi non ha più senso parlare distinguere tra CCM e DCM.

La cella di potenza così realizzata è nota come Buck e nel seguito sarà ripresa ed esaminata in dettaglio.

Di questa breve descrizione delle celle di potenza DC/DC a commutazione, due sono i punti che devo essere tenuti a mente.

Per prima cosa contengono al loro interno degli interruttori, che ne alterano la struttura circuitale e le equazioni differenziali che le descrivono.

Esiste quindi una difficoltà nel costruire un modello tempo-invariante per la loro descrizione.

Seconda aspetto, possono presentare (come nel caso delle celle asincrone) un comportamento fortemente dipendente dalle variabile di ingresso.

Non sarà quindi sufficiente disporre di un singolo modello, ma sarà necessario costruirne una famiglia per riuscire a tenere conto di questa dipendenza.

Prima di affrontare meglio questi aspetti descriveremo in maniera più approfondita la topologia circuitale alla quale facciamo riferimento.

1.1.1 La cella Buck

La cella di potenza mostrata in Figura 1.7a è un Buck asincrono, perché impiega come interruttore di ricircolo un diodo, che non consente alla corrente di induttore di diventare negativa.

Tratteremo questa topologia per poter analizzare le modalità di conduzione del convertitore: CCM e DCM.

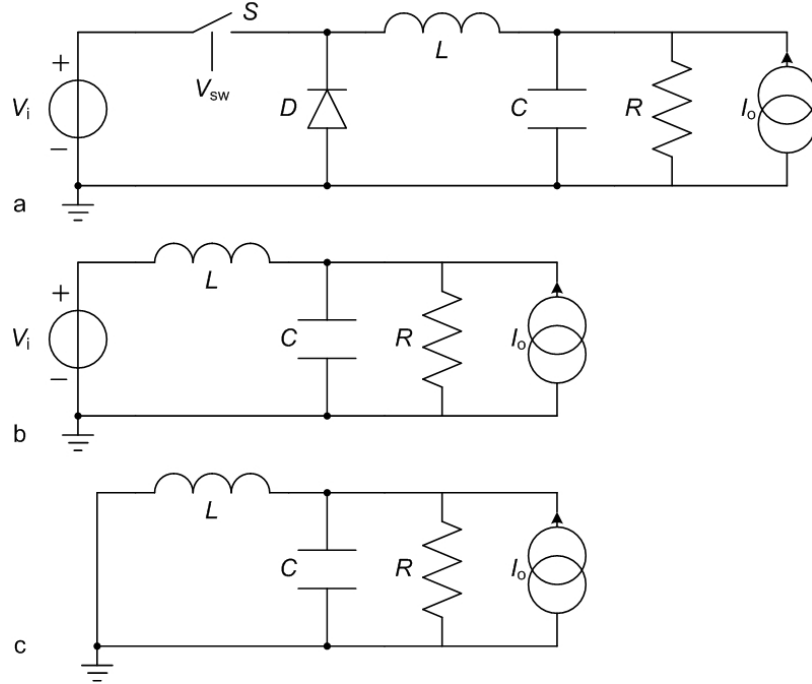


Figura 1.7: Cella di potenza Buck: a) topologia circuitale; b) circuito equivalente durante la fase T_{on} ; c) circuito equivalente durante la fase T_{off}

Modalità di conduzione continua Esponiamo il principio di funzionamento della cella di potenza in modalità di conduzione continua, CCM.

Nell'intervallo T_{on} l'interruttore S è acceso.

Il diodo ha il catodo a massa e l'anodo al potenziale V_i , si trova perciò polarizzato in inversa dove si comporta come un circuito aperto.

In questo sottoperiodo la cella può essere descritta con il circuito di Figura 1.7b.

L'ingresso fornisce energia attraverso l'induttore nel quale scorre una corrente I_L ed ai cui capi si instaura la tensione $V_L = V_i - V_o$: tale corrente viene poi ripartita tra il condensatore, che la adopera per caricarsi, ed il carico.

Durante la transizione on-off dell'interruttore S , la resistenza R_s dell'interruttore aumenta rapidamente, ma poiché la corrente di induttore non può variare altrettanto rapidamente, la tensione del catodo del diodo si abbassa bruscamente portandolo in polarizzazione attiva dove possiamo descriverlo con un corto-circuito.

In questo sottoperiodo la cella può essere rappresentata con il circuito di Figura 1.7c.

Il carico continua a ricevere energia dai componenti conservativi.

Esaminiamo le grandezze che descrivono il sistema ipotizzando che:

- a. tutti i segnali siano periodici con periodo T_s ;
- b. la tensione e la corrente di uscita siano costanti.

Tensione sul diodo.

Se S è chiuso $V_D = V_i$, mentre se S è aperto $V_D = 0$, perché è polarizzato in diretta.

$$V_D(t) = \begin{cases} V_i & t \in [0, T_{on}] \\ 0 & t \in (T_{on}, T_s] \end{cases} \quad (1.1)$$

Tensione sull'induttore.

L'induttore ha ai suoi capi la tensione $V_D - V_o$, quindi è pari alla tensione del diodo traslata.

$$V_L(t) = \begin{cases} V_i - V_o & t \in [0, T_{on}] \\ -V_o & t \in (T_{on}, T_s] \end{cases} \quad (1.2)$$

Corrente del induttore.

La corrente di induttore è $I_L(t) = \frac{1}{L} \int V_L(t) dt$

$$I_L(t) = \begin{cases} \frac{1}{L} \int (V_i - V_o) dt & t \in [0, T_{on}] \\ \frac{1}{L} \int (-V_o) dt & t \in (T_{on}, T_s] \end{cases} = \begin{cases} \frac{1}{L} (V_i - V_o)t & t \in [0, T_{on}] \\ -\frac{1}{L} V_o t & t \in (T_{on}, T_s] \end{cases} \quad (1.3)$$

Corrente del diodo.

Quando S è aperto il diodo è polarizzato in inversa quindi non è percorso da corrente, mentre quando S è spento il diodo si trova in serie all'induttore quindi vi scorre I_L .

$$I_D(t) = \begin{cases} 0 & t \in [0, T_{on}] \\ -\frac{1}{L} V_o t & t \in (T_{on}, T_s] \end{cases} \quad (1.4)$$

Corrente del condensatore.

Dal bilancio in corrente segue che la corrente del condensatore è $I_C = I_L - I_o$, quindi è pari alla corrente di induttore traslata.

$$I_C(t) = \begin{cases} \frac{1}{L} (V_i - V_o)t + I_o & t \in [0, T_{on}] \\ -\frac{1}{L} V_o t + I_o & t \in (T_{on}, T_s] \end{cases} \quad (1.5)$$

Tensione sul condensatore.

È l'integrale della corrente di condensatore: $V_c(t) = \frac{1}{C} \int dt I_C$.

$$V_C(t) = \begin{cases} \frac{1}{C} \int dt \left[\frac{1}{L} (V_i - V_o)t + I_o \right] & t \in [0, T_{on}] \\ \frac{1}{C} \int dt \left[-\frac{1}{L} V_o t + I_o \right] & t \in (T_{on}, T_s] \end{cases} = \begin{cases} \frac{1}{C} \left[\frac{1}{L} (V_i - V_o) \frac{t^2}{2} + I_o t \right] & t \in [0, T_{on}] \\ \frac{1}{C} \left[-\frac{1}{L} V_o \frac{t^2}{2} + I_o t \right] & t \in (T_{on}, T_s] \end{cases} \quad (1.6)$$

L'andamento nel tempo di alcune delle equazioni (1.1-1.6) è mostrato in Figura .

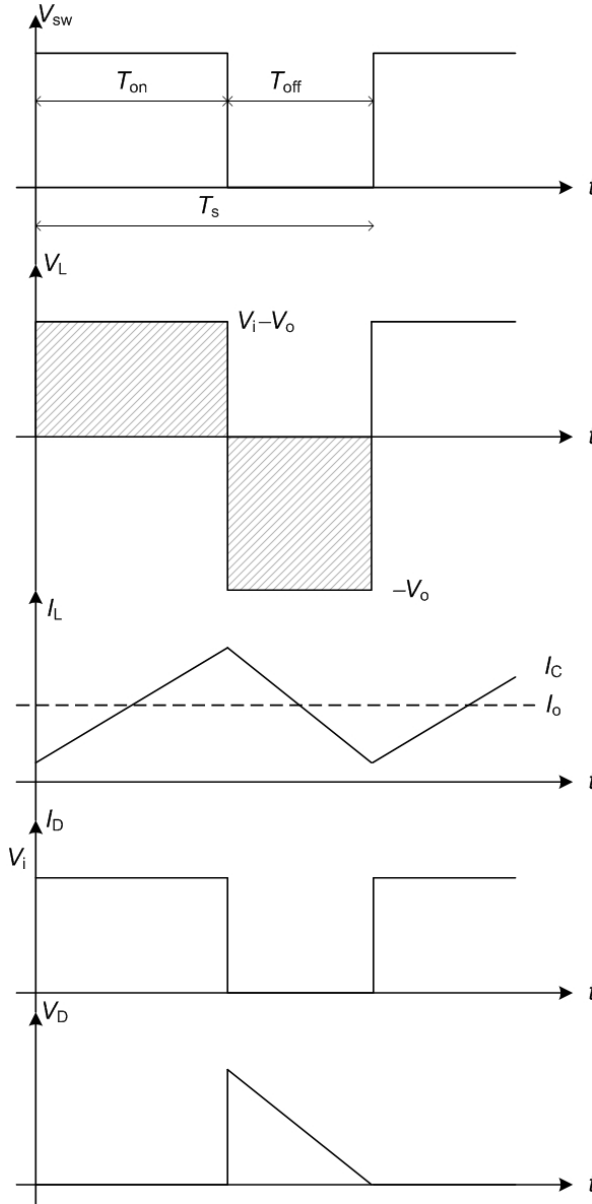


Figura 1.8: Tensione e corrente di induttore della cella Buck in CCM

Ricordiamo che il *duty cycle* è il rapporto tra il periodo in cui l'interruttore è acceso T_{on} , ed il periodo di commutazione T_s .

$$d = \frac{T_{on}}{T_s}$$

Per un Buck, il duty cycle è direttamente legato al guadagno di tensione della cella:

$$\frac{V_o}{V_i} = d \quad (1.7)$$

Dimostrazione. Per dimostrare questa affermazione facciamo riferimento alla tensione di induttore mostrata in Figura 1.8.

L'area sottesa a V_L rappresenta a meno di un fattore moltiplicativo L la variazione di corrente

netta nell'induttore nel semiperiodo T_{on} più la variazione di corrente nel semiperiodo T_{off} . In regime stazionario l'integrale di V_L su di un periodo deve essere nullo (poiché le forme d'onda sono periodiche), vale quindi:

$$T_{on}(V_i - V_o) + (T_s - T_{on})(-V_o) = 0 \quad \Rightarrow \quad T_{on}(V_i - V_o + V_o) + T_s(-V_o) = 0$$

□

Modalità di conduzione discontinua Per descrivere la modalità di conduzione discontinua introduciamo gli equivalenti del duty cycle per gli altri semiperiodi, ovvero:

$$d_1 := \frac{T_{off}}{T_s}; \quad d_2 := \frac{T_s - T_{on} - T_{off}}{T_s}$$

In DCM, il legame tra ingresso ed uscita di un Buck, non dipende solo dal duty cycle, ma anche da d_1 :

$$\frac{V_o}{V_i} = \frac{d}{d + d_1} \quad (1.8)$$

Dimostrazione. Per dimostrare questa affermazione facciamo riferimento alla tensione di induttore mostrata in Figura 1.9.

In maniera del tutto analoga al caso del CCM possiamo supporre nulla l'area sottesa alla tensione di induttore nel periodo:

$$T_{on}(V_i - V_o) + T_{off}(-V_o) = 0 \quad \Rightarrow \quad dT_s(V_i - V_o) + d_1T_s(-V_o) = 0 \quad \Rightarrow \quad V_id - V_od + -V_od_1 = 0$$

Segue la tesi. □

Osserviamo che a differenza del caso CCM dove il rapporto di tensione dipendeva solo dal duty cycle, qui c'è una dipendenza anche da d_1 che varia in funzione della corrente di carico.

Una relazione esplicita si può ricavare a partire dall'espressione della corrente di uscita

$$I_o = \frac{\Delta I_L}{2}(d + d_1) \quad (1.9)$$

Dimostrazione. La corrente di uscita è la media della corrente di induttore, e può essere calcolata stimando la carica sottesa ad I_L e ripartendola in maniera uniforme sul periodo:

$$\begin{aligned} I_o &= \left[\frac{1}{2}\Delta I_L dT_s + \frac{1}{2}\Delta I_L d_1 T_s \right] \frac{1}{T_s} \\ &= \frac{\Delta I_L}{2}(d + d_1) \end{aligned}$$

□

Segue allora, sostituendo 1.10 in 1.9, che il legame tra ingresso ed uscita di un Buck è:

$$V_o = V_i \frac{1}{\frac{2LI_o}{V_i d^2 T_s} + 1} \quad (1.10)$$

La stessa equazione può essere invertita per esprimere il duty cycle in funzione delle altre variabili del sistema.

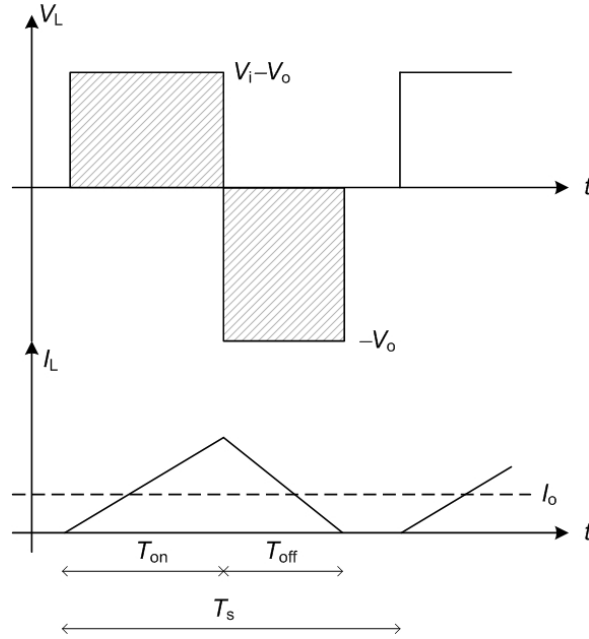


Figura 1.9: Tensione e corrente di induttore della cella Buck in DCM

Vale infatti che il duty cycle del Buck in DCM è legato alle altre grandezze del circuito secondo la legge:

$$d = \sqrt{\frac{2LV_o I_o}{V_i T_s (V_i - V_o)}} \quad (1.11)$$

Transizione di conduzione Il passaggio dalla conduzione continua alla discontinua è legato alla corrente di carico.

Più è bassa e più il valore medio della corrente di induttore è vicino allo zero, e quindi a parità di ripple di corrente è maggiore la possibilità di finire in DCM.

Poiché la corrente di uscita è dettata dal carico e non dal convertitore, il problema della transizione di conduzione è di fatto legata al valore dell'induttore.

Vale infatti $V_L = L \dot{I}_L$ che riscritta in termini di differenze finite lega esplicitamente L al ripple ΔI_L :

$$\Delta V_L = L \frac{\Delta I_L}{\Delta T} \quad (1.12)$$

Con le seguenti proposizioni chiariremo meglio questo legame.

Supponendo nota L , il ripple di corrente sull'induttore è:

$$\Delta I_L = (V_i - V_o) \frac{d}{\nu_s} \frac{1}{L} \quad (1.13)$$

oppure

$$\Delta I_L = (-V_o) \frac{1-d}{\nu_s} \frac{1}{L}$$

Dimostrazione. Segue immediatamente dalla 1.12 nel momento in cui si ricorda che nel semiperiodo T_{on} l'induttore vede ai suoi capi la tensione $\Delta V_L = V_i - V_o$, mentre nel semiperiodo T_{off}

è $\Delta V_L = -V_o$.

□

Nell'ottica diametralmente opposta vediamo come dimensionare l'induttanza per limitare il ripple di corrente.

Per limitare il ripple di corrente inferiore al valore ΔI_L l'induttore deve essere dimensionato in modo che:

$$L \geq (V_i - V_o) \frac{d}{\nu_s} \frac{1}{\Delta I_L}$$

$$L \geq (-V_o) \frac{1-d}{\nu_s} \frac{1}{\Delta I_L}$$

Chiediamoci ora come l'induttanza influenzi la transizione CCM-DCM, mostrata in Figura 1.10.

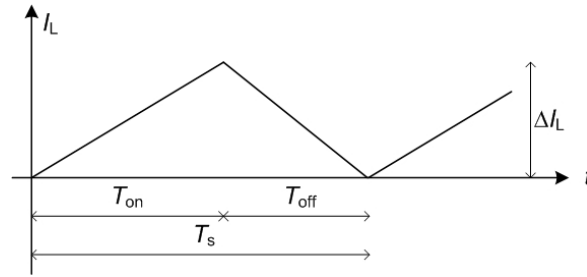


Figura 1.10: Corrente di induttore alla soglia di transazione DCM-CCM

La *corrente di soglia* I_B è il valore della corrente di uscita I_o per il quale la corrente di induttore assume un valore minimo I_L^{min} pari a zero, ovvero:

$$I_L^{min} = I_B - \frac{\Delta I_L}{2} = 0$$

L'induttanza di soglia, ovvero quella per la quale la transizione CCM-DCM avviene in corrispondenza di un valore I_B fissato, si ottiene a partire dal risultato della proposizione precedente sostituendo:

$$\Delta I_L = 2I_B$$

La relazione da considera è quindi:

$$L \geq (V_i - V_o) \frac{d}{\nu_s} \frac{1}{2I_B} \quad (1.14)$$

Regolazione dell'uscita Il ripple di uscita è una delle specifiche tipiche di un regolatore di tensione.

Fissata la frequenza di commutazione, il suo valore è legato alla capacità di uscita, ma anche a quanto varia la corrente di induttore.

Supponendo noto la variazione di corrente di induttore ΔI_L e la capacità necessaria C , il ripple di uscita è:

$$\Delta V_C = \Delta I_L \frac{T_s}{8} \frac{1}{C} \quad (1.15)$$

Dimostrazione. La relazione segue dall'osservazione che la carica in eccesso che deve gestire il condensatore corrisponde all'area del triangolo delimitato da I_L e I_o avente area $\frac{T_s}{2}$ ed altezza $\frac{\Delta I_L}{2}$. \square

La capacità di uscita per mantenere il ripple contenuto entro ΔV_C è:

$$C \geq \Delta I_L \frac{T_s}{8} \frac{1}{\Delta V_C} \quad (1.16)$$

Oltre all'effetto dovuto alla scarica del condensatore sul carico, c'è un altro contributo che dà un'oscillazione della tensione di uscita.

Un condensatore reale è caratterizzato da parassitismi di tipo resistivo ed induttivo (Figura 1.11a).

Il contributo dominante è la *resistenza equivalente serie*, o ESR in breve (Figura 1.11b).

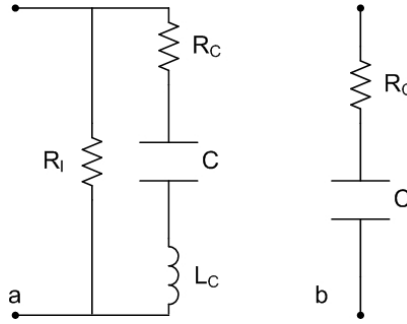


Figura 1.11: Modello in alta frequenza del condensatore

Poiché sul condensatore scorre la corrente I_L che ha una variazione pari a ΔI_L calcolata in 1.13, la tensione sul condensatore si discosterà dal nominale di:

$$\Delta V_C = \pm \frac{\Delta I_L}{2} R_C \quad (1.17)$$

Questo contributo corrisponde solitamente al 90% del ripple totale, per questo motivo la scelta di un condensatore a bassa ESR è spesso mandatoria.

Regolazione sul transitorio Una cella di potenza deve garantire una certa regolazione anche in presenza di variazioni del carico.

Tale regolazione non può che essere demandata al filtro capacitivo di uscita.

Si definisce regolazione di carico la grandezza:

$$LR\% := \frac{V_o(\text{pieno carico}) - V_o(\text{minimo carico})}{V_o(\text{carico nominale})} \%$$

La capacità di carico può essere dimensionata tramite un semplice bilancio energetico.

$$C \geq L \frac{I_{o,max}^2 - I_{o,min}^2}{V_o^2(I_{o,max}) - V_o^2(I_{o,min})} \quad (1.18)$$

Dimostrazione. Segue dalla conservazione dell'energia $\Delta \mathcal{E}_C - \Delta \mathcal{E}_L = 0$, poiché il presenza di variazione di corrente il condensatore deve supplire ad una carenza di energia di induttore. \square

1.1.2 Modellazione dei circuiti elettrici

I circuiti elettrici, al pari degli altri sistemi di natura fisica, chimica, biologica, sociale, finanziaria... possono essere descritti in maniera formale tramite la teoria dei sistemi dinamici.

È importante quindi richiamarne i concetti principali.

Un sistema dinamico può essere informalmente definito come un insieme di osservabili fisiche che variano nel tempo in funzione dei valori che esse stesse hanno precedentemente assunto, ed eventualmente dal valore attuale di altre grandezze.

Secondo questa prima definizione la corrente e la tensione di un circuito elettrico contenente capacità e/o induttanze sono sistemi dinamici.

È interessante ricordare che utilizzando come coordinate canoniche carica e corrente di maglia, in analogia a posizione e velocità, le induttanze svolgeranno il ruolo della massa inerziale, i condensatori di potenziale armonico e le resistenze di attrito viscoso (Figura 1.12).

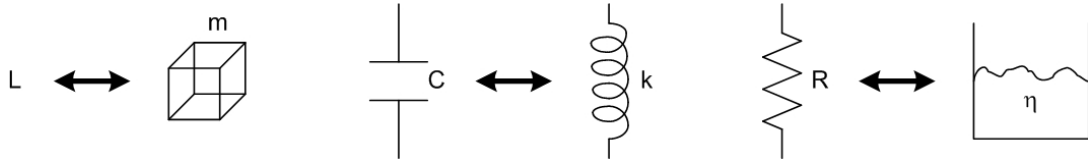


Figura 1.12: Schema riassuntivo dell'equivalenza elettro-meccanica

Quanto anticipato fa riferimento al concetto di variazione rispetto al valore precedentemente assunto dal sistema stesso, è quindi spontaneo ricorrere al formalismo delle equazioni differenziali, per formalizzare la definizione.

Si definisce *sistema dinamico* S in un aperto¹ $W \subseteq \mathbb{R}^n$ sull'insieme D un sistema di equazioni:

$$S := \begin{cases} \dot{x}(t) = F[x(t), u(t), t] & (I) \\ y(t) = G[x(t), u(t), t] & (II) \end{cases} \quad (1.19)$$

dove

- $x : D \rightarrow W$ è chiamata variabile di stato,
- $u : D \rightarrow \mathbb{R}^m$ è chiamata variabile di ingresso,
- $y : D \rightarrow \mathbb{R}^l$ è chiamata variabile di uscita,
- $F : W \times \mathbb{R}^m \times D \rightarrow \mathbb{R}^n$ di classe C^1 ,
- $G : W \times \mathbb{R}^m \times D \rightarrow \mathbb{R}^l$.

Esempio 1.1. Si consideri a titolo esemplificativo il circuito di Figura 1.13.

¹ È possibile più in generale definire sistemi dinamici su varietà differenziali, come accade nella formulazione lagrangiana ed hamiltoniana della meccanica, tuttavia nei casi di nostro interesse la definizione data è sufficientemente già ricca.

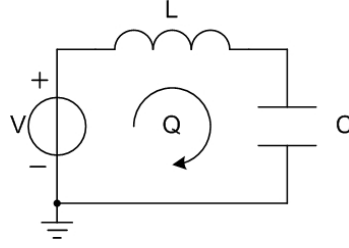


Figura 1.13: Circuito LC

L'espressione della carica che circola nella maglia si ricava integrando l'equazione differenziale scritta a partire dal bilancio di Kirchhoff alle tensioni:

$$V - L\ddot{Q} - \frac{Q}{C} = 0 \quad \Rightarrow \quad \ddot{Q} + \frac{Q}{LC} = V$$

L'equazione è del secondo ordine, proprio perché la maglia contiene una induttanza, che per quanto detto ha il ruolo di inerzia rispetto alla carica.

Posta $\omega = \frac{1}{\sqrt{LC}}$, il sistema è ovviamente un oscillatore armonico non smorzato con forzante.

La soluzione dell'omogenea associata è:

$$Q(t) = A \exp(+i\omega t) + B \exp(-i\omega t) \quad (1.20)$$

dove come sempre le costanti A, B si ricavano dalla posizione delle condizioni iniziali.

Un'importante classificazione dei sistemi dinamici è basata sul dominio delle variabili.

Si definisce *tempo-continuo* un sistema dinamico tale che $D = \mathbb{R}$, dove con \dot{x} si intenderà la derivata reale:

$$\dot{x} := \lim_{h \rightarrow 0} \frac{x(t) - x(t+h)}{h}$$

Si definisce *tempo-discreto* un sistema dinamico tale che $D = \mathbb{Z}$, dove con \dot{x} si intenderà la differenza finita:

$$\dot{x} := \frac{x(kT) - x[(k+1)T]}{T}$$

La 1.19.I è chiamata *equazione del moto* per l'osservabile x , nome mutuato dalla meccanica dove le x sono interpretate come posizioni o velocità, ad esempio di una particella.

È anche indicata con il termine di *equazione di stato prossimo*, poiché per un sistema tempo-discreto può anche essere riscritta nella forma:

$$x(k+1) = \tilde{F}[x(k), u(k), k]$$

che lega il valore della variabile di stato all'istante successivo con il valore della variabile di stato e dell'ingresso all'istante attuale.

Questa condizione è un sistema di equazioni differenziali ordinarie del primo ordine, la cui integrazione (cioè la deduzione delle soluzioni) consente di stabilire come evolvano rispetto al parametro le grandezze caratteristiche del sistema.

Ricordiamo che l'esistenza e l'unicità delle soluzioni è garantita dal teorema di Cauchy [2].

Sempre per il ruolo di primo piano che svolge l'equazione differenziale omogenea 1.19.I, \mathbb{R}^n inteso come l'immagine delle variabile di stato x è chiamato *spazio degli stati* o più spesso *spazio delle fasi* del sistema.

L'equazione 1.19.II è chiamata *equazione di uscita*, poiché consente di calcolare l'uscita del sistema, in un tempo fissato, in funzione del valore assunto dallo stato e dall'ingresso allo stesso tempo.

Lo studio di questa equazione, è importante invece dal punto di vista pratico, poiché le uscite del sistema sono tipicamente le sole grandezze direttamente osservabili.

In questa accezione va intesa quindi la scrittura $y = S(u)$.

Infatti un sistema può essere pensato come un operatore:

$$\begin{aligned} S : \mathbb{R}^m &\rightarrow \mathbb{R}^l \\ u &\rightsquigarrow y := S(u) \end{aligned}$$

che associa ad una funzione di ingresso una certa funzione di uscita.

Data un'equazione differenziale di ordine n del tipo

$$x^{(n)} = F[x^{(n-1)}, \dots, x, t]$$

può essere sempre espressa dal sistema di n equazioni differenziali del primo ordine

$$S := \begin{cases} \dot{x}_1 &= x_2 \\ \vdots & \\ \dot{x}_n &= F[x_n, \dots, x_1, t] \end{cases}$$

effettuando le identificazioni:

$$x_1 = x, \quad x_2 = \dot{x}, \quad \dots, \quad x_n = x^{(n-1)}$$

In particolare si dimostra che le soluzioni dei due problemi sia la stessa [2].

Questo tipo di rappresentazione è nota come descrizione nello spazio delle fasi, poiché il vettore x così definito è una funzione a valore nello spazio delle fasi.

Esempio 1.2. La descrizione nello spazio della fasi dell'esempio 1.1 è:

$$\begin{cases} \dot{Q} &= I \\ \dot{I} &= -\frac{1}{LC}Q + V \end{cases}$$

Un'altra importante classificazione per i sistemi dinamici è legata alla loro dipendenza esplicita dal tempo.

Si definisce *tempo-variante* un sistema dinamico S tale che le funzioni F e G presentano una dipendenza discontinua rispetto alla variabile t .

Esempio 1.3. Un circuito elettrico contenente un interruttore, come quello mostrato in Figura 1.14 è un esempio di sistema tempo-variante, poiché le equazioni differenziali che lo governano variano a seconda dello stato di conduzione dell'interruttore.

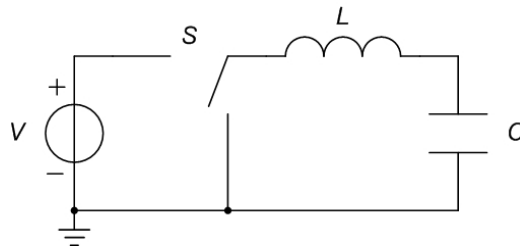


Figura 1.14: Circuito LC con l'aggiunta di un deviatore

Vedremo nelle prossime sezioni come i convertitori DC/DC a commutazione possono essere descritti come sistemi tempo-varianti.

Per poter comprendere questo tipo di sistemi è però necessario avere presente alcune nozioni fondamentali sui sistemi lineari tempo-invarianti, che presenteremo nella prossima sezione.

1.1.3 Sistemi lineari tempo-invarianti

I sistemi lineari tempo-invarianti sono quei sistemi le cui le funzioni F e G sono operatori lineari indipendenti dal tempo.

A seguito di questa proprietà esistono degli strumenti matematici che ne semplificano fortemente la trattazione.

1.1.3.1 Analisi nel dominio del tempo

Per *analisi nel dominio del tempo* di un sistema si intende la deduzione dell'equazione delle variabili di uscita senza l'impiego degli operatori di trasformazione.

Se parliamo di un sistema lineare è possibile dimostrare che esiste una funzione caratteristica del sistema a partire dalla quale può essere calcolata in maniera semplice l'uscita per un generico ingresso.

Vale infatti che se S è un sistema lineare tempo-continuo, allora la risposta y del sistema alla forzante u è:

$$y(t) = \int_{-\infty}^{+\infty} d\tau u(\tau) h(t, \tau)$$

dove $h(t, \tau) := S(\delta(t - \tau))$.

Se in particolare il sistema è tempo-invariante, la funzione h non dipende da t e τ in maniera generica, bensì solamente dalla loro differenza $t - \tau$.

Chiamiamo allora *risposta naturale* (o risposta caratteristica o risposta all'impulso) di un sistema dinamico lineare e tempo-invariante, e la si indica con $h(t)$, la risposta fornita del sistema quando forzato in ingresso con una δ di Dirac, cioè:

$$h(t) := S(\delta(t))$$

Possiamo quindi concludere che la risposta di un sistema dinamico lineare tempo-invariante, ad una forzante u è:

$$y(t) = u(t) \star h(t)$$

In termini di equazione differenziale, la risposta caratteristica del sistema è la soluzione dell'equazione omogenea associata, come ricordato nell'Esempio .

Esempio 1.4. Per il circuito dell'esempio 1.6 la risposta caratteristica è proprio l'equazione 1.20, cioè:

$$h(t) = A \exp(+i\omega t) + B \exp(-i\omega t) \quad (1.21)$$

1.1.3.2 Analisi nel dominio della frequenza

Per *analisi nel dominio della frequenza* di un sistema si intende la deduzione dell'equazione delle variabili di uscita con l'impiego degli operatori di trasformazione.

Si chiama *funzione di trasferimento* di un sistema lineare tempo-continuo la trasformata di Laplace (o la trasformata \mathcal{Z} per un sistema tempo-discreto) della risposta caratteristica:

$$H(s) = \mathcal{L}\{h(t)\}(s) \quad (H(z) = \mathcal{Z}\{h(n)\})(z)$$

Spesso ci si riferisce anche alla *risposta in frequenza*, cioè alla restrizione della funzione di trasferimento al solo asse immaginario della funzione di trasferimento, ossia $H(\omega) := H(s)|_{s=j\omega}$. Il vantaggio di passare nel dominio della frequenza, oltre alla ben nota proprietà delle trasformate di convertire equazioni differenziali (o alle derivate finite) in equazioni algebriche, è che il prodotto di convoluzione è mappato in un prodotto semplice, avremo quindi che la relazione ingresso uscita diventerà:

$$Y = HU$$

Altra proprietà di interesse è che la trasformata di una funzione reale è una funzione analitica nel semipiano di convergenza (o nella regione anulare per il caso tempo-discreto), e che in particolare ammette rappresentazione in forma razionale.

Le soluzioni del numeratore sono anche gli *zeri* della funzione, mentre le soluzioni del denominatore sono le sue singolarità polari, dette più semplicemente *poli*.

Esempio 1.5. Il circuito di Figura 1.15 ha una funzione di trasferimento tensione di ingresso - tensione di uscita è:

$$H(s) = \frac{1}{LC} \frac{1}{s^2 + s \frac{1}{RC} + \frac{1}{LC}}$$

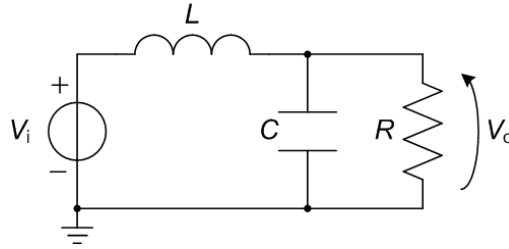


Figura 1.15: Circuito L serie, CR parallelo

Ciò è concorde col fatto che il numero di poli della razionale fratta coincide con il grado dell'equazione.

1.1.3.3 Rappresentazione matriciale

La rappresentazione matriciale è semplicemente una riorganizzazione delle leggi che governano il sistema, possibile proprio grazie alla sua linearità:

$$\begin{cases} \dot{x}(t) = Ax(t) + Bu(t) \\ y(t) = Cx(t) + Du(t) \end{cases} \quad \left(\begin{cases} x(k+1) = Ax(k) + Bu(k) \\ y(k) = Cx(k) + Du(k) \end{cases} \right)$$

Nuovamente grazie alla linearità, possiamo impiegare le trasformate di Laplace e la \mathcal{Z} :

$$\begin{cases} sX(s) = AX(s) + BU(s) \\ Y(s) = CX(s) + DU(s) \end{cases} \quad \left(\begin{cases} zX(z) = AX(z) + BU(z) \\ Y(z) = CX(z) + DU(z) \end{cases} \right)$$

Il legame tra la rappresentazione matriciale e la funzione di trasferimento si può rendere evidente con una semplice sostituzione:

$$(sI - A)X = BU \Rightarrow X = \frac{B}{sI - A}U \Rightarrow Y = \left[\frac{CB}{sI - A} + D \right] U \Rightarrow H = \left[\frac{CB}{sI - A} + D \right]$$

Poiché A , B , C e D sono matrici, anche H sarà una matrice delle funzioni di trasferimento.

1.1.3.4 Modello a doppio-bipolo

Per poter descrivere un circuito mediante il formalismo delle matrici occorre prima definire quante e quali siano gli ingressi e quante e quali siano le uscite.

Per quanto riguarda il numero possiamo osservare che un modello ad accoppiamento naturale² tipico per rappresentare un circuito tempo-invariante è quello di doppio-bipolo, ossia una rete contraddistinta da due coppie di terminali (Figura 1.16).

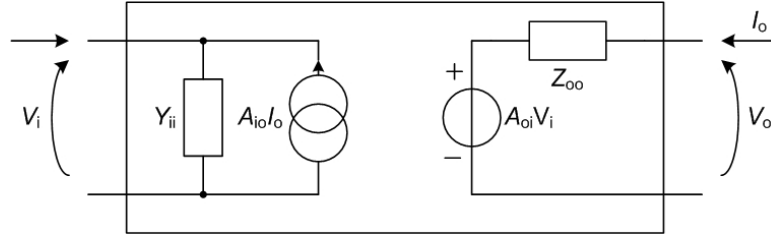


Figura 1.16: Doppio bipolo

Quindi abbiamo due ingressi e due uscite, e corrispondentemente quattro relazioni ingresso-uscita, sintetizzabili con la matrice delle funzioni di trasferimento:

$$\begin{pmatrix} V_o \\ I_i \end{pmatrix} = \begin{pmatrix} A_{oi} & Z_{oo} \\ Y_{ii} & A_{io} \end{pmatrix} \begin{pmatrix} V_i \\ I_o \end{pmatrix}$$

I coefficienti della matrice sono detti:

- A_{oi} , guadagno di tensione (anche detto suscettività audio);
- Z_{oo} , impedenza di uscita;
- Y_{ii} , ammettenza di ingresso;
- A_{io} , guadagno inverso di corrente.

Una scelta comune che si opera per i circuiti elettrici (e che si adatta ai convertitori) consiste nello scegliere come ingressi la tensione di ingresso e la corrente di uscita (V_i, I_o) e come uscite la tensione di uscita e la corrente di ingresso (V_o, I_i).

Vediamo ora un esempio di rappresentazione matriciale.

Esempio 1.6. Consideriamo il circuito di Figura 1.17.

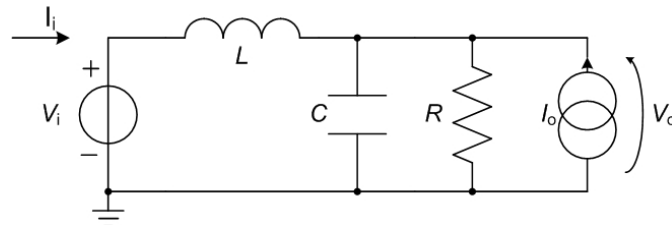


Figura 1.17: Circuito L serie, CR parallelo con forzante di tensione e corrente

²Per modello ad accoppiamento naturale si intende una descrizione secondo la quale la connessioni di più sistemi preservi la conservazione la conservazione dell'energia.

Poste dunque:

$$\mathbf{x} = \begin{pmatrix} V_C \\ I_L \end{pmatrix}; \quad \mathbf{u} = \begin{pmatrix} V_i \\ I_o \end{pmatrix}; \quad \mathbf{y} = \begin{pmatrix} V_o \\ I_i \end{pmatrix}$$

le equazioni che reggono il sistema sono:

- bilancio alla maglia di ingresso: $V_i - V_L - V_C = 0$;
- bilancio al nodo del condensatore: $I_L - I_C - I_R = 0$;
- corrente di condensatore: $I_C = C\dot{V}_C$;
- tensione di induttore: $V_L = L\dot{I}_L$;
- corrente di resistenza: $I_R = I_o + \frac{V_o}{R}$.

Da queste si ricavano le equazioni differenziali:

$$V_i - L\dot{I}_L - V_C = 0 \quad \Rightarrow \quad \dot{I}_L = -\frac{1}{L}V_C + \frac{1}{L}V_i$$

$$I_L - C\dot{V}_C - I_o - \frac{V_o}{R} = 0 \quad \Rightarrow \quad \dot{V}_C = +\frac{1}{RC}V_C + \frac{1}{C}I_L - \frac{1}{C}I_o$$

e le corrispondente rappresentazione matriciale:

$$\begin{pmatrix} \dot{V}_C \\ \dot{I}_L \end{pmatrix} = \begin{pmatrix} 0 & -\frac{1}{L} \\ +\frac{1}{C} & -\frac{1}{RC} \end{pmatrix} \begin{pmatrix} V_C \\ I_L \end{pmatrix} + \begin{pmatrix} +\frac{1}{L} & 0 \\ 0 & -\frac{1}{C} \end{pmatrix} \begin{pmatrix} V_i \\ I_o \end{pmatrix} \quad (1.22)$$

Le leggi a cui soddisfano le variabili di uscita sono:

- tensione di uscita: $V_o = V_C$;
- corrente di ingresso: $I_i = I_L$.

che in forma matriciale diventano:

$$\begin{pmatrix} V_o \\ I_i \end{pmatrix} = \begin{pmatrix} 1 & 0 \\ 0 & 1 \end{pmatrix} \begin{pmatrix} V_C \\ I_L \end{pmatrix} + \begin{pmatrix} 0 & 0 \\ 0 & 0 \end{pmatrix} \begin{pmatrix} V_i \\ I_o \end{pmatrix} \quad (1.23)$$

1.1.4 Sistemi lineari tempo-varianti

I sistemi lineari tempo-varianti non ammettono una rappresentazione immediata tramite matrici e non sono correttamente descritti da un modello a doppio-bipolo.

Quando il circuito è alterato da un interruttore controllato da una tensione o da una corrente, è possibile modellarli a livello elettrico come una rete a tre porte e darne una rappresentazione matriciale in ognuna delle configurazioni.

Una descrizione matriciale unica e globale può essere ottenuta a partire dalle singole rappresentazioni con delle tecniche che esporremo qui nel seguito.

1.1.4.1 Modello a tre porte

Il modello ad accoppiamento naturale più semplice per descrivere un sistema elettrico tempo-variante, in cui le equazioni del sistema sono alterate in funzione di un opportuno comando, è quello della *rete a tre porte*, mostrato in Figura 1.18.

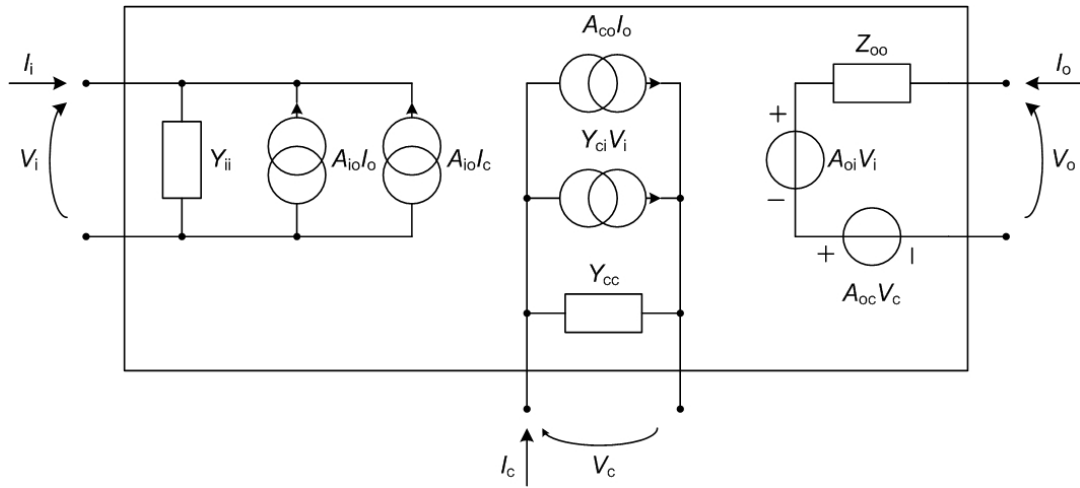


Figura 1.18: Rappresentazione di un triplo bipolo

La matrice delle funzioni di trasferimento è:

$$\begin{pmatrix} V_o \\ I_i \\ I_c \end{pmatrix} = \begin{pmatrix} A_{oi} & Z_{oo} & A_{oc} \\ Y_{ii} & A_{io} & Y_{ic} \\ Y_{ci} & A_{co} & Y_{cc} \end{pmatrix} \begin{pmatrix} V_i \\ I_o \\ V_c \end{pmatrix}$$

I coefficienti della matrice delle funzioni di trasferimento, che compaiono in più rispetto al caso di un doppio-bipolo, sono detti rispettivamente:

- Y_{cc} , ammettenza di controllo,
- Y_{ci} , guadagno controllo-ingresso,
- Y_{co} , guadagno controllo-uscita,
- A_{oc} , guadagno uscita-controllo,
- Y_{ic} , guadagno ingresso-controllo.

Se la terza porta è una porta di segnale, ossia non permette uno scambio di energia tra il sistema e l'esterno, possiamo escludere dalle variabili di uscita la corrente di I_c , ignorando quindi i contributi Y_{cc} , Y_{ci} e A_{co} nella matrice delle funzioni di trasferimento.

Ignorando poi l'effetto della tensione di controllo sulla corrente di ingresso (escludendo quindi Y_{ci}) possiamo dire che un sistema così modellato è contraddistinto da sole cinque funzioni di trasferimento.

L'unica nuova rispetto al caso di una rete a due porte è la relazione controllo-uscita A_{oc} .

Sulla base di questa grandezza sarà poi progettata la rete di reazione esterna, discussa nella prossima sezione.

1.1.4.2 Rappresentazione matriciale

Non è possibile dare un modello generale di un sistema tempo-variante, a meno che non si conosca esplicitamente la legge con la quale il sistema evolve.

Un caso particolarmente semplice, ma adatto a descrivere il tipo di potenza che esamineremo, è quello dei sistemi periodici, che sono descritti da un set finito leggi valide ognuna in un preciso intervallo di tempo e che si ripetono periodicamente.

Un *sistema tempo-variante periodico* è tale se esiste un insieme di sottoperiodo $\{T_i\}_n$, $T_i \in \mathbb{R}$ e $T \in \mathbb{R}$, dove $T = \sum_i T_i$ tale che $\forall k \in \mathbb{N}$ e $\forall i = 1, n$ l'equazione del sistema sia:

$$\dot{\mathbf{x}} = F_i(\mathbf{x}, \mathbf{u}), \quad \sum_{j=0}^{i-1} T_j + kT \leq t < \sum_{j=0}^i T_j + kT$$

La definizione formale di difficile comprensione diventa intuitiva nel caso di due configurazioni valide periodicamente in un intervallo temporale di lunghezza T_1 e T_2 .

In questo caso si ha:

$$\begin{cases} \dot{x}(t) = F_1(\mathbf{x}, \mathbf{u}) & kT \leq t \leq T_1 + kT \\ \dot{x}(t) = F_2(\mathbf{x}, \mathbf{u}) & T_1 + kT \leq t < (k+1)T \end{cases} \quad (1.24)$$

I sistemi tempo-varianti periodici possono essere descritti con una sola equazione, che rappresenti globalmente il sistema come se fossero tempo-invarianti, mediante alcune tecniche. Qui citiamo: modelli tempo-continui:

- modello mediato;

modelli tempo-discreti:

- modello a dati campionati;
- modello a dati campionati mediato.

Modello mediato Questa tecnica, che è stata proposta da R.D. Middlebrook [3] proprio per descrivere il funzionamento dei convertitori di potenza a commutazione.

In ciascun sottoperiodo T_i , poiché il sistema è lineare, si possono calcolare le quattro matrici dinamiche A_i , B_i , C_i e D_i .

Le matrici complessive del sistema sono definite come la media pesata, sulla durata dei sottoperiodo, delle matrici valide nei singoli intervalli di tempo, perciò i loro coefficienti potrebbero dipendere dai rapporti $d_i = \frac{T_i}{T}$, che svolgono il ruolo di variabile di controllo:

$$A = \frac{1}{T} \sum_{i=1}^n A_i T_i; \quad B = \frac{1}{T} \sum_{i=1}^n B_i T_i; \quad C = \frac{1}{T} \sum_{i=1}^n C_i T_i; \quad D = \frac{1}{T} \sum_{i=1}^n D_i T_i$$

In questa situazione è necessario applicare un processo di linearizzazione del modello mediato, attorno ad un punto stazionario, nonostante il sistema sia lineare in ogni intervallo di tempo T_i . La tecnica di modellazione mediata consente di descrivere il sistema con un unico set di equazioni in maniera molto semplice.

Esempio 1.7. La modellazione del Buck con la tecnica mediata è praticamente la prosecuzione dell'Esempio 1.6.

Teniamo infatti conto che nel T_{on} la rappresentazione matriciale è:

$$\begin{pmatrix} \dot{V}_C \\ \dot{I}_L \end{pmatrix} = \begin{pmatrix} 0 & -\frac{1}{L} \\ +\frac{1}{C} & -\frac{1}{RC} \end{pmatrix} \begin{pmatrix} V_C \\ I_L \end{pmatrix} + \begin{pmatrix} +\frac{1}{L} & 0 \\ 0 & -\frac{1}{C} \end{pmatrix} \begin{pmatrix} V_i \\ I_o \end{pmatrix}$$

Mentre nel T_{off} :

$$\begin{pmatrix} \dot{V}_C \\ \dot{I}_L \end{pmatrix} = \begin{pmatrix} 0 & -\frac{1}{L} \\ +\frac{1}{C} & -\frac{1}{RC} \end{pmatrix} \begin{pmatrix} V_C \\ I_L \end{pmatrix} + \begin{pmatrix} 0 & 0 \\ 0 & -\frac{1}{C} \end{pmatrix} \begin{pmatrix} V_i \\ I_o \end{pmatrix}$$

La descrizione mediata, ponendo $A = A_1d + A_2(1-d)$ e $B = B_1d + B_2(1-d)$, diviene:

$$\begin{pmatrix} \dot{V}_C \\ \dot{I}_L \end{pmatrix} = \begin{pmatrix} 0 & -\frac{1}{L} \\ +\frac{1}{C} & -\frac{1}{RC} \end{pmatrix} \begin{pmatrix} V_C \\ I_L \end{pmatrix} + \begin{pmatrix} +\frac{d}{L} & 0 \\ 0 & -\frac{1}{C} \end{pmatrix} \begin{pmatrix} V_i \\ I_o \end{pmatrix}$$

Il coefficiente della matrice B che dipende da d introduce una non linearità nella prima equazione di stato che diventa:

$$\dot{V}_C = \dots + \frac{1}{L}dV_i$$

Occorre linearizzare questo termine con uno sviluppo di Taylor a primo ordine.

Indicando con V_i^0 i valori stazionari delle due variabili d^0 avremo che:

$$\begin{aligned} \dot{V}_C &= \dots + \frac{1}{L}V_i^0d^0 + \frac{1}{L}\frac{\partial dV_i}{\partial V_i}(V_i + V_i^0) + \frac{1}{L}\frac{\partial dV_i}{\partial d}(d + d^0) \\ &= \dots + \frac{1}{L}V_i^0d^0 + \frac{1}{L}V_i(d + d^0) + \frac{1}{L}d(V_i + V_i^0) \end{aligned}$$

Trascurando i differenziali di secondo ordine abbiamo che l'equazione linearizzata risulta:

$$\dot{V}_C = \dots + \frac{1}{L}d^0V_i + \frac{1}{L}dV_i^0$$

Per rappresentare d come una variabile di ingresso, occorre orlare le matrici B e D con una colonna aggiuntiva, ottenendo:

$$\begin{pmatrix} \dot{V}_C \\ \dot{I}_L \end{pmatrix} = \begin{pmatrix} 0 & -\frac{1}{L} \\ +\frac{1}{C} & -\frac{1}{RC} \end{pmatrix} \begin{pmatrix} V_C \\ I_L \end{pmatrix} + \begin{pmatrix} +\frac{d^0}{L} & 0 & -\frac{1}{L} \\ 0 & +\frac{V_i^0}{L} & +\frac{1}{C} \end{pmatrix} \begin{pmatrix} V_i \\ I_o \\ d \end{pmatrix}$$

Per le uscite avremo dunque:

$$\begin{pmatrix} V_o \\ I_i \end{pmatrix} = \begin{pmatrix} 1 & 0 \\ 0 & 1 \end{pmatrix} \begin{pmatrix} V_C \\ I_L \end{pmatrix} + \begin{pmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \end{pmatrix} \begin{pmatrix} V_i \\ I_o \\ d \end{pmatrix} \quad (1.25)$$

Sample data Il modello a dati campionati, o in inglese *Sample Data*, tiene conto che la soluzione dell'equazione matriciale $\dot{x} = Ax + Bu$ è:

$$x(t) = \exp[A(t_0 - t)] \left(x(t_0) + \int_{t_0}^t dr Bu(r) \exp(Ar) \right)$$

Il sistema è definito come:

$$\begin{cases} \dot{x}(t) = A_1 x(t) + B_1 u(t) & kT \leq t \leq kT + T_1 \\ \dot{x}(t) = A_2 x(t) + B_2 u(t) & kT + T_1 \leq t < (k+1)T \end{cases}$$

Campionando una volta a periodo si ottiene:

$$x(t) = \exp[A(t - t_0)] \left(x(t_0) + \int_{t_0}^t dr Bu(r) \exp[A(t_0 - r)] \right)$$

Posto $t_0 = kT$ e $t = kT + T_1$

$$x(kT + T_1) = \exp[A_1(kT + T_1 - kT)] \left(x(kT) + \int_{kT}^{kT+T_1} dr B_1 u(r) \exp[A_1(kT - r)] \right)$$

Essendo il sistema periodico con periodo T gli estremi di integrazioni possono essere scalati:

$$x(kT + T_1) = \exp(A_1 T_1) \left(x(kT) + \int_0^{T_1} dr B_1 u(r) \exp[A_1(r)] \right)$$

Posto $t_0 = kT + T_1$ e $t = kT + T_1 + T_2 = (k+1)T$

$$x(kT + T_1 + T_2) = \exp[A_2(kT + T_1 + T_2 - kT - T_1)] \left(x(kT + T_1) + \int_{kT+T_1}^{kT+T_1+T_2} dr B_2 u(r) \exp[A_2(kT + T_1 - r)] \right)$$

$$x[(k+1)T] = \exp(A_2 T_2) \left[\exp(A_1 T_1) \left(x(kT) + \int_0^{T_1} dr B_1 u(r) \exp(A_1 r) \right) + \int_0^{T_2} dr B_2 u(r) \exp(A_2 r) \right]$$

Possiamo perciò introdurre le matrici A e B :

$$A = \exp(A_1 T_1 + A_2 T_2); \quad B = \exp(A_2 T_2) \left[\exp(A_1 T_1) \int_0^{T_1} dr B \exp(A_1 r) + \int_0^{T_2} dr B \exp(A_2 r) \right]$$

e scrivere:

$$x[(k+1)T] = Ax(k) + Bu(k)$$

Averaged Sample data In alcune implementazioni dell'algoritmo si impiega un approccio mediato sul periodo, definendo:

$$x(kT) := \frac{1}{T} \int_{kT}^{(k+1)T} dx(t)$$

$$u(kT) := \frac{1}{T} \int_{kT}^{(k+1)T} dtu(t)dt; \quad y(kT) := \frac{1}{T} \int_{kT}^{(k+1)T} dty(t)dt$$

La Figura 1.19, mostra il confronto tra i diversi modelli e la soluzione esatta (1.24).

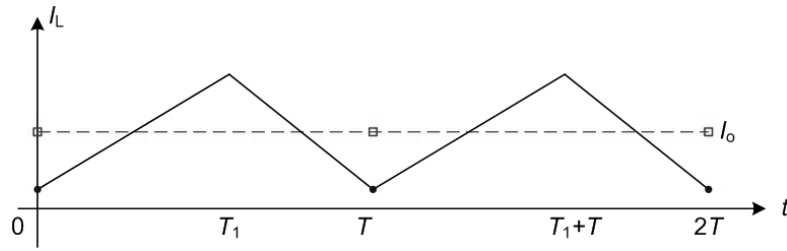


Figura 1.19: Confronto tra i modelli di descrizione di sistemi tempo-varianti: \square modello mediato; $-$ modello a dati campionati; \circ modello a dati campionati mediato, confrontato con la soluzione esatta (linea continua)

1.1.5 Comportamento asintotico

Parlare di comportamento asintotico significa parlare di stabilità.

Prima di formalizzare la questione sottolineiamo che è scorretto parlare di stabilità di un sistema, occorre bensì parlare di stabilità di un sistema attorno ad un certo luogo geometrica (punto, curva ...).

Le due cose vengono a coincidere solo se il sistema è lineare, cosa non vera ad esempio per le celle di potenza a commutazione.

L'orbita di un sistema dinamico è la legge con la quale evolvono nel tempo le variabili di stato, fissata una condizione iniziale.

Per comportamento asintotico del sistema si intende il comportamento (cioè le proprietà) che ha l'orbita nel limite per $t \rightarrow +\infty$.

I possibili comportamenti asintotici di un sistema sono quattro:

- regime stazionario, se l'orbita tende a giacere in un punto;
- regime ciclico, se l'orbita tende ad una curva chiusa;
- regime quasi periodico, o funzionamento su toro, se l'orbita è non chiusa e tende a riempire in maniera densa un toro;
- regime caotico.

Tratteremo ora i comportamenti asintotici di tipo stazionario e ciclico, rimandando la disamina degli altri due regimi all'ultimo capitolo.

1.1.5.1 Regime stazionario

Un sistema dinamico presenta un regime stazionario quando le sue variabili di stato tendono, quando il tempo tende ad infinito, ad un valore di equilibrio, cioè se le traiettorie nello spazio delle fasi tendono ad un punto.

Diciamo che $x_0 \in \mathbb{R}^n$ è un punto di equilibrio³ per il sistema dinamico $\dot{x} = F(x)$ se $F(x_0) = 0$.

Diciamo che il punto di equilibrio $s \in W$ è stabile (secondo Ljapunov) se per ogni intorno $N(s)$ esiste un intorno $M(s) \subseteq N$ tale che ogni soluzione $x(t)$ con condizione iniziale $x_0 \in M$ rimane in $N \forall t$, altrimenti sarà detto instabile.

Diciamo che il punto di equilibrio $s \in W$ è attrattivo se esiste un intorno $N(s) \subseteq W$ tale che per ogni orbita $x(t)$ con condizione iniziale $x_0 \in N$, si abbia

$$\lim_{t \rightarrow +\infty} x(t) = s$$

Un punto di equilibrio è detto asintoticamente stabile se è stabile ed attrattivo.

Se $s \in W$ è un punto di equilibrio, si dice bacino di attrazione di s l'insieme $B(s)$ delle condizioni iniziali tali che le corrispondenti soluzioni hanno s come punto limite.

³In letteratura sono spesso usati i sinonimi: punto stazionario e punto singolare.

Un criterio operativo, dovuto a Lyapunov, per stabilire se un punto di equilibrio è stabile o instabile consiste nell'esaminare il segno degli autovalori della matrice Jacobiana di F .

Teorema 1.1 (di Lyapunov sulla stabilità, primo). *Il punto di equilibrio x_0 è asintoticamente stabile se gli autovalori della matrice Jacobiana hanno parte reale negativa.*

Osserviamo che, poiché si fa riferimento alla matrice Jacobiana, stiamo di fatto linearizzando il sistema, solo per questo motivo ha senso parlare di autovalori.

Esempio 1.8. L'esempio più semplice di sistema elettrico con un regime asintotico di tipo stazionario è il circuito RC mostrato in Figura 1.20.

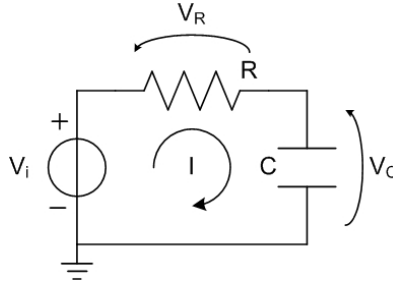


Figura 1.20: Circuito RC

L'equazione del circuito è:

$$\dot{V}_C = -\frac{1}{RC}V_C + \frac{1}{RC}V \quad (1.26)$$

il cui punto di equilibrio è $V_0 = V$.

La matrice Jacobiana ivi calcolata ha autovalore $\lambda = -\frac{1}{RC}$ che è strettamente negativo. Ne consegue che il punto V_0 è un punto di equilibrio asintoticamente stabile.

La soluzione dell'equazione differenziale per $V_C(0) = 0$ V è rappresentata in Figura 1.21.

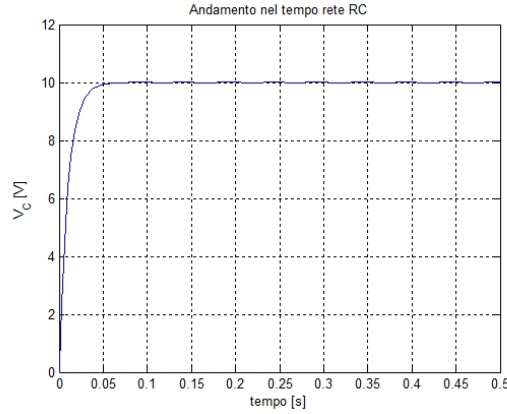


Figura 1.21: Andamento della tensione di condensatore di una rete RC con $R = 10 \text{ k}\Omega$ e $C = 1 \text{ }\mu\text{F}$ forzata con una tensione $V = 10 \text{ V}$

Esempio 1.9. Il circuito LCR già mostrato nell'esempio 1.5 è un oscillatore armonico non smorzato, avente autovalori della matrice Jacobiana con parte reale $\lambda = -\frac{1}{RC}$, e quindi è stabile.

In Figura 1.22 sono mostrati l'andamento della tensione di uscita in funzione del tempo, ed il ritratto in fase del circuito.

Si evince che partendo da una qualsiasi condizione iniziale la traiettoria tende a convergere in un punto.

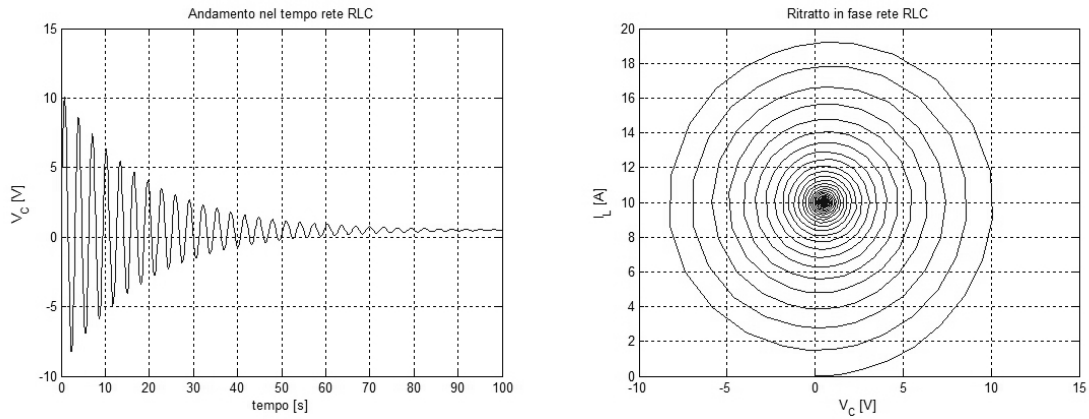


Figura 1.22: Andamento della tensione di condensatore a) e ritratto in fase b) di una rete RLC con $R = 20 \text{ }\Omega$, $L = 0.5 \text{ H}$ e $C = 0.5 \text{ F}$ forzata con una tensione $V = 10 \text{ V}$

1.1.5.2 Regime ciclico

Si dice che un sistema dinamico ha un comportamento asintotico ciclico se le variabili, da un certo istante in poi, hanno un andamento periodico nel tempo.

Alternativamente si ha che le traiettorie nello spazio delle fasi si richiudono su loro stesse.

Esempio 1.10. L'oscillatore armonico non smorzato è il caso più semplice di sistema ciclico, poiché le traiettorie nello spazio delle fasi sono delle curve chiuse. Il ritratto in fase di un circuito LC è riportato in Figura 1.23.

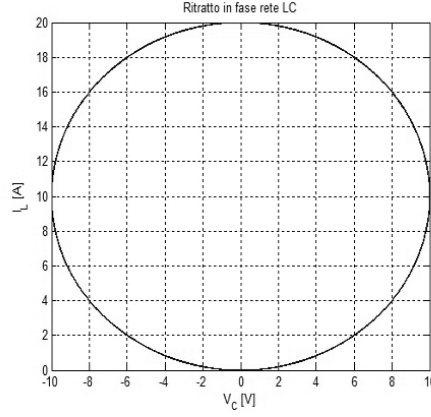


Figura 1.23: Ritratto in fase di una rete LC con $L = 0.5$ H e $C = 0.5$ F forzata con una tensione $V = 10$ V

La traiettoria chiusa per il regime ciclico è l'equivalente del punto di equilibrio nel caso di regime stazionario.

Occorre quindi precisare, come fatto in precedenza, se il luogo di equilibrio è stabile o instabile, cioè se per condizioni iniziali vicine al ciclo limite il sistema evolva restandovi vicino.

I criteri che formalizzano questa precisazione fanno riferimento alle mappe stroboscopiche o di Poincaré.

La mappa di Poincaré è l'intersezione di un'orbita periodica nello spazio delle fasi di un sistema dinamico continuo con un particolare sottospazio di minor dimensione, chiamato sezione di Poincaré.

Di fatto fatto la mappa di Poincaré è un sistema dinamico tempo-discreto dal cui studio si possono ricavare informazioni sulla stabilità del sistema tempo-continuo di partenza.

Vale infatti che l'orbita periodica del sistema dinamico tempo-continuo è asintoticamente stabile se e solo se il punto di equilibrio della sua mappa stroboscopica è asintoticamente stabile.

Grazie alla corrispondenza tra cicli e punti di equilibrio introdotta dalla mappa stroboscopica, la stabilità di un ciclo può essere effettuata attraverso l'analisi degli autovalori della matrice Jacobiana del sistema campionato.

1.1.6 Modello in su più punti di lavoro

Nelle sezioni precedenti abbia mostrato una serie di tecniche per modellare le celle di potenza a commutazione, sotto l'ipotesi che la commutazione sia periodica.

Quando si è parlato della cella Buck asincrona, abbiamo avuto modo di ricordare però che la presenza del diodo di ricircolo, comporta che la corrente di induttore saturi verso il basso allo zero.

Questa caratteristica era l'origine delle due modalità di conduzione: quella continua e quella discontinua.

Durante la modalità di conduzione discontinua la corrente di induttore non è più variabile di stato, ed il modello ricavato in 1.7 non è più valido.

Una spiegazione intuitiva è la seguente.

Supponiamo nel periodo T_k di aumentare l'energia dell'induttore aumentandone la corrente di un termine ΔI_L , come mostrato in Figura 1.24.

Se la cella opera in CCM, questa variazione permane periodo per periodo, abbiamo cioè alterato la traiettoria di equilibrio del sistema.

Viceversa, se la cella opera in DCM, tale variazione viene assorbita entro l'inizio del periodo successivo, resta cioè invariato lo stato stazionario del sistema.

Ne consegue che la corrente di induttore non è più variabile di stato poiché non dà informazioni sullo stato energetico del sistema.

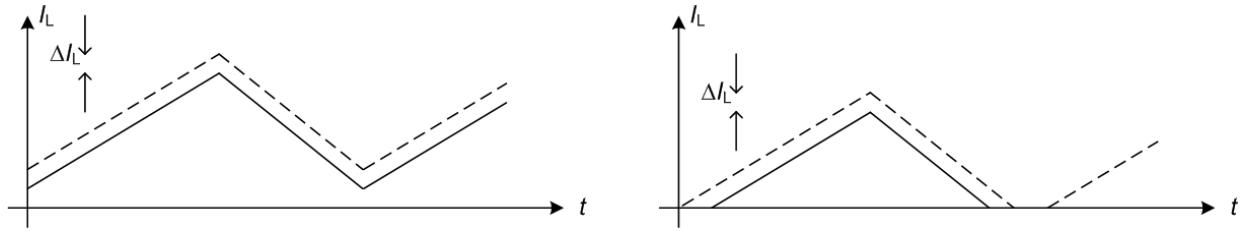


Figura 1.24: Risposta di un convertitore DC/DC asincrono alla perturbazione dello stato stazionario con un ΔI_L sulla corrente di induttore: a) in CCM il sistema cambia la traiettoria di equilibrio; b) in DCM al periodo successivo la variazione viene riassorbita

Tenuto conto della dinamica di primo ordine del circuito, la sua modellazione mediata più semplice, ma comunque attinente, è quella di Figura 1.25b, nonostante rigorosamente parlando il circuito valido in durante il T_{on} sia quello di Figura 1.25a.

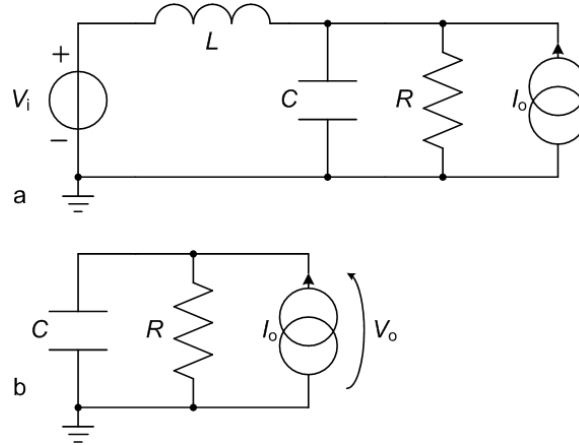


Figura 1.25: Modello del Buck in DCM

La dinamica a polo dominante è quindi realizzata dal RC parallelo.

La tensione di uscita è pari al valore immagazzinato su C durante il T_{on} , quando è collegato il generatore di ingresso, con un ripple di scarica dovuto alla presenza dei due carichi resistivo e di corrente.

Essendo il valore medio dell'uscita legato all'ingresso, il guadagno in continua, e quindi la risposta in frequenza cambia non solo in prossimità della transizione CCM - DCM, ma anche in modo continuo in funzione della V_i all'interno dell'area DCM.

Questa dipendenza dal punto di lavoro (V_i , I_o) fa sì che non sia sufficiente rappresentare il comportamento del circuito con un solo modello.

Un approccio più corretto consiste nel campionare l'area di lavoro, come schematizzato in Figura 1.26, e in ognuno dei punti costruire un modello secondo le tecniche precedentemente mostrate.

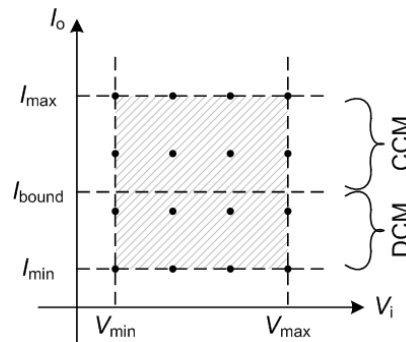


Figura 1.26: Area di lavoro di una cella di potenza

Questa procedura risulta onerosa per due ragioni:

- i punti di lavoro possono essere numerosi;
- la linearizzazione ha senso solo se il sistema si trova allo stazionario.

Queste due esigenze spingono verso una implementazione automatica del sistema.

A tale scopo è stato sviluppato dalla Sezione di Elettronica il software FREDOMSIM [4, 5].

Questo strumento si basa su una descrizione schematica del convertitore, operata con un software commerciale tipo Microsim Design Lab o Orcad Design Entry.

Tramite un simulatore circuitale, normalmente già integrato in questo tipo di programma, si eseguono delle simulazioni nel dominio del tempo, e tramite la tecnica Averaged Sample Data si estraggono informazioni sulle matrici del sistema.

Tutto quanto è gestito da una interfaccia Matlab che ne permette un facile utilizzo.

Un esempio di analisi multipla su di un circuito Buck è riportata in Figura 1.27.

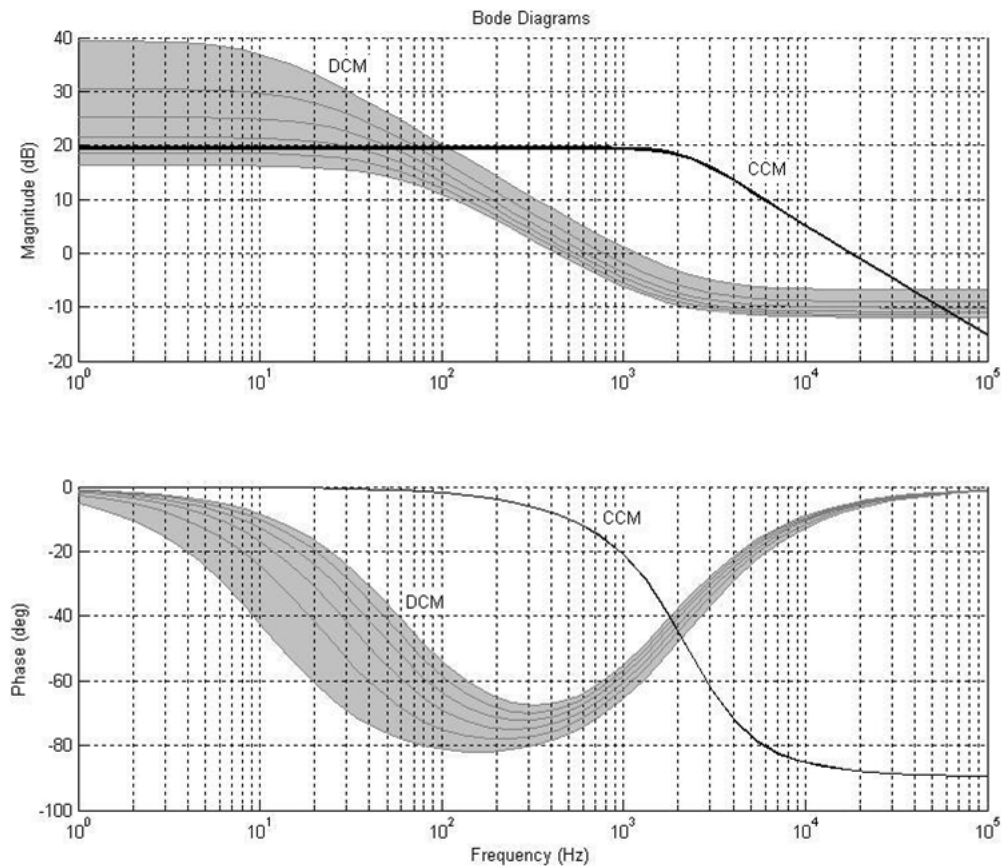


Figura 1.27: Diagrammi di Bode di un Buck modellato su più punti di lavoro tramite FREDOMSIM

Dalla Figura 1.27 emerge, come era lecito attendersi, che il convertitore ha un comportamento ben distinto nelle due modalità di conduzione e che varia con continuità all'aumentare del carico nel caso del DCM.

Di fronte a questa evidenza l'atteggiamento tradizionalmente adottato è quello di scegliere la rete di controllo più conservativa, ossia quella che garantisca la stabilità del sistema reazionato in tutti i punti di lavoro, con la conseguente riduzione delle prestazioni.

La possibilità di disporre una rete programmabile ci consente invece di scegliere una serie di reti di compensazione, uno in CCM ed uno in DCM e realizzare due reti indipendenti, ciascuna ottimizzata sul punto di lavoro nella quale opera.

1.2 Il controllo dei convertitori DC/DC a commutazione

Nella sezione sui convertitori a commutazione è stato richiamato il fatto che un convertitore è composto da una cella di potenza, che si occupa di svolgere la conversione, e da un controllo che regola il funzionamento della cella.

Detto in altri termini possiamo asserire che si interviene sul sistema con una reazione esterna. Richiameremo qui i concetti elementari della reazione e spiegheremo come si suole controllare una celle di potenza a commutazione.

1.2.1 La reazione

Reazione esterna Un sistema è detto reazionato se la variabile di uscita viene sommata all'ingresso.

Il sistema è retroazionato positivamente se l'uscita viene riportata in ingresso dopo essere stata pesata da un contributo positivo, tende quindi a forzare l'uscita nella stessa direzione del comando.

Il sistema è reazionato negativamente (o controreazionato) se l'uscita è riportata in ingresso dopo essere stata pesata da un contributo negativo, va quindi a contrastare l'ingresso.

Un possibile diagramma a blocchi valido per rappresentare un sistema reazionato è il seguente (fig.1.28):

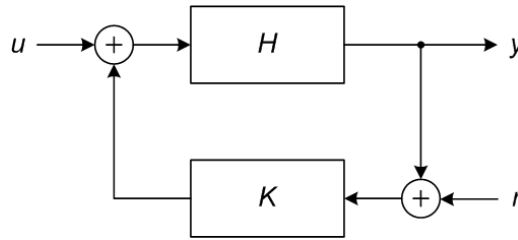


Figura 1.28: Schema generale di un sistema reazionato

Il rapporto uscita ingresso in un sistema reazionato è chiamato *guadagno ad anello chiuso* e lo indicheremo con G_{cl} .

Il termine H è detto *guadagno di andata*, mentre K si chiama *guadagno di ritorno*, infine si definisce *guadagno di anello* il prodotto $G_l := HK$.

Se la variabile di uscita prima di essere sommata in ingresso e moltiplicata per K viene confrontata con il segnale r , il sistema reazionato prende il nome di asservito, e la differenza $e := (r - uH)$ è detta *errore*.

Per lo schema precedentemente mostrato il guadagno ad anello chiuso è:

$$G_{cl} = \frac{H}{1 - HK}$$

Nello spazio delle fasi l'effetto della reazione esterna è compendiato tramite l'introduzione di una matrice $E \in M^{ml}$ tale che:

$$\begin{cases} \dot{x} &= Ax + Bu_{ef} \\ y &= Cx + Du_{ef} \end{cases} ; \quad u_{ef} := u + Ey$$

Si introduce una spira di reazione in un sistema perché si rende insensibile la variabile di uscita controllata dalla eventuali variazione del guadagno di andato o degli ingresso.

Nel nostro caso, controllare un convertitore di potenza assicurerà che la tensione di uscita sia indipendente dal degrado dei componenti, dalle variazione della tensione di ingresso e della corrente di carico.

Questo aspetto non è in contraddizione con il fatto che in funzione del punto di lavoro il sistema abbia una dinamica differente, come discusso nella sezione precedente, questo perché con una retroazione di tipo esterno, non si tengono sotto controllo le variabili di stato bensì proprio quelle di uscita.

Reazioni interne Nelle sezioni precedenti abbiamo introdotto il concetto di reazione.

In particolare è stata definita la reazione esterna, così chiamata perché lega la variabile di uscita alla variabile di ingresso tramite un blocco esterno al sistema principale.

Esistono altri due tipi di reazione, chiamata comunemente interne per differenziarle dalla precedente.

Si chiama *inner feedback* la modalità di reazione di un sistema nella quale una variabile di stato è riportata all'ingresso moltiplicata per un'opportuna funzione di trasferimento.

Nello spazio delle fasi l'effetto dell'inner feedback è compendiato tramite l'introduzione di una matrice $F \in M^{mn}$ tale che:

$$\begin{cases} \dot{x} &= Ax + Bu_{if} \\ y &= Cx + Du_{if} \end{cases} ; \quad u_{if} := u + Fx$$

Il sistema può anche essere riscritto come

$$\begin{cases} \dot{x} &= A_{if}x + Bu \\ y &= C_{if}x + Du \end{cases} ; \quad A_{if} := A + BF, C_{if} := C + DF$$

Si chiama *feedforward compensation* la modalità di reazione di un sistema nella quale alcune variabili di ingresso sono legate ad altre variabili di ingresso tramite una funzione di trasferimento. Nello spazio delle fasi l'effetto della feedforward compensation è compendiato tramite l'introduzione di una matrice $G \in M^{mm}$ tale che:

$$\begin{cases} \dot{x} &= Ax + Bu_{fc} \\ y &= Cx + Du_{fc} \end{cases} ; \quad u_{fc} := u + Gu$$

Il sistema può anche essere riscritto come

$$\begin{cases} \dot{x} &= Ax + B_{fc}u \\ y &= Cx + Du \end{cases} ; \quad B_{fc} := B + BG$$

Le due reazioni intervengono a livello della matrice di funzioni di trasferimento secondo la legge

$$H = C_{if}(sI - A_{if})^{-1}B_{fc} + D$$

In termini di frequenze critiche del sistema diremo che l'inner feedback ricolloca i poli, mentre quello della feedforward compensation è quello di riposizionare gli zeri.

1.2.2 Stabilità di sistemi lineari

La nozione di stabilità è un concetto locale, si riferisce cioè ad un punto nello spazio delle fasi di un sistema dinamico.

Può però estesa (in maniera impropria) a tutto il sistema, a patto che questo sia lineare.

In tal caso infatti, se esiste un punto di equilibrio questo è unico.

Un sistema lineare S è chiamato stabile se la sua risposta caratteristica è limitata in ampiezza, ovvero se:

$$\|h\|_1 = \int_{-\infty}^{+\infty} dt|h(t)| < \infty$$

Viceversa sarà detto instabile.

Un'altra formulazione spesso adottata per definire la stabilità del sistema lineare riguarda l'ampiezza del segnale di uscita in funzione del segnale di ingresso.

Diciamo che il sistema lineare S è stabile se forzato con un segnale di ingresso u limitato in ampiezza, il sistema risponde con un segnale y anch'esso limitato in ampiezza, ovvero se:

$$\forall u : \|u\|_1^2 < \infty \Rightarrow \|y\|_1 = \|S(u)\|_1 < \infty$$

Esistono due tipi di instabilità di un sistema.

Un sistema dinamico ha una instabilità del primo tipo se:

$$\lim_{t \rightarrow +\infty} h(t) = +\infty$$

L'instabilità del primo tipo può essere ulteriormente discriminata in *debole* che h diverge polinomialmente, e *forte* se diverge esponenzialmente.

Un sistema dinamico ha una instabilità del secondo tipo se $\exists t_0 \in \mathbb{R}$ tale che

$$\lim_{t \rightarrow t_0} h(t) = +\infty$$

La nozione di instabilità di un sistema lineare può essere descritta nel dominio della frequenza.

Vale infatti che un sistema dinamico ha una instabilità debole del primo tipo se ha poli immaginari puri di molteplicità $m \geq 2$.

Esempio 1.11. Supponiamo ad esempio che la funzione di trasferimento sia del tipo $H(s) = \frac{N(s)}{s^m}$.

Se $m = 1$ avremo $\frac{1}{s}$ che è la trasformata di un gradino, ossia un segnale limitato.

Se $m = 2$ invece, si ha $\frac{1}{s^2}$ cioè l'integrale di un gradino che è una rampa, quindi un segnale divergente.

Un sistema dinamico ha una instabilità forte del primo tipo se esiste almeno un polo nel semi-piano destro.

Per quanto riguarda l'instabilità del secondo tipo vale invece la condizione:

$$\deg(N) \geq \deg(D) + 1$$

Esempio 1.12. Consideriamo il sistema la cui funzione di trasferimento è $H(s) = s^2$. Applicando il teorema del limite si ha:

$$\lim_{t \rightarrow 0^+} h(t) = \lim_{s \rightarrow \infty} sH(s) = +\infty$$

Quindi il sistema ha una instabilità del secondo tipo.

1.2.3 Stabilità dei sistemi reazionati

Il tipo di reazione, positiva o negativa, può essere legato al segno del guadagno d'anello.

Diciamo infatti che, fissata ω , se $G_{loop}(\omega) > 0$ il sistema è reazionato positivamente nel punto ω , in quanto la componente armonica del segnale di uscita è sommata all'ingresso.

Se $G_{loop}(\omega) < 0$, allora il sistema è controreazionato poiché la componente armonica del segnale di uscita è sottratta all'ingresso.

Ovviamente il caso $G_{loop}(\omega) = 0$ corrisponde al sistema non reazionato, ossia operante ad anello aperto.

Queste considerazioni suggeriscono che per studiare la stabilità dell'intero sistema (cioè del guadagno ad anello chiuso), sia possibile limitarsi a studiare la stabilità del guadagno d'anello.

Infatti, se il sistema è reazionato negativamente in ω , allora l'uscita non potrà che convergere ad un valore finito.

Nel caso di reazione positiva invece, dovremo discriminare il caso $G_{loop}(\omega) > 1$ per il quale l'uscita risulta divergente, dal caso $0 < G_{loop}(\omega) < 1$ in cui l'uscita converge essendo il contributo introdotto dalla reazione convergente a zero.

In generale, esisterà un certo sottoinsieme di frequenze per le quali il sistema sarà stabile, un certo insieme di frequenze per le quali il sistema sarà instabile.

Il punto che demarca la transizione tra una regione stabile e la regione instabile adiacente, o viceversa, sarà un punto per il quale il sistema si trova ad operare ad anello aperto.

Tornando al problema originale, cioè quello di reazionare il sistema per svincolarlo dalle variazioni dei suoi coefficienti, occorre progettare un sistema di reazione K tale che la funzione il guadagno d'anello sia stabile in tutto l'intervallo di frequenze in cui il sistema si troverà ad operare.

Esistono due indicatori che permettono di quantificare la bontà nel guadagno di anello, in termini di sicurezza rispetto alla instabilità.

- Si definisce margine di stabilità di fase, il numero di gradi che mancano ad $\arg(G_{loop})$ quando il guadagno è unitario per raggiungere 180° .
- Si definisce margine di stabilità di guadagno, come quanto manca affinché $|G_{loop}|$ raggiunga il GBWP a sfasamento di 180° .

Esistono alcuni criteri che consentono di verificare se il guadagno d'anello di un sistema reazionato negativamente è stabile oppure no.

Il criterio più semplice, ma applicabile solo in alcuni casi particolari è il criterio di Bode.

Criterio di Bode Siano H e K due sistemi stabili e a sfasamento minimo.

Allora il sistema ottenuto reazionando H con K è stabile se il diagramma di Bode del modulo della guadagno d'anello HK taglia l'asse 0 dB con una pendenza inferiore a -40 dB/dec.

1.2.4 Tecniche di compensazione

Per *tecnica di compensazione* intendiamo la strategia secondo la quale si sceglie la funzione di trasferimento della reazione esterna al fine di produrre un guadagno d'anello che abbia un margine di fase compatibile con le specifiche del progetto.

La teoria del controllo tratta questa tematica in maniera approfondita.

Qui ci limiteremo ad esaminare i due casi diametralmente opposti, ovvero la compensazione a polo dominante, e la cancellazione polo/zero.

In entrambi i casi faremo riferimento ad una funzione di trasferimento a due poli complessi-coniugati, con uno zero reale (Figura 1.29), che è un tipico andamento da cella di potenza.

$$H(s) = \frac{0.0005192s + 10}{4.488e^{-9}s^2 + 0.0001061s + 1} \quad (1.27)$$

Compensazione a polo dominante La *compensazione a polo dominante* consiste nello scegliere una rete di reazione esterna, a singolo polo, quale:

$$K_{dp}(s) = \frac{K_0}{s - \omega_{dp}} \quad (1.28)$$

tale che la frequenza del polo ω_{dp} sia sufficientemente inferiore, rispetto a quella della singolarità del sistema da controllare $H(s)$, da garantire che il guadagno d'anello $HK(s)$ attraversi dell'asse 0 dB con uno sfasamento fissato.

Esempio 1.13. Una possibile rete di controllo per il sistema (1.27) è riportata in Figura 1.30, ed ha equazione:

$$K(s) = \frac{880}{s + 88}$$

Come mostrato in Figura 1.32 questa compensazione garantisce un margine di fase di 61 gradi circa, un guadagno in continua d'anello di 100, e una banda è circa 1 kHz.

Cancellazione polo/zero La *cancellazione polo/zero* consiste nell'elidere la dinamica del sistema da controllare con una rete di reazione esterna che abbia dei poli in corrispondenza degli zeri del guadagno di andata, degli zeri in corrispondenza dei poli, ed infine posizionare un polo dominante secondo le proprie esigenze di guadagno in continua, di margine di fase e di banda:

$$K_{pz}(s) = K_0 \frac{\prod_{i=1}^{n_p} (s - z_i)}{\prod_{j=1}^{n_z} (s - p_j)} \quad (1.29)$$

Esempio 1.14. Una possibile rete di controllo per il sistema (1.27), scelta per garantire una banda pari a 20 kHz è riportata in Figura 1.31, ed ha equazione:

$$K(s) = \frac{4.488e^{-9}s^2 + 0.0001061s + 1}{0.0005192s + 10}$$

Come mostrato in Figura 1.32 questa compensazione garantisce un margine di fase di 90 gradi circa, un guadagno in continua d'anello di 100, ed il raggiungimento della banda di 20 kHz scelta. In Figura 1.32 è mostrato il confronto tra i guadagni d'anello ottenuti con le due tecniche di compensazione.

Risulta evidente che la compensazione a polo dominante presenta una banda passante molto più stretta, ma al per contro risulta più semplice perché richiede il posizionamento di un singolo polo.

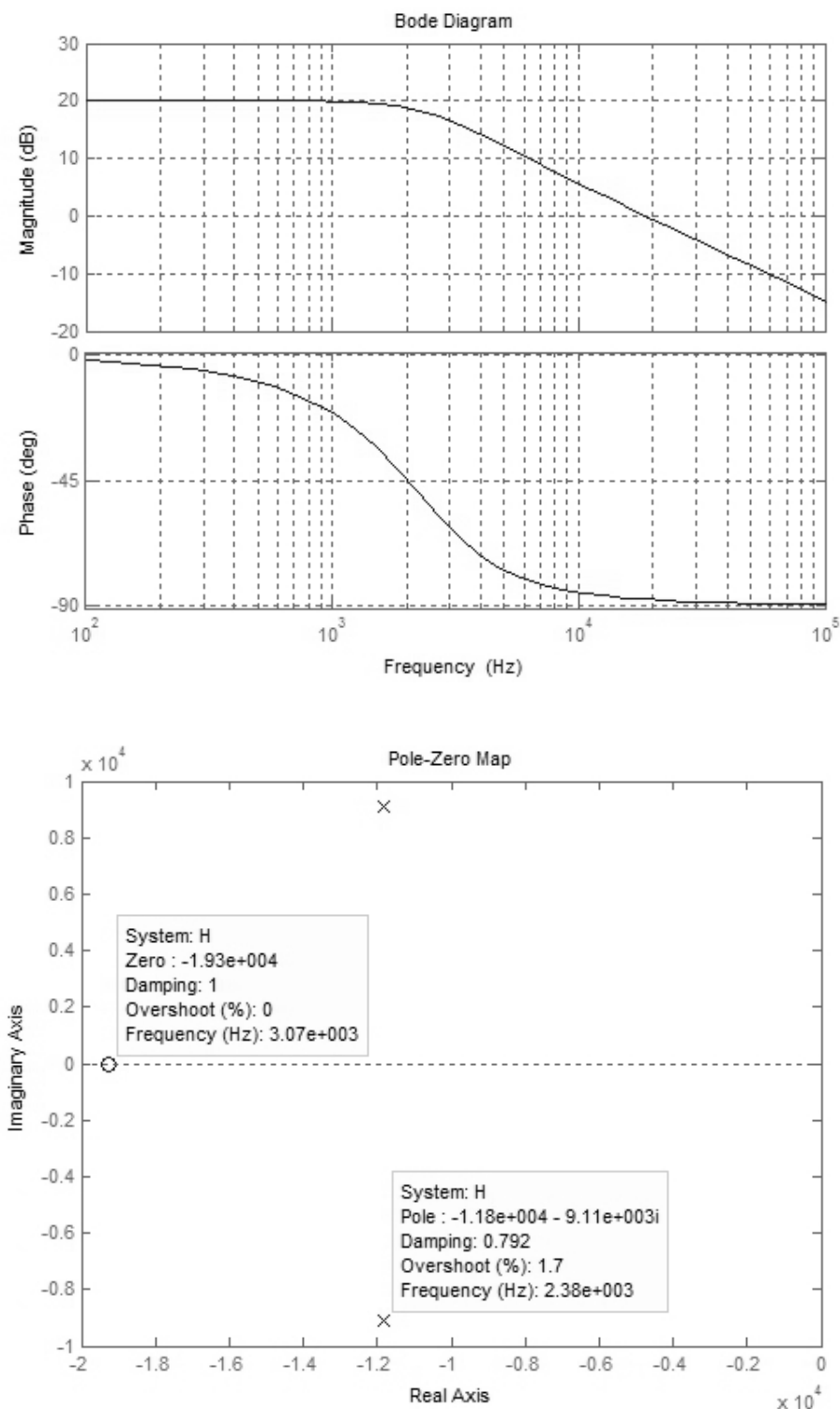


Figura 1.29: Diagrammi di Bode e mappa poli/zeri della funzione di trasferimento del sistema da controllare

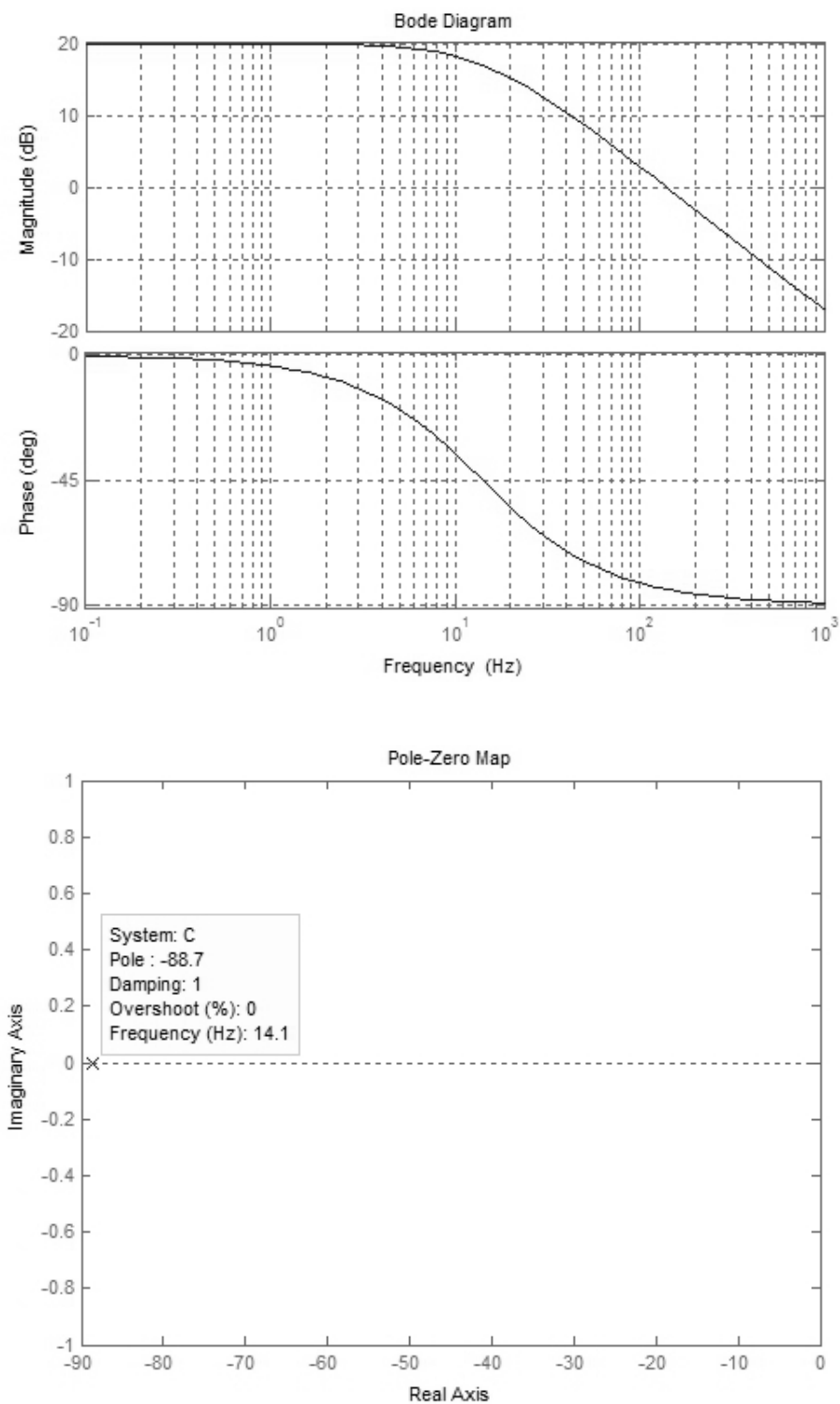


Figura 1.30: Diagrammi di Bode e mappa poli/zeri della funzione di trasferimento di un possibile controllo a polo dominante

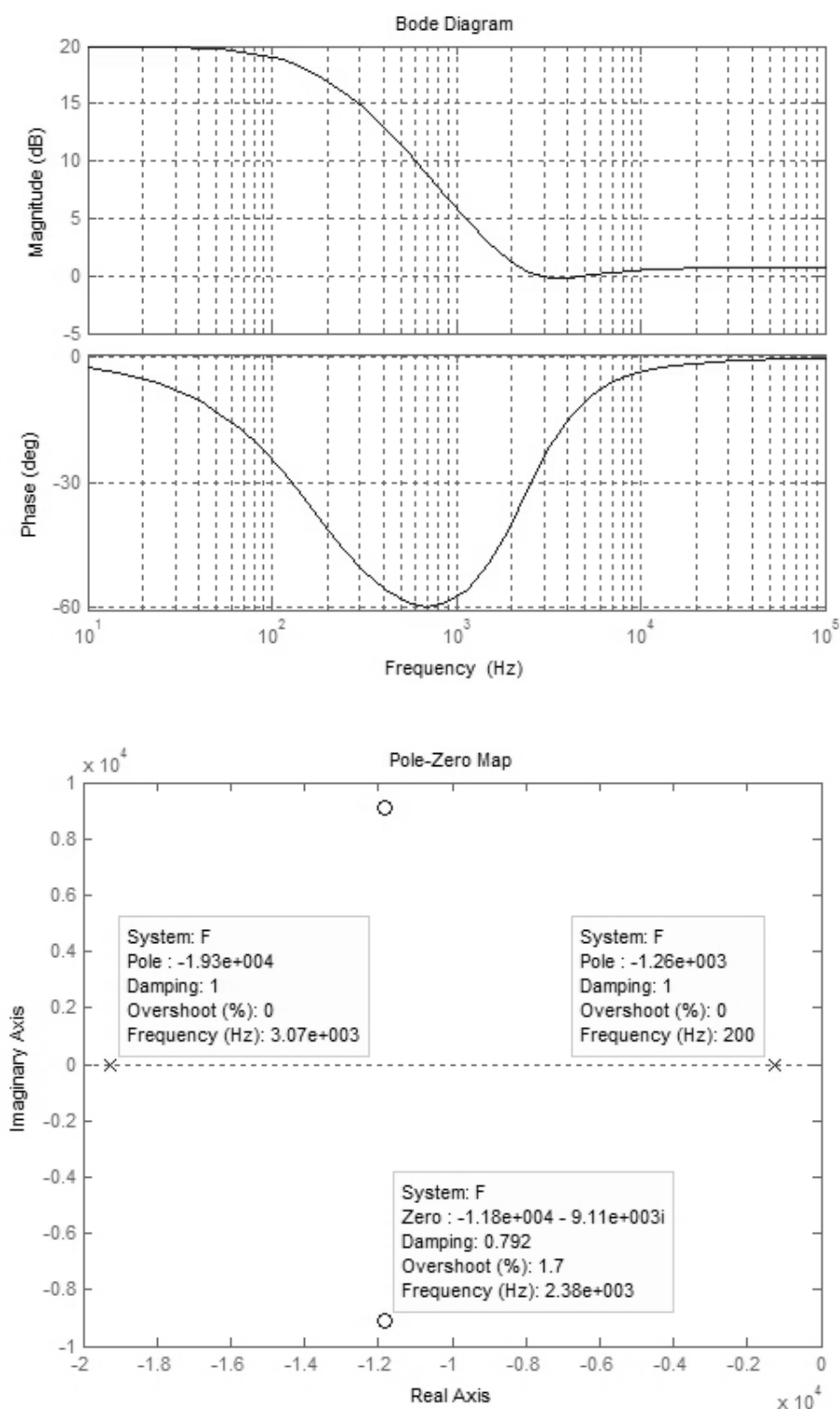


Figura 1.31: Diagrammi di Bode e mappa poli/zeri della funzione di trasferimento di un possibile controllo tramite compensazione polo/zero

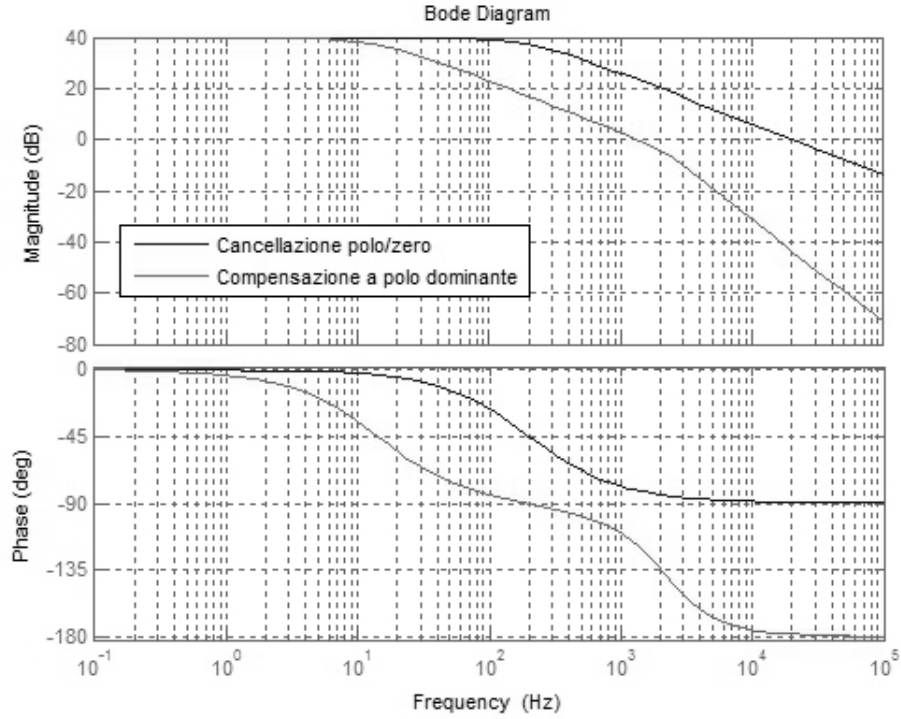


Figura 1.32: Confronto tra i guadagni d'anello del sistema (1.27) controllato con: nero) cancellazione polo/zero; grigio) polo dominante

1.2.5 Metodologie di controllo

Nella descrizione del funzionamento delle celle di potenza a commutazione è emerso come il valore medio della tensione di uscita possa essere stabilito intervenendo sul duty cycle dell'interruttore principale.

Il controllo di un tale sistema dovrà quindi influenzare la durata del periodo T_s , oppure l'intervallo T_{on} .

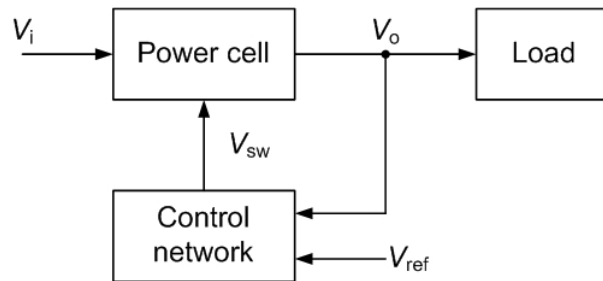


Figura 1.33: Schema di controllo di una cella di potenza

Potremo quindi avere diversi tipi di controllo:

- controllo ad isteresi;

- fisso d e modulo l'accensione del convertitore: controllo a treno di impulsi (burst mode).
- fisso T_s e vario T_{on} : controllo PWM;

Si chiama *controllo ad isteresi* la tecnica di controllo di un convertitore a commutazione, che si basa nel variare la durata del periodo di commutazione del circuito (Figura 1.34a).

Tale controllo prevede un confronto tra la tensione di uscita ed un'opportuna tensione di riferimento.

A seconda dell'errore rilevato si allunga o si accorcia il periodo di commutazione.

La soluzione è molto efficiente dal punto di vista della regolazione, tuttavia rende molto complessa la modellazione del sistema, poiché a priori non è più nota la configurazione assunta in funzione del tempo.

Inoltre, variando T_s , varia anche ν_s quindi non è noto nemmeno il range delle armoniche introdotte dall'interruttore.

Il *controllo a treno di impulsi* è una metodologia di controllo impiegata spesso quando si vuole aumentare l'efficienza del convertitore per bassi carichi.

Infatti, in condizioni di basso carico risulta conveniente alternate fasi in cui il convertitore è spento a fasi in cui il convertitore è controllato a duty cycle fisso come mostrato in Figura 1.34b.

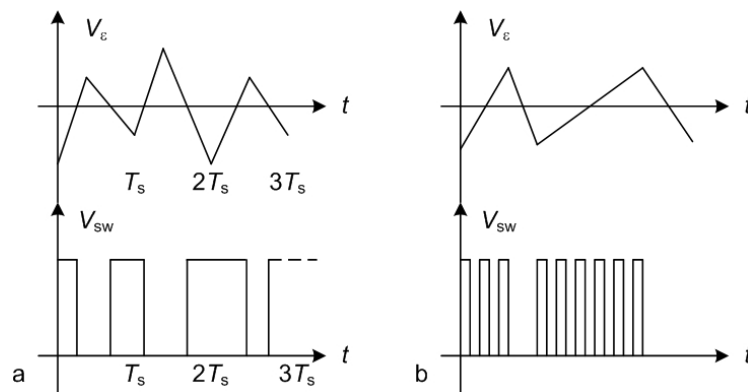


Figura 1.34: a) Controllo ad isteresi; b) controllo a treni di impulsi

Si definisce *controllo a modulazioni di larghezza di impulsi* (PWM) la tecnica di controllo di un convertitore a commutazione, che si basa nel variare la durata dell'intervallo T_{on} lasciando fisso il periodo di commutazione del circuito.

Il controllo in PWM presenta un'ulteriore distinzione.

Il *controllo in tensione* prevede la modulazione del valore del duty cycle a partire dal confronto tra un'opportuna frazione della grandezza d'uscita ed un segnale a dente di sega con periodo pari all'inverso della frequenza di commutazione.

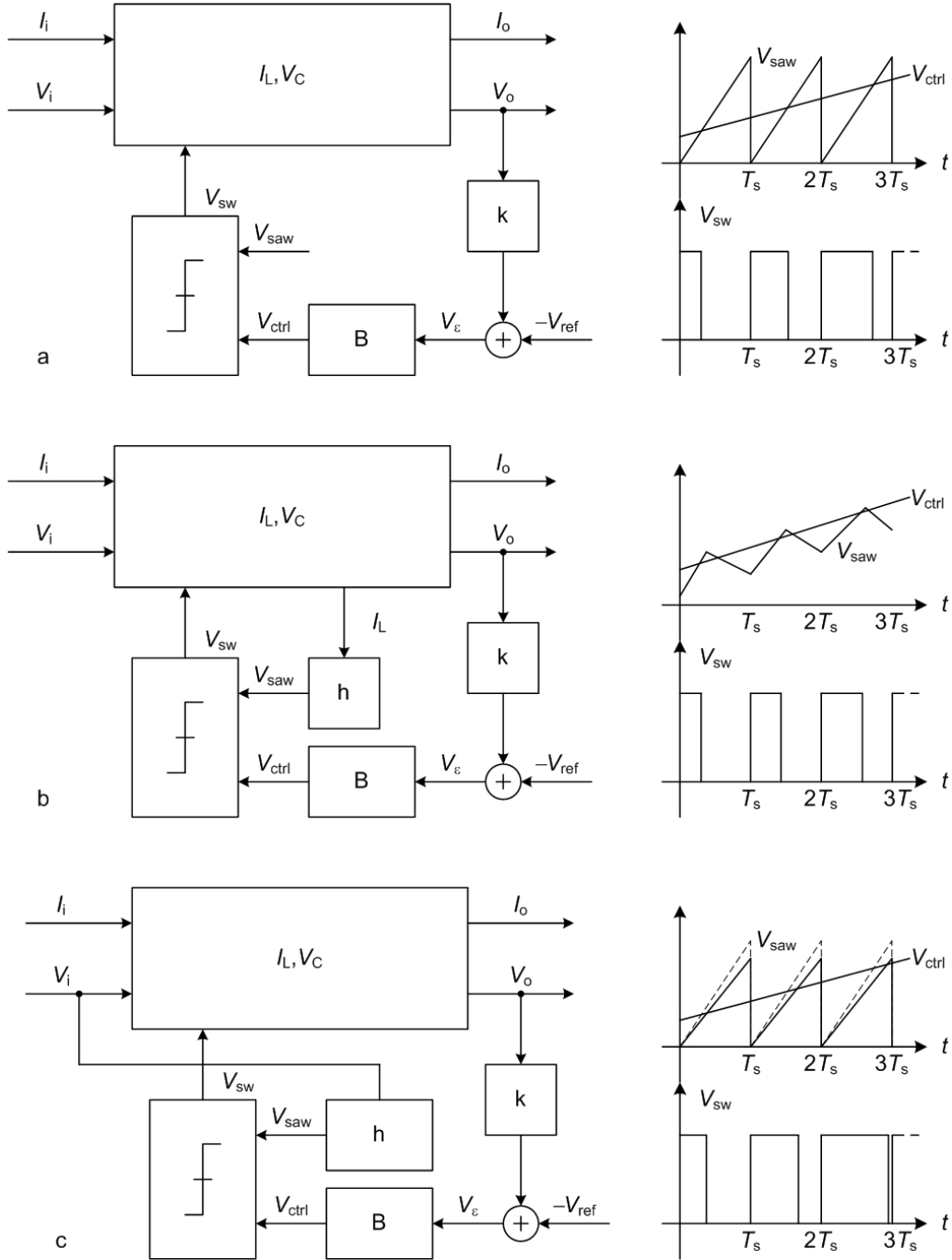


Figura 1.35: Controllo PWM: a) voltage mode; b) current mode; c) voltage mode con feedforward

Come evidenziato in Figura 1.35a, se la grandezza d'uscita è superiore al valore nominale il duty cycle diminuisce, mentre aumenta se si verifica la situazione contraria.

Il *controllo in corrente* (Figura 1.35b) sfrutta la forma periodica e triangolare della corrente di induttore come segnale di confronto con la tensione di errore.

Dato che stiamo subordinando il controllo ad una variabile di stato stiamo implicitamente rea-

lizzando un inner feedback.

Il vantaggio sostanziale di questa soluzione è che, mentre con il voltage mode, se il carico si guasta diminuisce la tensione, quindi il controllo aumenta il duty cycle per pompare più energia finendo per danneggiare l'interruttore, in current mode non accade perché il controllo si accorgerebbe dell'aumentare della corrente di induttore.

Il controllo PWM così realizzato si presta in maniera semplice a realizzare anche una feedforward. Se variamo infatti, come mostrato in Figura 1.35c, la pendenza della rampa in funzione della tensione di ingresso, siamo in grado di rendere il convertitore alle variazioni di V_i senza aggravare la rete di reazione esterna.

Questa possibilità è molto utilizzata quando si vogliono realizzare dei convertitori che operino in un ampio range di ingresso.

1.2.6 Tecniche di implementazione

Ultimo aspetto da considerare è la tecnologia con la quale si realizza il controllo.

L'implementazione tradizionalmente utilizzata è quella analogica, ma è stata presa in esame in questi ultimi anni da molti autori una implementazione di tipo digitale.

Controllo analogico Il metodo più semplice per realizzare i diagrammi a blocchi di Figura 1.35 consiste nell'impiegare degli amplificatori operazionali.

Si consideri ad esempio l'implementazione analogica di un controllore PWM in tensione riportato in Figura 1.37a.

La tensione di uscita è confrontata con una tensione di riferimento, dopo essere stata scalata, producendo così la tensione di errore:

$$V_\varepsilon = V_{ref} - kV_o$$

La tensione di errore è quindi amplificata per una funzione di trasferimento:

$$H = \frac{Z}{R_{th}}$$

dove R_{th} è l'equivalente Thévenin della partizione, che eventualmente potrebbe avere una dipendenza dalla frequenza. La tensione di controllo, ovvero l'uscita dell'amplificatore di errore è confrontata con un segnale a dente di sega per generare il comando degli interruttori.

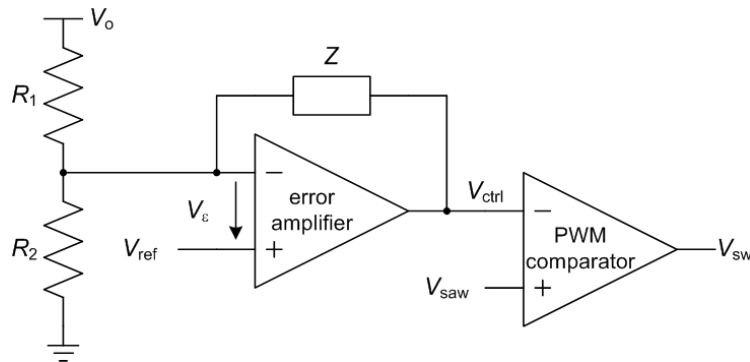


Figura 1.36: Implementazione analogica controllore PWM in tensione

In Figura 1.37 sono mostrate due possibili configurazioni di filtri analogici che sono utilizzati per la compensazione di celle di potenza.

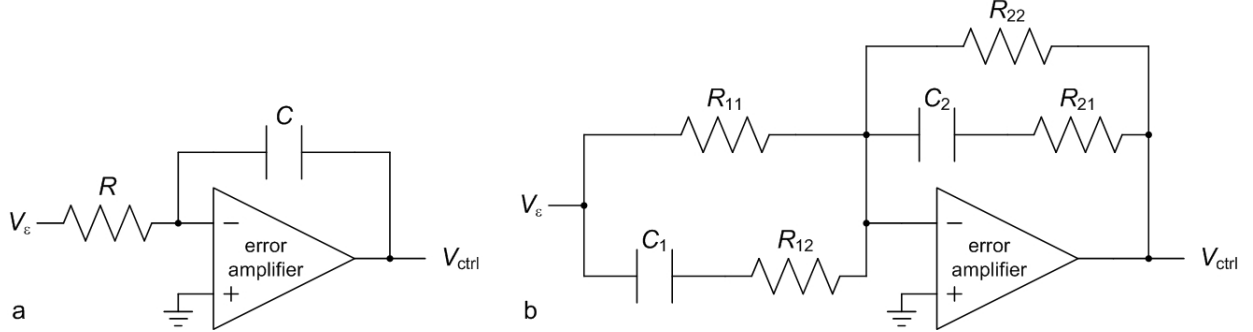


Figura 1.37: Implementazione analogica di una compensazione: a) polo dominante; b) cancellazione polo/zero

La soluzione 1.37a è la realizzazione mediante amplificatore operazionale di una compensazione a polo dominante.

Infatti la funzione di trasferimento dello stadio è:

$$K(s) = -\frac{1}{sCR} \quad (1.30)$$

Il polo dominante qui è nell'origine, e il guadagno in continua è limitato solo dalla risposta ad anello aperto dell'amplificatore impiegato.

Questo tipo di rete è quella che trova più sovente impiego in applicazioni industriali, perché richiede il numero minimo di componenti, e garantisce, avendo un polo a bassissima frequenza, la stabilità incondizionata, senza preoccuparsi di una caratterizzazione su più punti di lavoro del circuito.

Per contro, dato che la posizione del polo dominante non è nemmeno fissata in base ad una analisi del caso peggiore, la larghezza di banda è minima.

Una semplice variante consiste nel aggiungere una resistenza R_2 in parallelo alla capacità, potendo così scegliere la posizione del polo, ma ottenendo un guadagno in continua limitato dal rapporto delle due resistenze:

$$K(s) = -\frac{R_2}{R_1} \frac{1}{1 + sC_2R_2} \quad (1.31)$$

La soluzione 1.37b è una possibile realizzazione mediante amplificatore operazionale di una cancellazione polo/zero.

Infatti la funzione di trasferimento dello stadio è:

$$K(s) = -\frac{R_{22}}{R_{11}} \frac{(1 + sC_2R_{21})[1 + sC_1(R_{12} + R_{11})]}{[1 + sC_2(R_{21} + R_{22})](1 + sC_1R_{12})} \quad (1.32)$$

Poli, zeri e guadagno sono:

$$\begin{aligned} K(0) &= -\frac{R_{22}}{R_{11}} \\ z_1 &= -\frac{1}{C_2 R_{21}} \\ z_2 &= -\frac{1}{C_1(R_{12} + R_{11})} \\ p_1 &= -\frac{1}{C_1 R_{12}} \\ p_2 &= -\frac{1}{C_2(R_{21} + R_{22})} \end{aligned}$$

Emergono quindi dei vincoli tra le frequenze critiche che non consentono di realizzare una funzione di trasferimento biquadratica con due poli e due zeri indipendenti.

- $z_1 > p_1$ e $z_2 < p_2$.
- dalle espressioni di z_1 e p_1 si osserva che poli e zeri non potranno mai essere complessi e coniugati.

Il sistema si presta quindi ad implementare una funzione di trasferimento con:

- polo dominante p_1 ;
- una coppia di zeri, eventualmente reali coincidenti;
- un polo ad una frequenza maggiore.

Volendo realizzare una funzione di trasferimento con un coppia di zeri $z_{1,2}$, di poli $p_{1,2}$ e con un guadagno in continua $K(0)$, occorrerà fissare uno dei componenti del circuito, ad esempio C_2 , e dimensionare i restanti cinque in modo tale che siano soddisfatte le relazioni:

$$\begin{aligned} R_{21} &= -\frac{1}{z_1 C_2} \\ R_{22} &= \frac{p_2 - z_1}{z_1} \frac{1}{p_2 C_2} \\ R_{11} &= -\frac{R_{22}}{K(0)} \\ R_{12} &= -R_{11} \frac{z_2}{z_2 - p_1} \\ C_1 &= -\frac{1}{p_1 R_{12}} \end{aligned}$$

Questo tipo di configurazione, in una sua variante, è suggerita ad esempio nel datasheet del controllore TPS40054 di Texas Instruments [6].

Controllo digitale L'alternativa al controllo analogico è il controllo digitale, preso in esame da molti autori [7–12].

Dobbiamo subito far chiarezza però su cosa si intenda qui per digitale in questo caso.

A tal proposito consideriamo il controllore UCD9111 di Texas Instruments [13, 14], il cui schema

di principio è riportato in Figura 1.38.

La tensione di uscita è prelevata dopo la consueta partizione, ma a differenza della versione analogica tipica, la lettura viene effettuata in differenziale, per migliorare la qualità della conversione.

Sempre per lo stesso motivo la tensione di errore è comunque calcolata in analogico, e solo dopo avviene la digitalizzazione tramite il blocco EADC, acronimo di Error ADC.

Il segnale di errore è processato da un filtro digitale, creando così l'analogo digitale della tensione di controllo che va confrontata con il segnale a dente di sega.

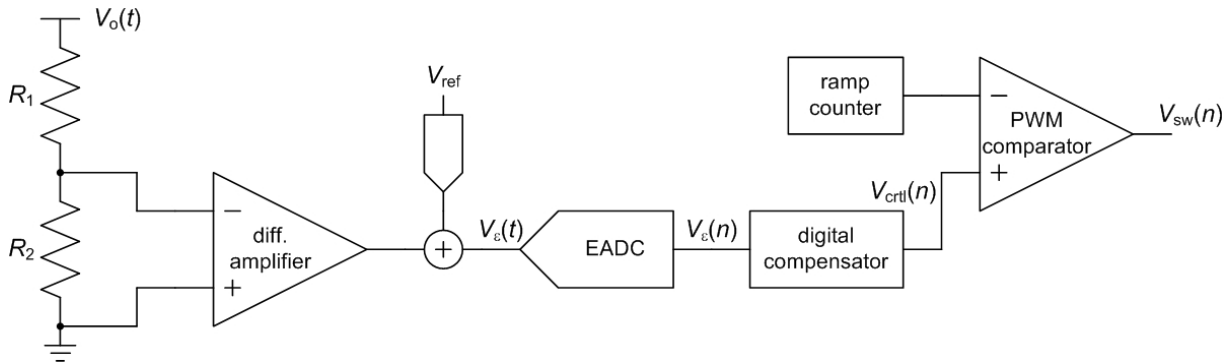


Figura 1.38: Implementazione digitale di un controllo PWM

1.2.7 Controllo adattivo

Nelle sezioni precedenti abbiamo ricordato che le celle di potenza asincrone hanno un comportamento che dipende fortemente dal punto di lavoro nel quale si trovano ad operare.

Se fossimo certi che tale punto non variasse nel tempo, la loro compensazione potrebbe essere fatta con una singola funzione di trasferimento, tarata proprio per quel punto, ottenendo così stabilità e garantendo al contempo ottime prestazioni dinamiche.

Un convertitore reale si trova però ad operare in un'area lavoro piuttosto che in un punto specifico.

Si pensi ad esempio allo stadio di alimentazione di un Pentium 4.

In condizioni di *idle* la potenza richiesta per il suo funzionamento è inferiore alla decina di Watt, quando a pieno carico può richiederne qualche centinaia.

Per rendere stabile il sistema in ogni condizione (stabilità incondizionata) occorre fare una scelta di campo.

O si sceglie un controllo tempo-invariante, quindi la cui funzione di trasferimento abbia coefficienti indipendenti dal tempo, oppure si sceglie un controllo tempo-variante e adattivo, ovvero che sia caratterizzato da una funzione di trasferimento diversa in funzione del punto di lavoro.

La tecnica di compensazione da adottare è indipendente in generale dall'impiego o meno di un controllo adattivo.

Resta vero tuttavia che tecniche poco complesse, e per questo meno performanti dal punto di vista della resa dinamica, quali la compensazione a polo dominante garantiscono una maggiore robustezza anche qualora il sistema da controllare presenti più dinamiche.

Possono ad esempio essere tarate sulla condizione di funzionamento più critica, ricavabile dalla

modellazione automatica mostrata in precedenza.

Per contro, tecniche più sofisticate, come la cancellazione polo/zero, per essere efficienti devono essere tarate su di una dinamica nota, e quindi ben si adattano ad un impiego adattivo.

Molte preposte sofisticate di controlli adattativi per celle di potenza sono presentati in letteratura [15–17]. Una possibile realizzazione [18, 19] è mostrata in Figura 1.39.

Nella sezione inferiore è presente un classico controllore PWM in tensione, che processa la tensione di errore ottenuta a partire da V_o e V_{ref} con un filtro di risposta $K(s)$ nota, confrontando il segnale prodotto con il segnale a dente di sega.

Ciò che rende adattivo il controllo è una logica digitale che altera i coefficienti di K in funzione del punto di lavoro del sistema, stabilito tramite una lettura delle forzanti V_i e I_o .

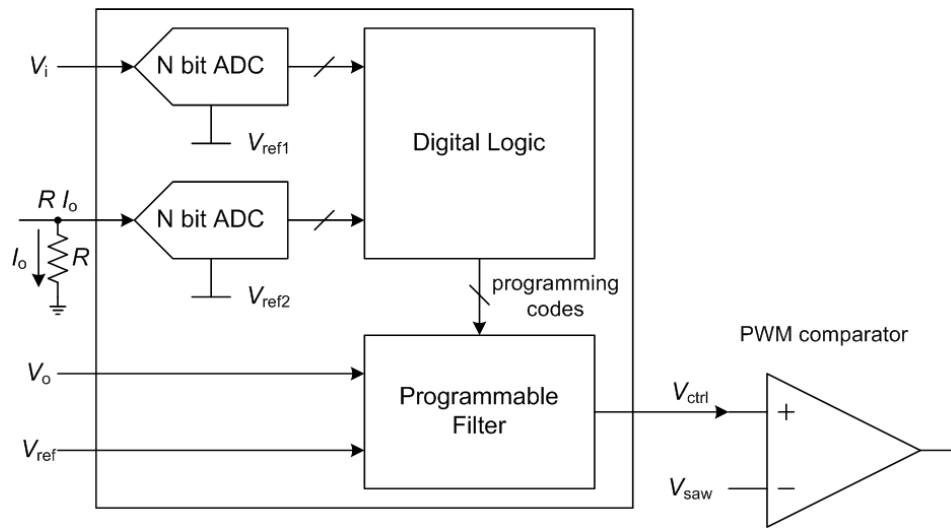


Figura 1.39: Possibile implementazione di un controllo adattivo per celle di potenza a commutazione

1.2.8 Errori di sintesi: l'analisi di sensitività

L'analisi di sensitività è il processo che permette di stimare come variano le equazioni che governano un sistema al variare dei parametri da cui esso dipende.

Questo tipo di analisi è di enorme rilevanza poiché ogni realizzazione pratica di un sistema differirà dalle altre.

Esempio 1.15. In un convertitore Buck la coppia di poli complessi-coniugati è sita alla frequenza

$$\omega = 2\pi \frac{1}{\sqrt{LC}}$$

Realizzando una famiglia di n convertitori, ognuno sarà caratterizzato da una coppia (L, C) differente, ed avrà quindi una risonanza differente dalle altre.

Il problema che si pone l'analisi di sensitività in questo caso è di definire quale insieme di valori assumerà la grandezza ω una volta fissati gli intervalli di valori che possono assumere C e L .

Vediamo ora di formalizzare il problema.

Sia $f : \Omega \subseteq \mathbb{R}^n \rightarrow \mathbb{C}$ una funzione continua definita su di un aperto Ω di n variabili $\{x_i\}_n$, in generale a valori complessi.

Sia \mathbf{x}_0 l'insieme dei valori nominali della funzione e $\Delta\mathbf{x}$ l'insieme delle possibili variazioni dei parametri.

Ci chiediamo come vari percentualmente la funzione nominale al variare dei suoi parametri, ovvero vogliamo stimare, in funzione dei $\Delta\mathbf{x}$, la grandezza:

$$v := \frac{\Delta f}{f} = \frac{f(\mathbf{x}_0 + \Delta\mathbf{x})}{f(\mathbf{x}_0)}$$

In letteratura questo problema è affrontato in diversi modi; qui ci limiteremo a richiamare le due tecniche più semplici.

1.2.8.1 Esplorazione esaustiva

L'esplorazione esaustiva consiste nel costruire l'intera famiglia delle funzioni variare $F = \{f(\mathbf{x})\}_N$ ottenute partendo dalla funzione nominale $f(\mathbf{x}_0)$ e variando ciascuno degli N parametri all'interno del proprio dominio.

Chiaramente se solamente uno dei parametri variesse con continuità, la famiglia F conterebbe un'infinità continua di elementi, e sarebbe concretamente impossibile costruire questo insieme.

In questo caso si considerano solo un insieme finito di valori ammessi per la variazione di ciascun parametro.

Tali valori possono essere generati casualmente secondo una statistica opportuna, oppure scelti a priori con un criterio di *buon senso*.

Poiché siamo interessati a valutare il discostamento massimo rispetto al valore nominale, ci limitiamo ad calcolare la variazione percentuale in tre casi limite:

- il parametro si discosta per eccesso dal massimo dal valore nominale, i.e. Δx_i ;
- il parametro non varia rispetto al nominale, i.e. $\Delta x_i = 0$;
- il parametro si discosta per difetto dal valore nominale, i.e. $\Delta x_i = -$.

Esempio 1.16. Consideriamo un Buck tale che $C = 100 \mu\text{F}$ con una tolleranza $\sigma_C = 20\%$ e $L = 10 \mu\text{H} \pm 10\%$.

Sotto queste ipotesi la variabile C assumerà valori nell'insieme $[80, 120] \mu\text{F}$, mentre la variabile L avrà valori in $[9, 11] \mu\text{H}$.

Le configurazioni alle quali siamo interessati saranno quindi 2^3 :

$$\omega = 2\pi \frac{1}{\sqrt{(L + \mu\Delta L)(C + \nu\Delta C)}}; \quad \mu, \nu = \pm 1, 0 \quad (1.33)$$

Esempio 1.17. Nella compensazione a polo dominante (1.31) il guadagno in continua $K(0)$ dipende da due parametri: la resistenza R_2 posta sul cammino di retroazione e la resistenza R_1 posta in ingresso.

Applichiamo il metodo esposto in questo caso particolare.

$$\begin{aligned} K(R_1 + \Delta R_1, R_2 + \Delta R_2) &= -\frac{R_2 + \Delta R_2}{R_1 + \Delta R_1} \\ v &= \frac{K(R_1 + \Delta R_1, R_2 + \Delta R_2) - K(R_1, R_2)}{K(R_1, R_2)} = -\frac{R_1}{R_2} \left[-\frac{R_2 + \Delta R_2}{R_1 + \Delta R_1} - \frac{R_2}{R_1} \right] \\ v &= \frac{R_1\Delta R_2 - R_2\Delta R_1}{R_2(R_1 + \Delta R_1)} = \frac{R_1\Delta R_2 - R_2\Delta R_1}{R_2R_1 \left(1 + \frac{\Delta R_1}{R_1} \right)} \end{aligned}$$

Poiché le variazioni di entrambi i parametri possono essere $\Delta R_{1,2} = \{-\sigma_R, 0, +\sigma_R\}$ dobbiamo valutare 9 casi:

Nessuna variazione.

$$K(R_1 + \Delta R_1, R_2 + \Delta R_2) = -\frac{R_1}{R_2} \Rightarrow v = 0\%$$

Variazione singola.

$$K(R_1 \pm \sigma_R, R_2) = -\frac{R_1 \pm \sigma_R}{R_2} \Rightarrow v_{1,\pm} = \frac{\pm \sigma_m}{R_1 \pm \sigma_m} = 4.76\%, 5.26\%$$

$$K(R_1, R_2 \pm \sigma_R) = -\frac{R_1}{R_2 \pm \sigma_R} \Rightarrow v_{2,\pm} = \frac{\pm \sigma_m}{R_2} = 5\%$$

Variazione multiple.

$$K(R_1 \pm \sigma_R, R_2 \pm \sigma_R) = -\frac{R_1 \pm \sigma_R}{R_2 \pm \sigma_R}$$

$$v_{++} = 1 - \frac{1 + \sigma_m/R_1}{1 + \sigma_m/R_2} = 0\%$$

$$v_{--} = 1 - \frac{1 - \sigma_m/R_1}{1 - \sigma_m/R_2} = 0\%$$

$$v_{+-} = 1 - \frac{1 + \sigma_m/R_1}{1 - \sigma_m/R_2} = 10.5263\%$$

$$v_{-+} = 1 - \frac{1 - \sigma_m/R_1}{1 + \sigma_m/R_2} = 9.52\%$$

La variazione massima della funzione è il $v_m = 10.53\%$.

Se avessimo considerato la somma delle variazioni singole, nel caso peggiore avremmo trovato

$$v_s = \sqrt{5.26^2\% + 5^2\%}.$$

Come abbiamo visto in questo esempio, considerare le variazioni singole e sommare gli errori equivale a sottostimare la massima variazione percentuale della funzione.

L'errore che si commette è in generale non trascurabile ed aumenta all'aumentare del numero di variabili della funzione.

Data una funzione di n variabili, variarne singolarmente una per volta e sommare in quadratura gli errori, equivale a spazzare la superficie di una n -sfera.

Viceversa considerare le variazioni simultanee di tutti i parametri equivale a spazzare la superficie di un n -cubo.

Poiché al crescere di n il rapporto tra la prima superficie e la seconda tende a zero, considerare esclusivamente variazioni singole può comportare in taluni casi una forte sottostima dell'errore. La questione, mostrato in Figura 1.40, è nota come *paradosso OAT* [20], acronimo di *one-factor at a time*.

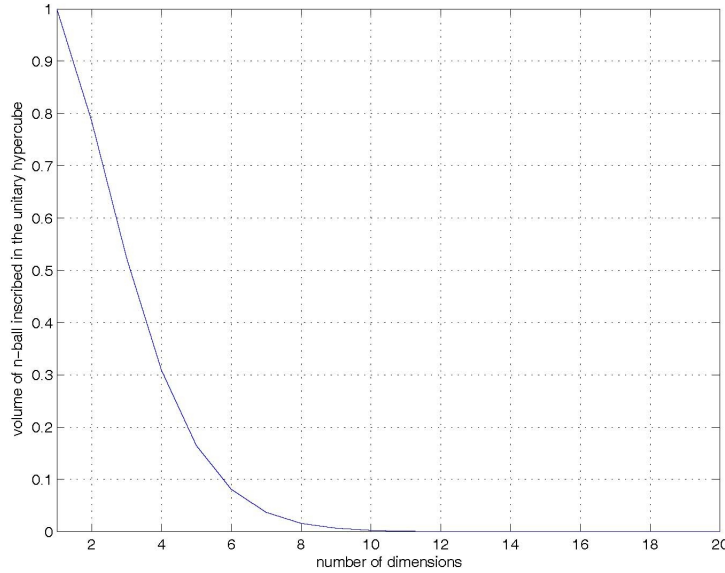


Figura 1.40: Rapporto tra il volume di una n -sfera ed il volume del n -iper cubo ad essa circoscritto in funzione della dimensione n

1.2.8.2 Linearizzazione dell'errore

Il metodo di linearizzazione dell'errore consiste nello scrivere lo sviluppo di Taylor al primo ordine della funzione f , attorno al punto \mathbf{x}_0 :

$$f(\mathbf{x}) = f(\mathbf{x}_0) + \langle \nabla f(\mathbf{x})_{\mathbf{x}=\mathbf{x}_0} | (\mathbf{x} - \mathbf{x}_0) \rangle + o(\mathbf{x} - \mathbf{x}_0)$$

Troncando lo sviluppo al primo ordine si ha che:

$$\Delta f := f(\mathbf{x}) - f(\mathbf{x}_0) \cong \langle \nabla f(\mathbf{x})_{\mathbf{x}=\mathbf{x}_0} | (\mathbf{x} - \mathbf{x}_0) \rangle = \sum_{i=1}^n \left. \frac{\partial f}{\partial x_i} \right|_{x_i=x_{0i}} \Delta x_i$$

$$\frac{\Delta f}{f} = \sum_{i=1}^n \left. \frac{\partial f}{\partial x_i} \right|_{x_i=x_{0i}} \Delta x_i \frac{1}{f} = \sum_{i=1}^n \left. \frac{\partial f}{\partial x_i} \right|_{x_i=x_{0i}} \frac{x_i}{f} \frac{\Delta x_i}{x_i}$$

I primi due fattori dell'espressione dentro la sommatoria sono chiamati sensitività ad un parametro.

Si definisce sensitività ad un parametro della funzione f rispetto x_i , la variazione percentuale della funzione rispetto alla variazione percentuale dell' i -esimo parametro:

$$S_{f,x_i} := \left. \frac{df}{f} \frac{x_i}{dx_i} \right|_{x_j=cost \ \forall j \neq i}$$

La sensitività ad un parametro x_i è:

$$S_{f,x_i} = \frac{\partial f}{\partial x_i} \frac{x_i}{f}$$

Vale infatti che il differenziale totale del guadagno di anello è $df = \sum_{j=1}^n \frac{\partial f}{\partial x_j} dx_j$, pertanto sostituendo nell'espressione della sensitività si ha

$$S_{f,x_j} = \sum_{j=1}^n \frac{\partial f}{\partial x_j} dx_j \frac{1}{f} \frac{x_i}{dx_i} \bigg|_{k_j=cost \ \forall j \neq i} = \frac{\partial f}{\partial x_i} dx_i \frac{1}{f} \frac{x_i}{dx_i} = \frac{\partial f}{\partial x_i} \frac{x_i}{f}$$

Introdotta la sensitività ad un parametro la variazione percentuale risulta essere:

$$\frac{\Delta f}{f} = \sum_{i=1}^n S_{f,x_i} \frac{\Delta x_i}{x_i}$$

Lo stesso risultato può essere ottenuto partendo dall'espressione del differenziale totale:

$$df = \sum_{i=1}^n \frac{\partial f}{\partial x_i} dx_i$$

Approssimando la variazione infinitesima del parametro dx_i con la variazione finita Δx_i , si ha:

$$\Delta f \cong \sum_{i=1}^n \frac{\partial f}{\partial x_i} \Delta x_i$$

Supponiamo ora di disporre di un limite sulla variazione percentuale v_{max} della funzione f , ad esempio indicato nelle specifiche di un progetto, e di voler verificare che la massima variazione dovuta alla variazione sui parametri sia effettivamente inferiore a tale valore.

Per operare un confronto occorre definire una metrica nello spazio funzionale delle variazioni percentuali.

Se il rapporto $\frac{\Delta f}{f}$ è ben definito e continuo una scelta naturale sembra essere quella di adoperare una delle seguenti norme:

$$\|v\|_{\infty} = \sup_{\mathbf{x} \in \Omega} |v(\mathbf{x})|$$

$$\|v\|_2 = \left(\int_{\mathbf{x} \in \Omega} |v(\mathbf{x})|^2 \right)^{1/2}$$

Poiché in generale vale $\|v\|_2 \geq \|v\|_\infty$ la norma-2 risulta la condizione più stringente da soddisfare, e quindi quella che garantisce la massima compatibilità con le restrizioni imposte dalle specifiche.

Osserviamo che in entrambi i casi è presente il valore assoluto della variazione percentuale, possiamo quindi applicare la disuguaglianza di triangolare evitandoci così di calcolare la norma per ogni possibile configurazione di variazione dei parametri:

$$|v| = \left| \sum_{i=1}^n \frac{\partial f}{\partial x_i} \Delta x_i \right| \leq \sum_{i=1}^n \left| \frac{\partial f}{\partial x_i} \Delta x_i \right|$$

Il vantaggio di questa tecnica è di avere un bassissimo costo computazionale, per contro però risulta inaccurata per due ragioni:

- la stima dell'errore è fatta partendo da un'espressione linearizzata;
- l'errore è stimato come somma delle variazioni singole di ogni parametro, trascurando la possibilità che ci siano variazioni simultanee.

Osservazione 1.1. Tale approssimazione è priva di errore solamente se funzione e variabile sono legate da una relazione lineare del tipo:

$$f(x) = ax + b$$

in tal caso infatti $\frac{df}{dx} = \frac{\Delta f}{\Delta x} = a$ e la variazione Δx si ripercuote sulla variazione di f in modo proporzionale

$$\frac{\Delta f}{\Delta x} := \frac{a(x + \Delta x) + b - (ax + b)}{\Delta x} = a$$

Esempio 1.18. Applichiamo questa nuova tecnica all'esempio 1.17.

La sensibilità calcolata con il metodo della linearizzazione dell'errore è

$$v = \frac{|\Delta R_2|}{R_2} + \frac{|\Delta R_1|}{R_1}$$

Per una variazione percentuale del 5% su entrambi i parametri, l'errore massimo è del 10%. Calcoliamo le due sensibilità ad un parametro della funzione H :

$$\begin{aligned} S_{K,R_1} &= \frac{\partial K}{\partial R_1} \frac{R_1}{K} \\ &= \frac{R_2}{R_1^2} R_1 \frac{-R_1}{R_2} \\ &= -1 \\ S_{K,R_2} &= \frac{\partial K}{\partial R_2} \frac{R_2}{K} \\ &= -\frac{1}{R_1} R_2 \frac{R_1}{R_2} \\ &= 1 \end{aligned}$$

La variazione percentuale è:

$$|v| := \left| \frac{\Delta K}{K} \right| \leq S_{K,R_1} \frac{|\Delta R_1|}{R_1} + S_{K,R_2} \frac{|\Delta R_2|}{R_2} = \frac{|\Delta R_2|}{R_2} + \frac{|\Delta R_1|}{R_1}$$

Con i dati dell'esempio si ha che l'errore è

$$|v| \leq 10\%$$

Confrontando l'espressione generale della sensitività calcolata per esplorazione esaustiva e quella ottenuta con la tecnica differenziale si vede che sono proporzionali:

$$|v|_e = \frac{|v|_d}{|\chi|}; \quad \chi := 1 + \frac{|\Delta R_1|}{R_1}$$

In questo esempio particolarmente semplice possiamo ricavare l'errore massimo partendo dal metodo approssimato introducendo questo coefficiente di correzione.

$$|v|_e = \frac{10\%}{0.95} = 10.5263$$

Capitolo 2

Filtri a capacità commutate

Nell'articolo *Switched Filter for the Compensation of Power Processors* [21] gli autori descrivono l'utilizzo di una cella a capacità commutate per il controllo di un convertitore DC/DC.

I risultati sperimentali ottenuti sono un primo passo per dimostrare che l'impiego di una struttura di questo tipo possa essere una valida alternativa al controllo analogico classico.

Un vantaggio che emerge dallo studio della topologia circuitale è la sua versatilità data dalla possibilità di sintetizzare funzioni di trasferimento con frequenze critiche diverse e di ordine diverso, semplicemente intervenendo sui coefficienti dei rami di andata e di retroazione.

Ciò suggerisce che la topologia ben si presti ad un impiego di tipo adattivo.

Di qui lo studio, del seguente capitolo, su come realizzare un filtro a capacità commutate programmabile, in quanto riteniamo la programmabilità un primo passo verso l'adattività.

Per poter trattare il problema è stato necessario effettuare un'analisi teorica dei filtri digitali ed una fase di progettazione analogica vera e propria.

2.1 Filtri tempo-discreti

Così come i sistemi tempo-continui sono caratterizzati da un'equazione differenziale, un filtro tempo-discreto è rappresentato da un'equazione alle differenze finite, che lega l'uscita y all'istante attuale con l'uscita e gli ingressi u agli istanti precedenti:

$$y(n) = \sum_{k=0}^n b_k u(n-k) - \sum_{k=1}^m a_k y(n-k)$$

Il primo termine dell'espressione è chiamato parte a media mobile, poiché traduce una media pesata sui valori assunti in precedenza dagli ingressi, mentre il secondo termine è detto ricorsivo, poiché lega il valore attuale dell'uscita ai valori che questa assume in precedenza.

Si chiama ordine di un filtro digitale l'indice del ritardo massimo della parte ricorsiva.

Anche in questo dominio, l'ipotesi di linearità è tradotta esprimendo l'uscita come convoluzione dell'ingresso con la risposta caratteristica h :

$$y(n) = \sum_{m=0}^{+\infty} u(m)h(n-m)$$

Data la natura tempo-discreta del sistema, la funzione di trasferimento è legata alla risposta all'impulso dalla trasformata \mathcal{Z} , ed è:

$$H(z) = \frac{\sum_{k=0}^{+\infty} a_k z^{-k}}{1 + \sum_{k=1}^{+\infty} b_k z^{-k}}$$

I filtri tempo-discreti sono classificati in base alla loro risposta caratteristica.

Si definisce FIR (Finite Impulse Response) un filtro tempo-discreto avente una risposta caratteristica finita, ovvero tale che $h(n) = 0$ per $n < 0$ (causalità) ed $\exists M$ tale che $\forall n > M$ $h(n) = 0$. Viceversa il filtro sarà detto IIR (Infinite Impulse Response).

Riferendosi all'equazione alle differenze finite possiamo dire che i filtri IIR non sono altro che generici filtri ricorsivi, mentre i filtri FIR sono filtri a media mobile, poiché sono definiti da una equazione alle differenze finite del tipo:

$$y(n) = \sum_{k=0}^{M-1} h(k)u(n-k)$$

La stabilità del sistema può essere osservata considerando il luogo delle frequenze critiche nel piano z .

Se i poli sono interni al cerchio unitario il sistema sarà stabile, viceversa sarà instabile.

Segue che i filtri FIR, essendo polinomi in z^{-1} sono sistemi sempre stabili.

Gli IIR pur non godendo delle proprietà di stabilità e linearità di fase come i filtri FIR trovano impiego in quanto con un numero minore di passi di ottenere lo stesso risultato del corrispondente filtro FIR.

2.1.1 Implementazione di filtri tempo-discreti

L'equazione alle differenze finite può essere rappresentata con uno schema a blocchi, nel quale compaiono, nodi sommatori, nodi moltiplicatori e nodi di ritardo, come mostrato in Figura 2.1. Questo tipo di implementazione è detta *forma diretta del I tipo*, e richiede $M + N + 1$ moltiplicatori, $M + N$ sommatori e $M + N + 1$ locazioni di memoria.

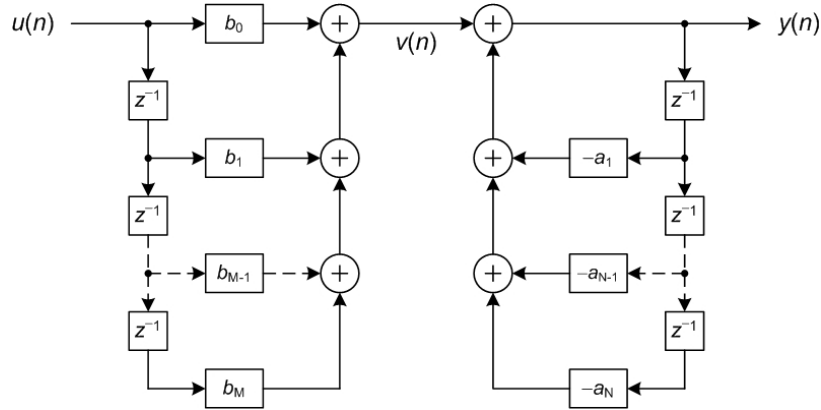


Figura 2.1: Implementazione secondo la forma diretta del I tipo

Una implementazione alternativa si ottiene tenendo conto che la parte ricorsiva e quella a media mobile possono essere applicate in ordine inverso senza alterare la funzione di trasferimento. Con i passaggi mostrati in Figura 2.2, si ottiene la *forma diretta del II tipo*, rappresentata in Figura 2.3.

Le risorse richieste dalla forma diretta del II tipo sono $M + N + 1$ moltiplicatori, $M + N$ sommatori ed un numero di locazioni di memoria pari al massimo tra M ed N .

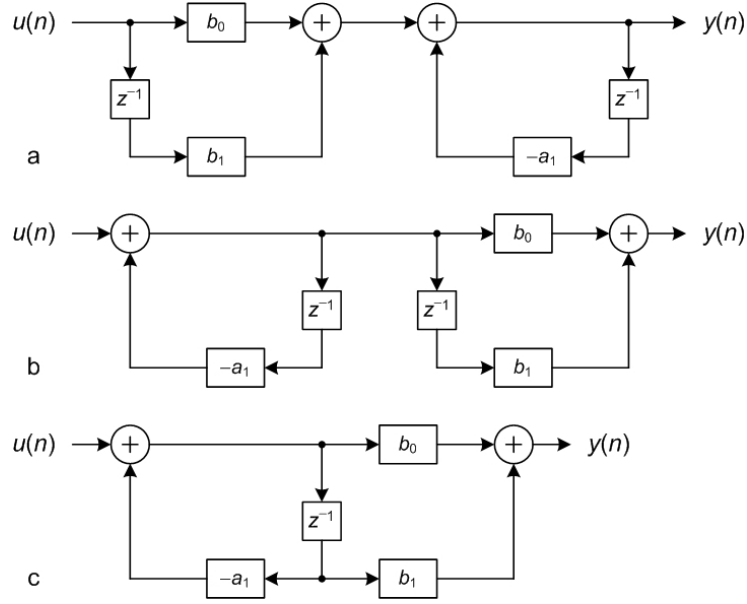


Figura 2.2: Passaggio dalla forma diretta I a la II: a) filtro del primo ordine implementato con la forma diretta del I tipo; b) implementazione ottenuta invertendo la parte ricorsiva e quella a media mobile; c) implementazione con la forma diretta del II tipo

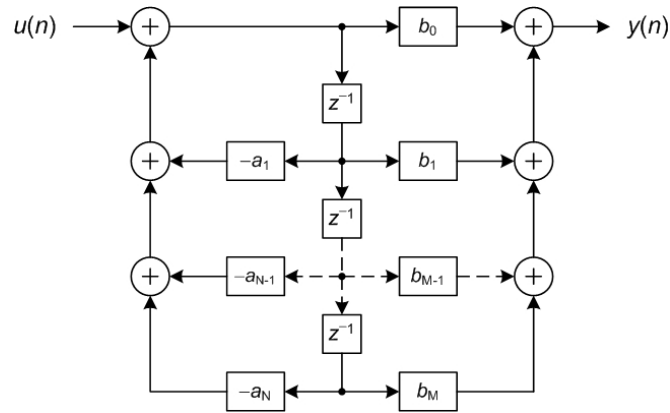


Figura 2.3: Implementazione secondo la forma diretta del II tipo

Per realizzare filtri di ordine superiore al secondo è possibile comporre opportunamente stadi di grado primo e secondo, tramite connessioni in cascata o parallele.

La forma a cascata soddisfa la seguente relazione, ed è mostrata in Figura 2.4.

$$H(z) = \prod_{k=1}^K H_k(z); \quad H_k(z) = \frac{b_{k0} + b_{k1}z^{-1} + b_{k2}z^{-2}}{1 + a_{k1}z^{-1} + a_{k2}z^{-2}}$$

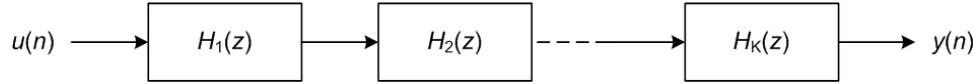


Figura 2.4: Implementazione di un filtro di ordine elevato come composizione in cascata di filtri del primo e del secondo ordine

La forma parallela si basa sullo sviluppo in frazione parziali:

$$H(z) = C + \sum_{k=1}^N \frac{A_k}{1 - p_k z^{-1}}$$

ed ha la forma mostrata in Figura 2.5:

$$H(z) = C + \sum_{k=1}^K H_k(z); \quad H_k(z) = \frac{b_{k0} + b_{k1} z^{-1}}{1 + a_{k1} z^{-1} + a_{k2} z^{-2}}$$

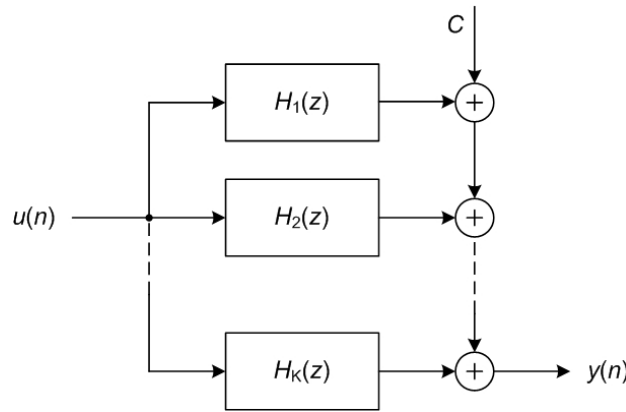


Figura 2.5: Implementazione di un filtro di ordine elevato come composizione in parallelo di filtri del primo e del secondo ordine

2.1.2 Sensitività del filtro

Ogni realizzazione pratica di un filtro digitale comporta che i valori dei suoi coefficienti si discostino da quelli nominali.

Un tipico effetto è dovuto alla quantizzazione dei coefficienti nelle implementazioni digitali su calcolatori programmabili. L'effetto di questa inaccuratezza varia a seconda del tipo di struttura implementativa scelta, dall'ordine del filtro, dal tipo di radici e dalla statistica alla quale soddisfa l'errore.

Nella seguente sezione dimostreremo che:

1. il migliore modo per realizzare filtri di alto ordine è quello di comporre stadi del primo e del secondo ordine;
2. implementazioni quali le forme dirette hanno una sensitività delle frequenze critiche che dipende dalla loro posizione nel piano z ;

3. esistono delle implementazioni che non sono affette da questo problema.

Iniziamo con il dimostrare il primo punto, dimostrando che lo scostamento assoluto del polo p_i dovuto agli errori Δa_k sui coefficienti del filtro è:

$$\Delta p_i = - \sum_{k=1}^N \frac{p_i^{N-k}}{\prod_{l=1, l \neq i}^N (p_i - p_l)} \Delta a_k$$

Osserviamo infatti che i poli di $H(z)$ sono funzione dei parametri a_k , perciò applicando il teorema del differenziale totale si ha:

$$\Delta p_i = \sum_{k=1}^N \frac{\partial p_i}{\partial a_k} \Delta a_k$$

Ricaviamo ora l'espressione esplicita della derivata parziale, applicando il teorema di derivazione di una funzione composta al denominatore $D(z)$ della funzione di trasferimento del filtro.

$$\left. \frac{\partial D(z)}{\partial a_k} \right|_{z=p_i} = \left. \frac{\partial D(z)}{\partial z} \right|_{z=p_i} \frac{\partial p_i}{\partial a_k}$$

Invertendo l'espressione si ricava:

$$\frac{\partial p_i}{\partial a_k} = \left. \frac{\partial D(z)}{\partial a_k} \right|_{z=p_i} \frac{\partial z}{\partial D(z)} \bigg|_{z=p_i}$$

Il primo termine vale:

$$\left. \frac{\partial D(z)}{\partial a_k} \right|_{z=p_i} = -z^{-k} \big|_{z=p_i} = -p_i^{-k}$$

Il secondo termine si ricava ricordando la generalizzazione della regola di Leibniz per la derivata del prodotto di funzioni¹:

$$\left. \frac{\partial D(z)}{\partial z} \right|_{z=p_i} = \left. \frac{\partial}{\partial z} \prod_{l=1}^N (1 - p_l z^{-1}) \right|_{z=p_i} = \sum_{k=1}^N p_k z^{-2} \prod_{l=1, l \neq k}^N (1 - p_l z^{-1}) \bigg|_{z=p_i} = \frac{1}{p_i^N} \prod_{l=1, l \neq i}^N (1 - p_l z^{-1})$$

L'espressione ricavata mostra che più i poli sono vicini e maggiore è l'errore assoluto sul polo. Segue che, dal punto di vista della precisione, è sempre consigliabile realizzare filtri di ordine N come cascata o parallelo di filtri del primo e del secondo ordine.

2.1.3 Sensitività della forma diretta

Abbiamo dimostrato che ogni filtro deve essere realizzato come cascata di stadi del primo e del secondo ordine.

Con stadi del primo ordine si possono realizzare esclusivamente singolarità reali.

Gli stadi del secondo ordine ha senso usarli solo per realizzare soluzioni complesse-coniugate.

¹ La generalizzazione della regola di Leibniz per il calcolo della derivata del prodotto di più funzioni è:

$$\frac{d}{dx} \prod_{i=1}^k f_i(x) = \sum_{i=1}^k \frac{d}{dx} f_i(x) \prod_{j=1, j \neq i}^k f_j(x)$$

Ciò premesso, consideriamo uno stadio del secondo ordine rappresentato in forma diretta, la cui funzione di trasferimento contenga solo poli:

$$H(z) = \frac{z^2}{1 - a_1 z^{-1} - a_2 z^{-2}}$$

Poiché siamo interessati al realizzare una coppia complessa-coniugata $z_{1,2} = \rho \exp(\pm j\theta)$, i coefficienti $a_{1,2}$ saranno necessariamente

$$a_1 = 2\rho \cos(\theta); \quad a_2 = -\rho^2$$

La posizione di $z_{1,2}$ è fissata alla coppia ρ, θ , ha senso quindi come chiedersi come sia la sensitività di questi due parametri rispetto ai coefficienti $a_{1,2}$ [22].

La risposta è data dalla seguente proposizione.

L'errore relativo di raggio e angolo delle soluzioni sono:

$$\frac{\Delta\rho}{\rho} = -\frac{1}{2} \frac{\Delta a_2}{a_2}; \quad \frac{\Delta\theta}{\theta} = \frac{1}{\tan(\theta)\theta} \frac{\Delta a_1}{a_1} + \frac{1}{2 \tan(\theta)\theta} \frac{\Delta a_2}{a_2}$$

Per dimostrare quanto detto, invertiamo $a_{1,2}$:

$$\rho = \sqrt{-a_2}; \quad \theta = \arccos\left(\frac{a_1}{2\sqrt{-a_2}}\right)$$

Le derivate parziali sono:

$$\begin{aligned} \frac{\partial\rho}{\partial a_1} &= 0 \\ \frac{\partial\rho}{\partial a_2} &= \frac{1}{2\sqrt{-a_2}} = \frac{1}{2\rho} \\ \frac{\partial\theta}{\partial a_1} &= \frac{1}{\sqrt{1 + \frac{a_1^2}{4a_2}}} \frac{1}{2\sqrt{-a_2}} = \frac{1}{\sqrt{1 - \cos^2(\theta)}} \frac{1}{2\rho} = \frac{1}{2\rho \sin(\theta)} \\ \frac{\partial\theta}{\partial a_2} &= \frac{1}{\sqrt{1 + \frac{a_1^2}{4a_2}}} \frac{a_1}{2} \left(-\frac{1}{2} \frac{1}{(-a_2)^{3/2}} \right) = \frac{1}{\sin(\theta)} \left(-\frac{1}{2} \frac{\cos(\theta)}{\rho^2} \right) = -\frac{1}{2\rho^2 \tan(\theta)} \end{aligned}$$

Le rispettive sensitività sono:

$$\begin{aligned} S_{\rho, a_1} &= \frac{\partial\rho}{\partial a_1} \frac{a_1}{\rho} = 0 \\ S_{\rho, a_2} &= \frac{\partial\rho}{\partial a_2} \frac{a_2}{\rho} = \frac{1}{2\rho} \frac{-\rho^2}{\rho} = -\frac{1}{2} \\ S_{\theta, a_1} &= \frac{\partial\theta}{\partial a_1} \frac{a_1}{\theta} = \frac{1}{2\rho \sin(\theta)} \frac{2\rho \cos(\theta)}{\theta} = \frac{1}{\tan(\theta)\theta} \\ S_{\theta, a_2} &= \frac{\partial\theta}{\partial a_2} \frac{a_2}{\theta} = -\frac{1}{2\rho^2 \tan(\theta)} \frac{-\rho^2}{\theta} = \frac{1}{2 \tan(\theta)\theta} \end{aligned}$$

L'errore relativo di raggio e angolo delle soluzioni sono:

$$\frac{\Delta\rho}{\rho} = -\frac{1}{2} \frac{\Delta a_2}{a_2}; \quad \frac{\Delta\theta}{\theta} = \frac{1}{\tan(\theta)\theta} \frac{\Delta a_1}{a_1} + \frac{1}{2 \tan(\theta)\theta} \frac{\Delta a_2}{a_2}$$

Emerge che l'errore sul raggio è indipendente dai valore dei coefficienti, quindi dalla posizione del polo/zero.

Viceversa, l'errore sull'angolo diverge per θ piccoli.

Per questo motivo tale struttura non è adatta per realizzare poli prossimi a $z = 1$.

Una possibile implementazione che consente di realizzare poli soggetta ad un errore è indipendente dalla posizione dei poli nel piano è la *coupled form* [22], riportata in Figura 2.6.

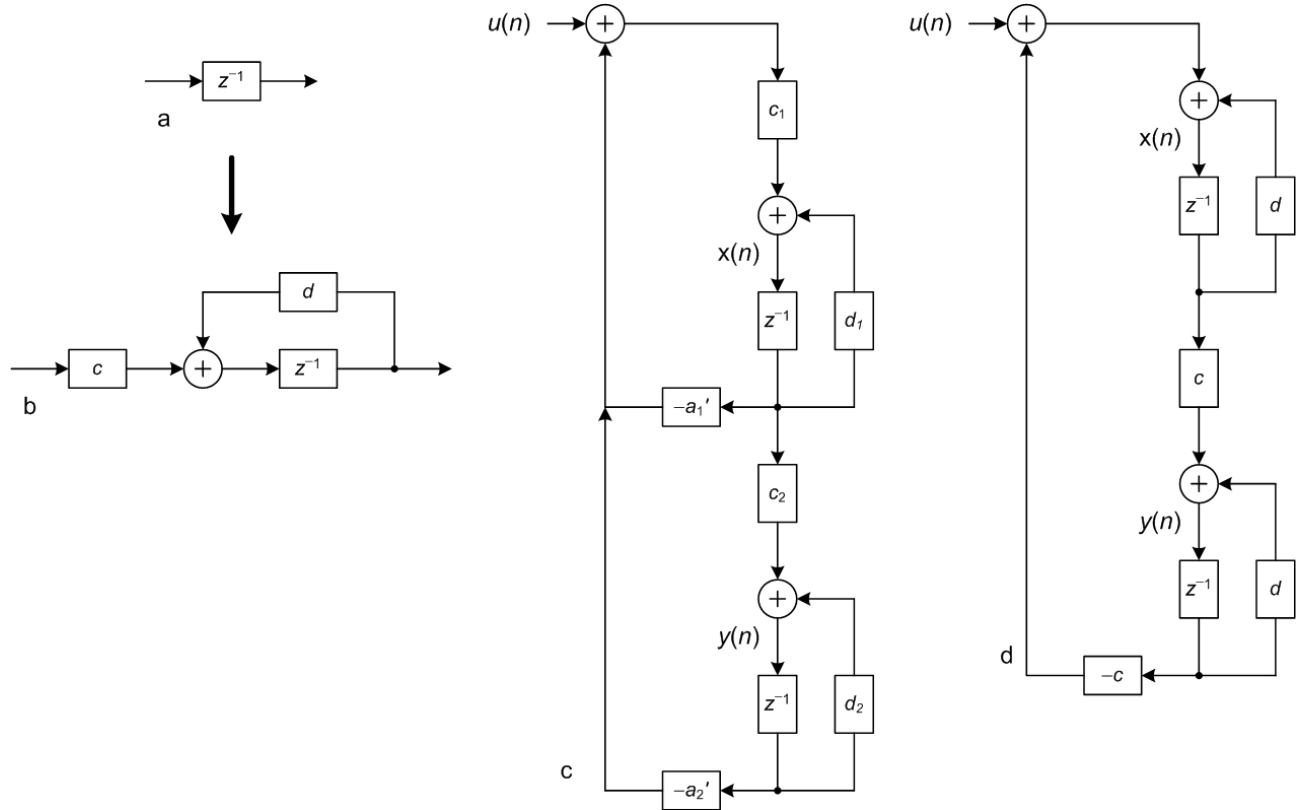


Figura 2.6: Coupled form: a,b)trasformazione del blocco di ritardo; c)circuito trasformato; d)circuito ottenuto per $a'_1 = 0$, $a'_2 = -1$ e $d_1 = d_2$.

Questa struttura si ottiene a partire dalla forma diretta di tipo II operando la sostituzione

$$z^{-1} \rightarrow w^{-1} := \frac{cz^{-1}}{1 - dz^{-1}}$$

e scegliendo i coefficienti $c_{1,2}$ e $d_{1,2}$ arbitrariamente.

I coefficienti $a_{1,2}$ a seguito della posizione, diventano

$$a'_1 = (a_1 - 2d)c; \quad a'_2 = [a_2 + (a_1 - d)]c^2$$

Posto $c = \rho \sin(\theta)$ e $d = \rho \cos(\theta)$ si ottiene che $a'_1 = 0$ e $a'_2 = -1$, giungendo alla struttura di Figura 2.6d, per la quale vale la seguente affermazione.

L'implementazione tale che l'errore sui poli sia indipendente dalla loro posizione del piano si ottiene ponendo

$$c = \rho \sin(\theta); \quad d = \rho \cos(\theta)$$

Le sensitività di ρ, θ rispetto c e d sono:

$$\begin{aligned} S_{\rho,c} &= \sin(\theta) \frac{\rho \sin(\theta)}{\rho} = \sin^2(\theta) \\ S_{\rho,d} &= \cos(\theta) \frac{\rho \cos(\theta)}{\rho} = \cos^2(\theta) \\ S_{\theta,c} &= -\frac{\sin(\theta)}{\rho} \frac{\rho \cos(\theta)}{\theta} = -\frac{\sin(\theta) \cos(\theta)}{\theta} \\ S_{\theta,d} &= \frac{\cos(\theta)}{\rho} \frac{\rho \sin(\theta)}{\theta} = \frac{\sin(\theta) \cos(\theta)}{\theta} \end{aligned}$$

L'errore relativo di raggio e angolo delle soluzioni sono:

$$\frac{\Delta \rho}{\rho} = \cos^2(\theta) \frac{\Delta c}{c} + \sin^2(\theta) \frac{\Delta d}{d}; \quad \frac{\Delta \theta}{\theta} = -\frac{\sin(\theta) \cos(\theta)}{\theta} \frac{\Delta c}{c} + \frac{\sin(\theta) \cos(\theta)}{\theta} \frac{\Delta d}{d}$$

Assumendo che gli errori sui parametri siano uguali tra loro, si ha che l'errore sull'angolo è costante.

Questo significa che fissato una coppia di poli complessi-coniugati, il luogo dei punti nei quali per errore potranno giacere è la retta che li congiunge con l'origine come mostrato in Figura 2.7.

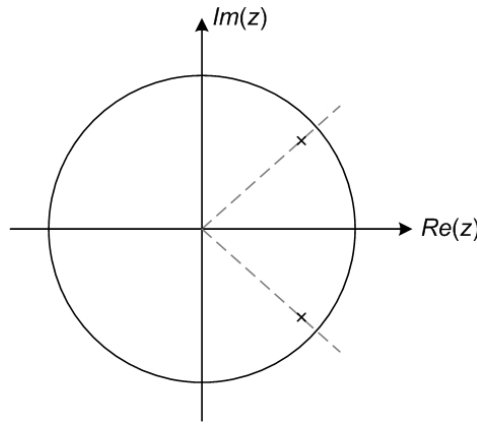


Figura 2.7: Implementazione secondo la coupled form

Chiediamoci ora se sia possibile realizzare indistintamente un filtro solo poli o solo zeri con un filtro implementato secondo la coupled form.

La funzione di trasferimento della topologia è:

$$H(z) = \frac{z^{-1}c}{1 - z^{-1}2d + (c^2 + d^2)}$$

Svolgendo tutti i conti si ottiene la tesi appena citata.

$$x = u + xz^{-1}d + yz^{-1}(-c) \Rightarrow x(1 - z^{-1}d) = u - yz^{-1}c \Rightarrow x = \frac{1}{1 - z^{-1}d}u - \frac{z^{-1}c}{1 - z^{-1}d}y$$

$$y = xz^{-1}c + yz^{-1}d = \left[\frac{1}{1 - z^{-1}d}u - \frac{z^{-1}c}{1 - z^{-1}d}y \right] z^{-1}c + yz^{-1}d = \frac{z^{-1}c}{1 - z^{-1}d}u - \frac{z^{-2}c^2}{1 - z^{-1}d}y + yz^{-1}d$$

$$y[1 - z^{-1}2d + (c^2 + d^2)] = uz^{-1}c \Rightarrow H(z) = \frac{z^{-1}c}{1 - z^{-1}2d + (c^2 + d^2)}$$

La regola di trasformazione per ottenere strutture indipendenti dalla posizione, applicata ad un filtro FIR implementato con la forma diretta II non produce una funzione di trasferimento con solo zeri, ma la presenza dei due anelli inserisce una coppia di poli reali.

La funzione di trasferimento della topologia è:

$$H(z) = \frac{1 - z^{-1}2d + (c^2 - d^2)}{(1 - z^2d)^2}$$

Vale infatti che:

$$t = xcd + tz^{-1}d \Rightarrow t = \frac{c}{1 - z^{-1}d}x$$

$$l = tz^{-1}c + lz^{-1}d \Rightarrow l = \frac{z^{-1}c}{1 - z^{-1}d}h \Rightarrow l = \frac{z^{-1}c}{1 - z^{-1}d} \frac{c}{1 - z^{-1}d}x \Rightarrow l = \frac{z^{-1}c^2}{(1 - z^{-1}d)^2}$$

$$y = x + lz^{-1}(-c)y = x - \frac{z^{-1}c}{1 - z^{-1}d} \frac{z^{-1}c^2}{1 - z^{-1}d}$$

$$H(z) = \frac{1 - z^{-1}2d + (c^2 - d^2)}{(1 - z^2d)^2}$$

Questo ci porta a concludere che la coupled form non possa essere utilizzata in maniera immediata per realizzare un generico filtro del secondo ordine a 2 poli e due zeri.

Per questo motivo, e tenendo conto della maggiore complessità di questa struttura, si sceglie di impiegare la forma diretta di tipo II per realizzare il nostro filtro a capacità commutate.

2.2 Circuiti a capacità commutate e loro dimensionamento

È possibile dare una realizzazione analogica dei filtri tempo-discreti qui presentati.

Un esempio di cella biquadratica implementata secondo la forma diretta di tipo II è rappresentata in Figura 2.8.

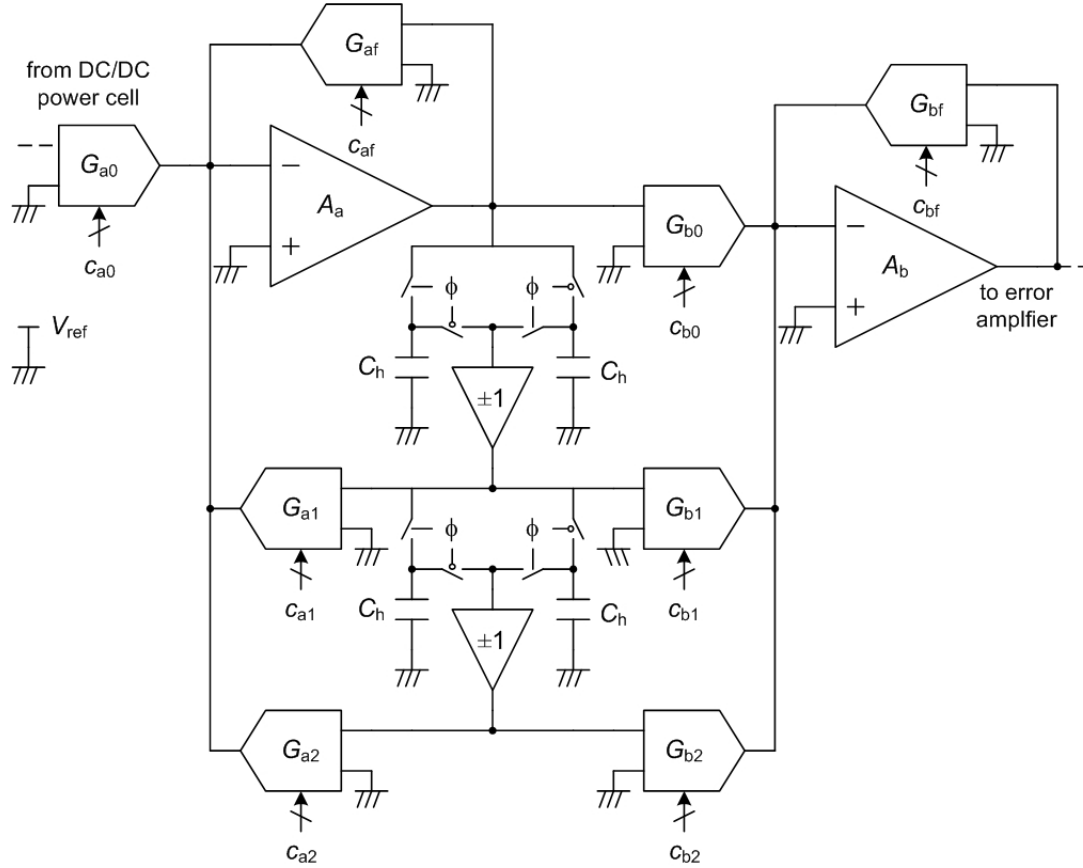


Figura 2.8: Realizzazione a capacità commutate di un filtro biquadratico secondo la forma diretta di tipo II. I coefficienti del filtro sono programmabili digitalmente.

I ritardi sono realizzati tramite una struttura a capacità commutate che memorizzano il campione precedente nei condensatori C_h .

Gli amplificatori operazionali sommano le correnti iniettate in terra virtuale attraverso le conduttanze.

Il primo realizza la parte autoregressiva, ovvero i poli della funzione di trasferimento, mentre il secondo realizza la parte a media mobile, ovvero gli zeri.

La funzione di trasferimento, assumendo valido un modello puramente in z è:

$$K(z) = \frac{G_{a0} G_{b0}}{G_{af} G_{bf}} \frac{1 + \frac{G_{b1}}{G_{b0}} z^{-1} + \frac{G_{b2}}{G_{b0}} z^{-2}}{1 + \frac{G_{a1}}{G_{af}} z^{-1} + \frac{G_{a2}}{G_{af}} z^{-2}} \quad (2.1)$$

Questo risultato può essere ottenuto applicando il principio di sovrapposizione, una volta indicato con V_u l'ingresso del filtro, con V_y la sua uscita e con V_x la tensione a valle del primo sommatore.

$$\begin{aligned}
 V_x(k) &= V_u(k) \left(-\frac{G_{0a}}{G_{fa}} \right) + V_x(k-1) \left(-\frac{G_{1a}}{G_{fa}} \right) + V_x(k-2) \left(-\frac{G_{2a}}{G_{fa}} \right) \\
 V_x(z) &= V_u(z) \left(-\frac{G_{0a}}{G_{fa}} \right) + V_x(z)z^{-1} \left(-\frac{G_{1a}}{G_{fa}} \right) + V_x(z)z^{-2} \left(-\frac{G_{2a}}{G_{fa}} \right) \\
 V_x(z) \left(1 + z^{-1} \frac{G_{1a}}{G_{fa}} + z^{-2} \frac{G_{2a}}{G_{fa}} \right) &= V_u(z) \left(-\frac{G_{0a}}{G_{fa}} \right) \\
 V_x(z) &= V_u(z) \left(-\frac{G_{0a}}{G_{fa}} \right) \left(1 + z^{-1} \frac{G_{1a}}{G_{fa}} + z^{-2} \frac{G_{2a}}{G_{fa}} \right)^{-1} \\
 V_y(k) &= V_x(k) \left(-\frac{G_{0b}}{G_{fb}} \right) + V_x(k-1) \left(-\frac{G_{1b}}{G_{fb}} \right) + V_x(k-2) \left(-\frac{G_{2b}}{G_{fb}} \right) \\
 V_y(z) &= V_x(z) \left(-\frac{G_{0b}}{G_{fb}} \right) + V_x(z)z^{-1} \left(-\frac{G_{1b}}{G_{fb}} \right) + V_x(z)z^{-2} \left(-\frac{G_{2b}}{G_{fb}} \right) \\
 V_y(z) &= -V_x(z) \left(\frac{G_{0b}}{G_{fb}} + z^{-1} \frac{G_{1b}}{G_{fb}} + z^{-2} \frac{G_{2b}}{G_{fb}} \right) \\
 V_y(z) &= - \left(-\frac{G_{0a}}{G_{fa}} \right) \left(1 + z^{-1} \frac{G_{1a}}{G_{fa}} + z^{-2} \frac{G_{2a}}{G_{fa}} \right)^{-1} \left(\frac{G_{0b}}{G_{fb}} + z^{-1} \frac{G_{1b}}{G_{fb}} + z^{-2} \frac{G_{2b}}{G_{fb}} \right) \\
 H(z) = \frac{V_y(z)}{V_u(z)} &= \frac{G_{0a}}{G_{fa}} \frac{\frac{G_{0b}}{G_{fb}} + z^{-1} \frac{G_{1b}}{G_{fb}} + z^{-2} \frac{G_{2b}}{G_{fb}}}{1 + z^{-1} \frac{G_{1a}}{G_{fa}} + z^{-2} \frac{G_{2a}}{G_{fa}}} = \frac{G_{0a}}{G_{fa}} \frac{G_{fa}}{G_{fb}} \frac{G_{0b} + z^{-1}G_{1b} + z^{-2}G_{2b}}{G_{fa} + z^{-1}G_{1a} + z^{-2}G_{2a}}
 \end{aligned}$$

A titolo di completezza riportiamo anche l'espressione del filtro in termini di resistenze.

$$H(z) = \frac{R_{fb}}{R_{0a}} \frac{\frac{1}{R_{0b}} + z^{-1} \frac{1}{R_{1b}} + z^{-2} \frac{1}{R_{2b}}}{\frac{1}{R_{fa}} + z^{-1} \frac{1}{R_{1a}} + z^{-2} \frac{1}{R_{2a}}}$$

Anche in questo caso, l'espressione può essere ricavata ripetendo lo stesso ragionamento precedentemente svolto (come mostrato di seguito), oppure banalmente per sostituzione ricordando che $G_{\alpha i} = R_{\alpha i}^{-1}$.

$$\begin{aligned}
 V_x(k) &= V_u(k) \left(-\frac{R_{fa}}{R_{0a}} \right) + V_x(k-1) \left(-\frac{R_{fa}}{R_{1a}} \right) + V_x(k-2) \left(-\frac{R_{fa}}{R_{2a}} \right) \\
 V_x(z) &= V_u(z) \left(-\frac{R_{fa}}{R_{0a}} \right) + V_x(z)z^{-1} \left(-\frac{R_{fa}}{R_{1a}} \right) + V_x(z)z^{-2} \left(-\frac{R_{fa}}{R_{2a}} \right) \\
 V_x(z) \left(1 + z^{-1} \frac{R_{fa}}{R_{1a}} + z^{-2} \frac{R_{fa}}{R_{2a}} \right) &= V_u(z) \left(-\frac{R_{fa}}{R_{0a}} \right) \\
 V_x(z) &= V_u(z) \left(-\frac{R_{fa}}{R_{0a}} \right) \left(1 + z^{-1} \frac{R_{fa}}{R_{1a}} + z^{-2} \frac{R_{fa}}{R_{2a}} \right)^{-1}
 \end{aligned}$$

$$\begin{aligned}
 V_y(k) &= V_x(k) \left(-\frac{R_{fb}}{R_{0b}} \right) + V_x(k-1) \left(-\frac{R_{fb}}{R_{1b}} \right) + V_x(k-2) \left(-\frac{R_{fb}}{R_{2b}} \right) \\
 V_y(z) &= V_x(z) \left(-\frac{R_{fb}}{R_{0b}} \right) + V_x(z)z^{-1} \left(-\frac{R_{fb}}{R_{1b}} \right) + V_x(z)z^{-2} \left(-\frac{R_{fb}}{R_{2b}} \right) \\
 V_y(z) &= -V_x(z) \left(\frac{R_{fb}}{R_{0b}} + z^{-1} \frac{R_{fb}}{R_{1b}} + z^{-2} \frac{R_{fb}}{R_{2b}} \right) \\
 V_y(z) &= -V_u(z) \left(-\frac{R_{fa}}{R_{0a}} \right) \left(1 + z^{-1} \frac{R_{fa}}{R_{1a}} + z^{-2} \frac{R_{fa}}{R_{2a}} \right)^{-1} \left(\frac{R_{fb}}{R_{0b}} + z^{-1} \frac{R_{fb}}{R_{1b}} + z^{-2} \frac{R_{fb}}{R_{2b}} \right) \\
 H(z) = \frac{V_y}{V_x} &= \frac{R_{fa}}{R_{0a}} \frac{\frac{R_{fb}}{R_{0b}} + z^{-1} \frac{R_{fb}}{R_{1b}} + z^{-2} \frac{R_{fb}}{R_{2b}}}{1 + z^{-1} \frac{R_{fa}}{R_{1a}} + z^{-2} \frac{R_{fa}}{R_{2a}}} = \frac{R_{fa}}{R_{0a}} \frac{R_{fb}}{R_{fa}} \frac{\frac{1}{R_{0b}} + z^{-1} \frac{1}{R_{1b}} + z^{-2} \frac{1}{R_{2b}}}{\frac{1}{R_{fa}} + z^{-1} \frac{1}{R_{1a}} + z^{-2} \frac{1}{R_{2a}}}
 \end{aligned}$$

I componenti scelti per realizzare il sistema, alla fine della fase di progettazione, sono riassunti in Tabella 2.1.

Forniamo ora alcune considerazioni relative proprio alla progettazione, analizzandone in dettaglio i singoli blocchi, e tenendo conto che i componenti che hanno richiesto un'analisi più approfondita sono:

- gli interruttori e le capacità per realizzare i ritardi;
- gli OPA per realizzare i sommatore, gli stadi di disaccoppiamento ed inversione di segno;
- le conduttanze programmabile per stabilire i coefficienti del filtro.

Tabella 2.1: Lista dei principali componenti del filtro a capacità commutate

Amplificatori Operazionali	LF356, National Semiconductors
Buffer di Uscita	OPA633, Texas Instruments
Interruttori Analogici	ADG453, Analog Devices
Capacità di Mantenimento	100 nF
DAC a Moltiplicazione	MAX7645, Maxim Semiconductors
Interruttori DIP	Dip Switches 12 bit, Grayhill
Resistori Integrati	4116R 10 kΩ Thick Film Networks, Bourns

2.2.1 Celle di ritardo

La cella di ritardo sono una naturale estensione del circuito campionario riportato in Figura 2.9.

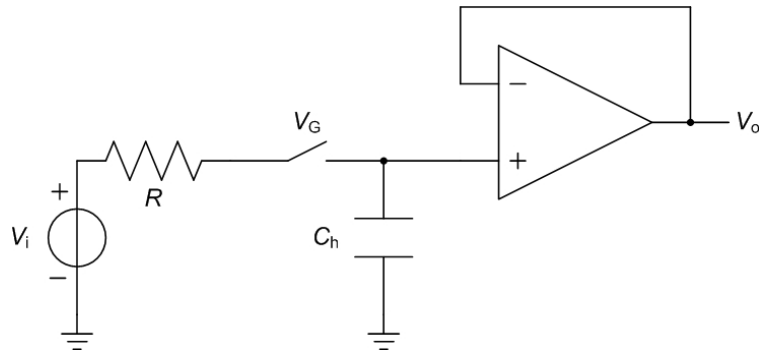


Figura 2.9: Circuito campionatore

Quando l'interruttore è chiuso, il condensatore si carica con una costante di tempo RC seguendo il valore dell'ingresso.

Una volta riaperto l'interruttore il condensatore mantiene l'ultimo suo valore, poiché non esistono idealmente percorsi dissipativi per scaricarlo.

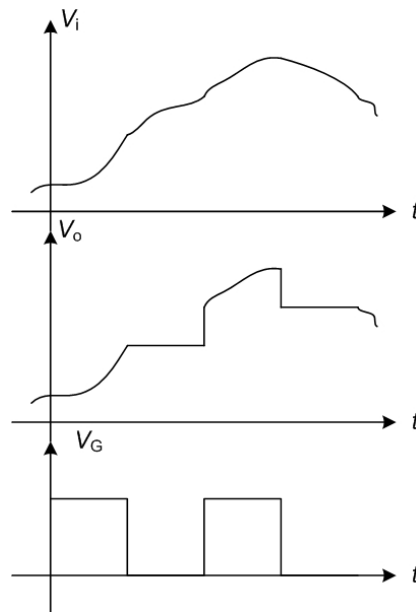


Figura 2.10: Confronto tra ingresso ed uscita di un campionatore comandato da un segnale periodico

In Figura 2.11a è rappresentata la cella di ritardo più semplice ottenuta a partire da una coppia di circuiti campionatori connessi in parallelo e comandati in controfase.

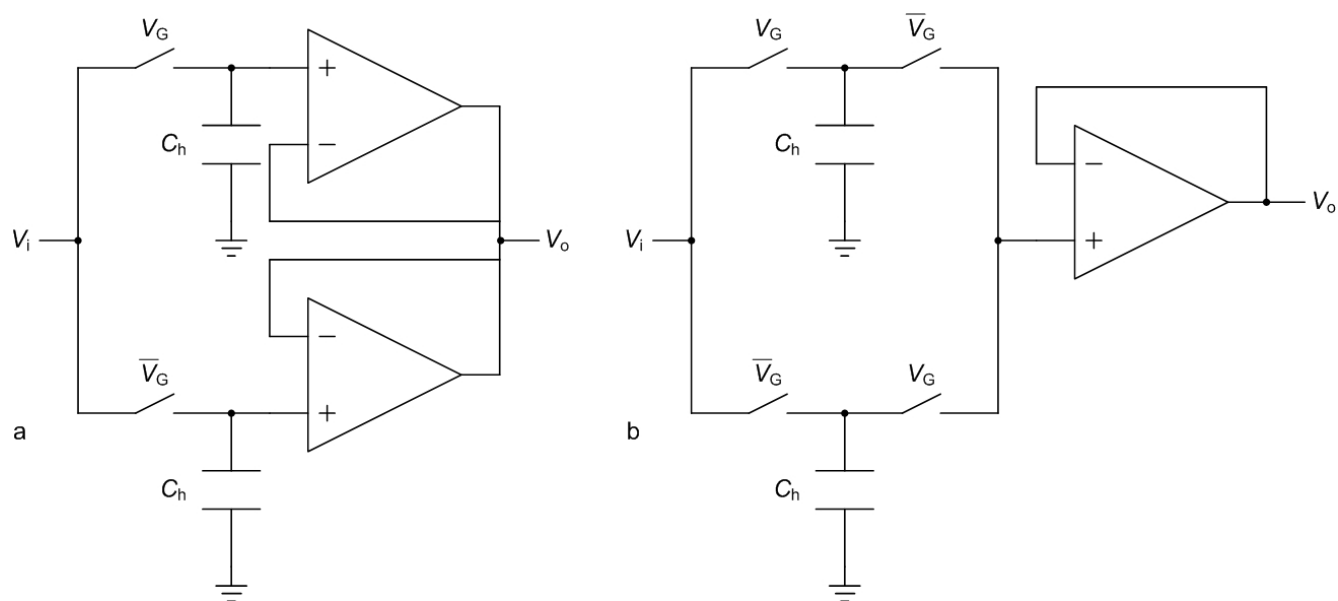


Figura 2.11: Cella di ritardo ottenuta dal comando in controfase di due campionatori: a) struttura base; b) struttura ottimizzata

Ognuno campiona l'ingresso in un semiperiodo e mantiene valore precedente per l'altro semiperiodo, come mostrato in Figura 2.12.

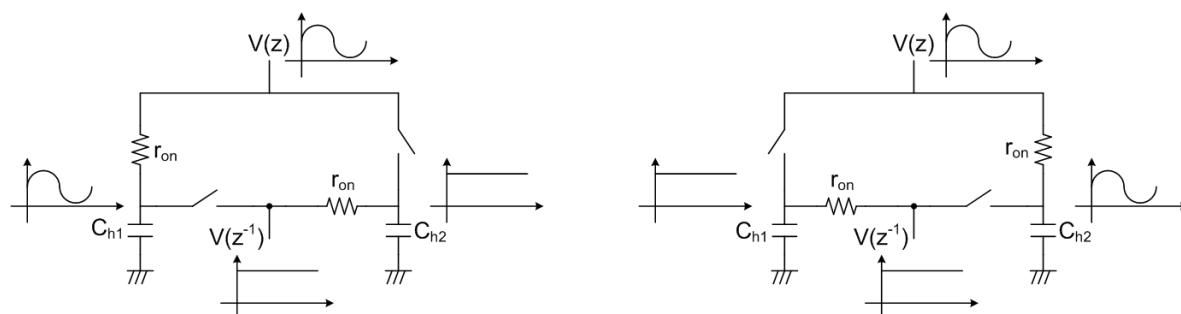


Figura 2.12: Funzionamento dei singoli campionatori all'interno della cella di ritardo

L'andamento della tensione di uscita in funzione del tempo è riportato in Figura 2.13.

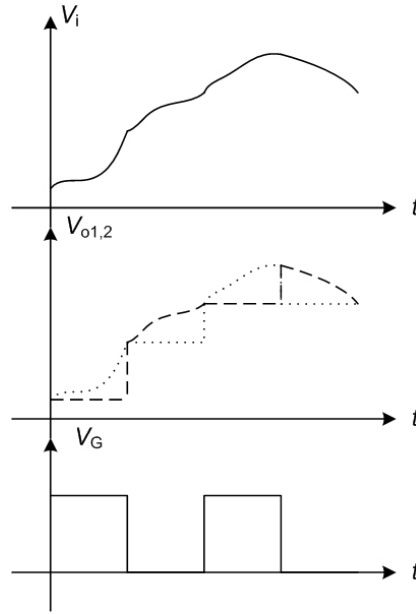


Figura 2.13: Tensione di uscita in una cella di ritardo

Diverse sono le cause di errore che possono coinvolgere il processo di campionamento. Molte di queste tematiche sono trattate in [23].

Trasmissione del comando In assenza di segnale di ingresso l'uscita del campionatore dovrebbe restare costante a zero.

Tuttavia, la presenza di una capacità parassita (Figura 2.14) tra la porta di controllo e l'uscita, ad esempio la capacità C_{GS} in un MOSFET, permette la trasmissione del segnale di comando attraverso la partizione capacitiva realizzata con la capacità di mantenimento.

Questo processo dà luogo ad un offset di tensione pari a:

$$V_{cf} = \frac{C_{GS}}{C_{GS} + C_h} V_G \quad (2.2)$$

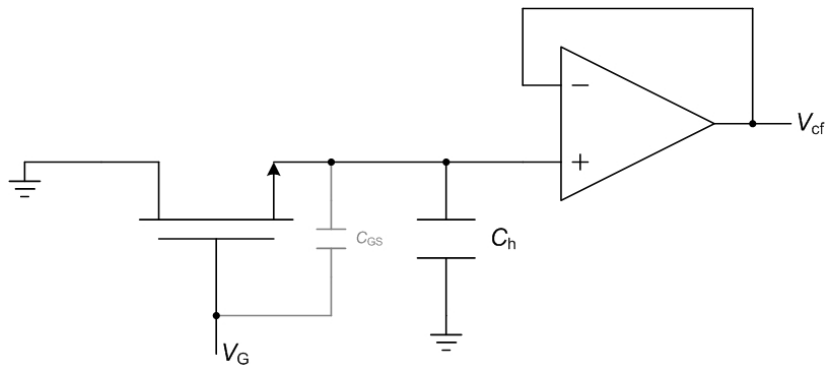


Figura 2.14: Accoppiamento capacitivo tra ingresso di controllo ed uscita di un interruttore che dà luogo alla trasmissione del segnale di comando

Trasmissione diretta del segnale La presenza di un cammino diretto tra ingresso ed uscita, dovuta ad esempio per la capacità C_{DS} in un MOSFET (Figura 2.15), comporta che parte del segnale di ingresso sia trasmesso direttamente verso l'uscita, attraverso la partizione capacitiva formata con la capacità di mantenimento.

Il contributo in uscita è quindi:

$$V_{it} = \frac{C_{DS}}{C_{DS} + C_h} V_i \quad (2.3)$$

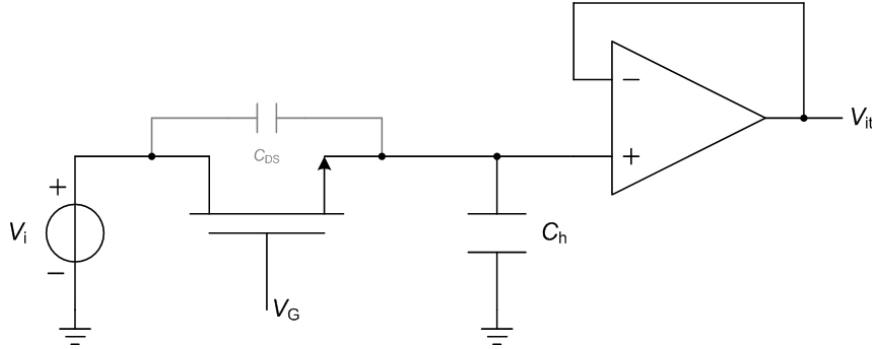


Figura 2.15: Accoppiamento capacitivo tra ingresso di controllo ed uscita di un interruttore che dà luogo alla trasmissione del segnale di ingresso

Iniezione di carica Il fenomeno dell'iniezione di carica all'apertura è dovuto alla carica $Q_{ci} = C_c V_{od}$ accumulata nella capacità di canale $C_C = WLC_{ox}$ durante il funzionamento.

La tensione di uscita è alterata di un fattore:

$$V_{ci} = \frac{WLC_{ox}}{2C_h} [(V_{DD} - V_T) - V_i] \quad (2.4)$$

Questo è composto da un termine indipendente dall'ingresso e da un termine dipendente dall'ingresso:

$$V_{ci}^{cm} = \frac{WLC_{ox}}{2C_h} (V_{DD} - V_T); \quad V_{ci}^{dm} = -\frac{WLC_{ox}}{2C_h} V_i$$

L'iniezione di carica può essere corretta in parte impiegando una coppia di transistori complementari dimensionati con lo stesso rapporto di forma:

$$\left(\frac{W}{L}\right)_n = \left(\frac{W}{L}\right)_p$$

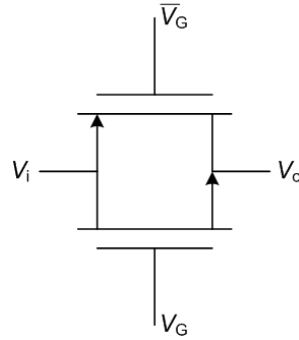


Figura 2.16: Interruttore realizzato da con una coppia di transistori complementari

Poiché il rapporto di forma è lo stesso, le cariche immagazzinate nei due canali sono uguali, e durante l'apertura si compensano.

Tempo di assestamento Il periodo di commutazione di un campionatore T_s deve essere compatibile con il tempo di assestamento dettato dall'interruttore, che dipende dalla resistenza tra drain e source in accensione e dalla capacità di carico (Figura 2.17).

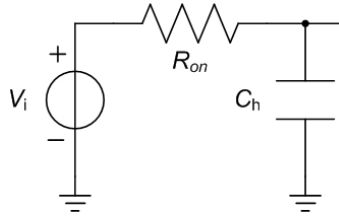


Figura 2.17: Circuito per il calcolo del tempo di assestamento di un interruttore

Poiché la resistenza dipende dal rapporto di forma:

$$R_{on} = \frac{1}{\frac{W}{L} \mu C_{ox} (V_{GS} - V_T)}$$

l'interruttore deve essere dimensionato (o scelto nel nostro caso) affinché:

$$R_{on} C_h \ll \frac{T_s}{2} \quad (2.5)$$

Limitazioni di dinamica La scelta del transistor per realizzare l't condiziona la dinamica del segnale, infatti per un nMOS l'ingresso deve essere $V_i < V_{DD} - V_{Tn}$, mentre per un pMOS $V_i > |V_{Tp}|$.

Una possibile soluzione è quella di impiegare una coppia di interruttori complementari, come già mostrato in Figura 2.16.

Affinché i due interruttori abbiano lo stesso tempo di assestamento i transistori devono essere dimensionati per avere la stessa R_{on} .

Essendo la mobilità degli elettroni circa tre volte quella delle lacune ($\mu_n = 3\mu_p$), i rapporti di forma dovrebbero essere:

$$3 \left(\frac{W}{L} \right)_n = \left(\frac{W}{L} \right)_p$$

Questa condizione è in contraddizione con quella trovata per ridurre l'iniezione di carica, quindi a seconda del tipo di applicazione occorrerà trovare il migliore compromesso.

Correnti di ingresso del buffer Se il buffer di uscita del campionatore ha una corrente di ingresso I_b non nulla (Figura 2.18), all'interno del periodo di mantenimento $\Delta T = \frac{2}{\nu_s}$, la capacità si scaricherà della quantità:

$$V_b = \frac{I_b \Delta T}{C_h} \quad (2.6)$$

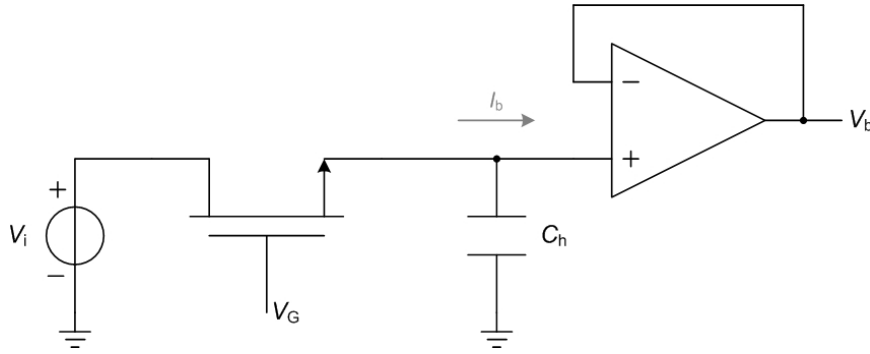


Figura 2.18: Campionatore realizzato con un buffer avente delle correnti di bias non nulle

Occorrerà quindi scegliere un amplificatore ad alta impedenza, tipicamente con ingresso a FET, oppure dimensionare opportunamente C_h per limitare l'offset introdotta dalla I_b .

Rumore La densità spettrale di potenza all'uscita di un circuito campionatore, se l'ingresso è un rumore bianco, è:

$$S_{V_o} = \frac{k_B T}{C_h} \quad (2.7)$$

Per tenere contenuto il rumore devo aumentare C_h , con un conseguente aumento della potenza richiesta.

Dimensionamento Tenuto conto di queste considerazioni, occorre scegliere una capacità di mantenimento C_h ed un interruttore, in base alle grandezze:

- resistenza in accensione R_{on} ,
- capacità ingresso-uscita C_{DS} ,
- capacità comando-uscita C_{GS} ,
- iniezione di carica C_{GS} ,
- tempi di commutazione t_{on} , t_{off} .

affinché la struttura ottenuta possa svolgere in modo corretto la funzione di cella di ritardo. Come ipotesi preliminare supporremo che la frequenza di commutazione della cella di potenza sia $\nu_s = 200$ kHz valore del tutto ragionevole.

Nel prototipo realizzato sono stati utilizzati una capacità di mantenimento di 100 nF e gli interruttori integrati ADG453 di Analog Device [24].

Questo integrato contiene quattro interruttori, due attivi sul comando alto e due comando basso, consente quindi di costruire una cella di ritardo con un singolo chip.

Una simulazione completa a livello circuitale con SPICE non è stata possibile poiché Analog Device non fornisce il modello del componente.

Tuttavia, per comprendere meglio il funzionamento è stato esaminato il modello di un integrato della stessa famiglia, l'ADG413 [25], che si suppone abbia la stessa struttura interna.

Partendo dalla sua netlist, tramite un *reverse engineering*, è stato costruito lo schema circuitale di Figura 2.19, che mostra la coppia complementare nMOS-pMOS e tutta una serie di stadi per rigenerare i fronti di comando e per adattare il comando al range di funzionamento del segnale.

Dal punto di vista delle caratteristiche elettriche, i tempi di accensione e spegnimento, rispettivamente $t_{on} = 70$ ns e $t_{off} = 60$ ns, sono sensibilmente inferiore alla metà del periodo di commutazione che è $\frac{2}{\nu_s} = 5$ μ s.

La resistenza di conduzione è 4 Ω .

Volendo mantenere un tempo di assestamento 100 volte inferiore al periodo di commutazione occorre scegliere una capacità di mantenimento inferiore a:

$$C_h \leq \frac{1}{100\nu_s} \frac{1}{\pi R} = \frac{1}{100 \times 100E^3} \frac{1}{\pi 4} \cong 800 \text{ nF} \quad (2.8)$$

Assumiamo ora che le correnti di bias del buffer di uscita siano $I_b = 1$ μ A, richiesta per il vero non particolarmente stringente persino per OPA con ingresso a BJT.

Supponendo che il valore iniziale della tensione sia $V_0 = 2.5$ V, per contenere la variazione di tensione per tutto il periodo entro $p = 0.001$, occorre una capacità:

$$C_h \geq \frac{2}{\nu_s} \frac{I_b}{V_0 p} = \frac{2}{1E^5} \frac{10^{-8}}{2.5E^{-3}} = 8 \text{ nF} \quad (2.9)$$

Per quanto riguarda la trasmissione diretta del clock, assumendo che l'integrato abbia una tensione di comando pari a 5 V e tenendo conto che una sovrastima della capacità parassita tra gate e source è $C_{GS} = 150$ pF, la capacità di mantenimento deve essere dimensionata in modo che:

$$C_h \geq C_{GS} \frac{V_G - \Delta V}{\Delta V} \cong C_{GS} \frac{V_G}{\Delta V} = 150E^{-12} \frac{5}{10E^{-3}} \cong 75 \text{ nF} \quad (2.10)$$

Per quanto riguarda la trasmissione diretta dell'ingresso, assumendo che questo sia al valore massimo di 5 V e tenendo conto che una sovrastima della capacità parassita tra gate e source è $C_{GS} = 10$ pF, la capacità di mantenimento deve essere dimensionata in modo che:

$$C_h \geq C_{DS} \frac{V_G - \Delta V}{\Delta V} \cong C_{DS} \frac{V_G}{\Delta V} = 10E^{-12} \frac{5}{10E^{-3}} \cong 5 \text{ nF} \quad (2.11)$$

Per l'iniezione di carica, il datasheet riporta il valore $Q_{ci} = 10$ pC per $V_{DD} = 5$ V, $V_i = 0$ V e $C_h = 1$ nF.

Trascurando la tensione di soglia abbiamo che l'offset dovuto a questo contributo è:

$$V_{ci} = \frac{Q_{ci}}{C_h} = \frac{10 \text{ pC}}{1 \text{ nF}} = 10 \text{ mV}$$

Per contenerlo al di sotto di 10mV basta scegliere:

$$C_h \geq 1 \text{ nF} \quad (2.12)$$

Sappiamo infatti che $C_h V_{ci} = Q_{ci}$, ed il valore Q_{ci} è riportato nel datasheet.

In conclusione, è ragionevole scegliere una valore:

$$C_h = 100 \text{ nF}$$

A scopo di verificare il dimensionamento compiuto, è stata realizzata una cella di ritardo.

In Figura 2.20a sono mostrati ingresso ed uscita della cella per $C_h = 100 \text{ pF}$, valore molto inferiore a quello effettivamente impiegato.

Si evidenzia una riduzione di ampiezza proporzionale all'ingresso ed un offset.

Viceversa in Figura 2.20b, che mostra il comportamento della cella con la capacità corretta, non notano evidenti degradazioni del segnale.

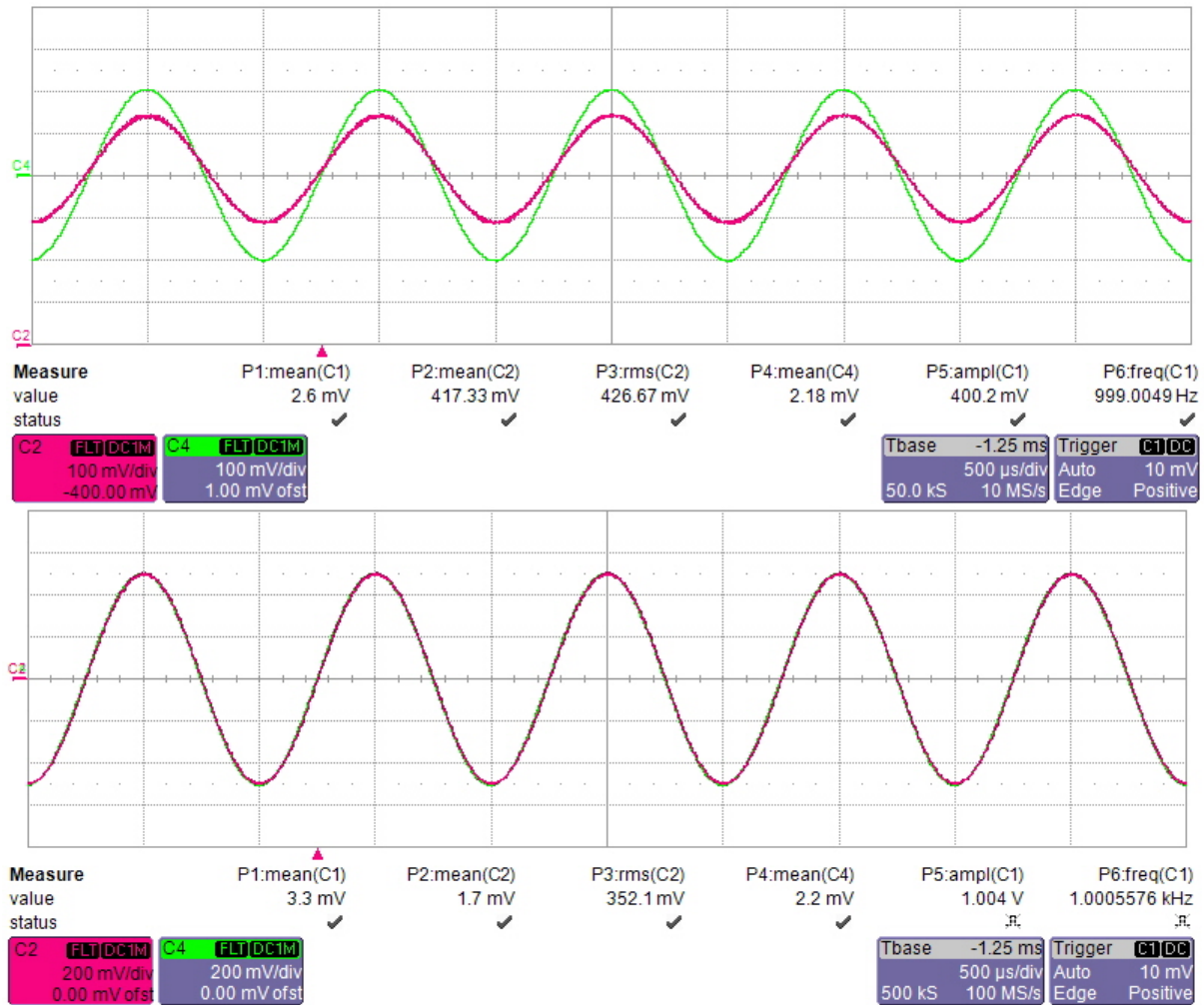


Figura 2.20: Ingresso ed uscita della cella di ritardo realizzata con gli ADG453 e capacità di mantenimento di $C_h = 100$ pF (a) e $C_h = 100$ nF (b). Nel primo caso sono evidenti i fenomeni di iniezione di carica e trasmissione diretta del comando e dell'ingresso

2.2.2 Amplificatori operazionali

Gli stadi ad amplificatore operazionale da realizzare sono tre (Figura 2.21):

- i buffer di uscita delle celle;
- gli stadi invertenti per realizzare transconduttanze negative;
- i sommatore di corrente.

Concentriamoci come prima cosa sui buffer e sugli stadi invertenti.

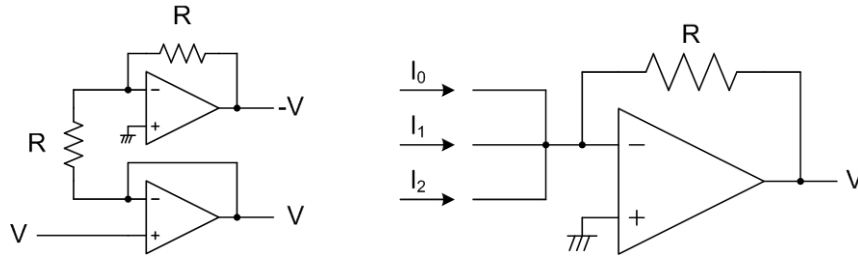


Figura 2.21: Stadi del sistema che impiegano un amplificatore operazionale: a) buffer invertente e non invertente; b) sommatore

L'OPA scelto è il LF356 [26] realizzato da varie case produttrici, tra le quali ST e National Semiconductor.

Verifichiamo che le sue specifiche siano compatibili con le richieste del progetto.

Rumore Premettiamo che l'applicazione non risulta essere particolarmente critica dal punto di vista del rumore elettronico, quindi questo aspetto non è stato un criterio di valutazione per la scelta dell'amplificatore, anche perché questo integrato offre buone prestazioni anche sotto questo punto di vista ($0.01 \text{ pA}/\sqrt{\text{Hz}}$ e $12 \text{ nV}/\sqrt{\text{Hz}}$).

Impedenza di ingresso L'altissima impedenza di ingresso dovuta ai FET della coppia differenziale, con le corrispondenti basse correnti di bias (0.1 nA), lo hanno reso la scelta ottima dal punto di vista statico per realizzare i buffer dei campionatori e per non risentire dei grandi valori di impedenza connessi in ingresso (fino all'ordine delle decine di $\text{M}\Omega$ come vedremo in seguito). Altri operazionali come ad esempio il OPA227 [27] di Texas instrument sono caratterizzati da rumore minore, ma hanno una impedenza di ingresso decisamente più bassa avendo un ingresso a BJT.

Banda La banda del dispositivo è di 5 MHz , con un guadagno in continua di 110 dB .

Poiché la cella si trova a lavorare con un segnale scalinato a seguito dell'operazione di campionamento e mantenimento che svolge, è importante che la sua banda sia molto più ampia di quella della portante.

Dal punto di vista di banda passante sarebbe stato più indicato l'operazionale LF357 [26], della stessa serie del precedente, ma con 20 MHz di banda.

Non è stato possibile operare una sostituzione diretta poiché il miglioramento delle prestazioni dell'integrato è stato ottenuto tramite una decompensazione, che lo rende instabile se utilizzato con un guadagno inferiore a 5.

Ricordiamo infatti che una approssimazione più raffinata dell'amplificatore operazionale tiene conto che il guadagno d'anello abbia almeno due poli.

Sia ad esempio:

$$G_{ol}(s) = \frac{G_0}{(1 + s\tau_1)(1 + s\tau_2)}$$

dove τ_1^{-1} è il polo dominante, mentre τ_2^{-1} è un secondo polo tipicamente a frequenza maggiore. Il diagramma di Bode del guadagno ad anello aperto è riportato in Figura 2.22.

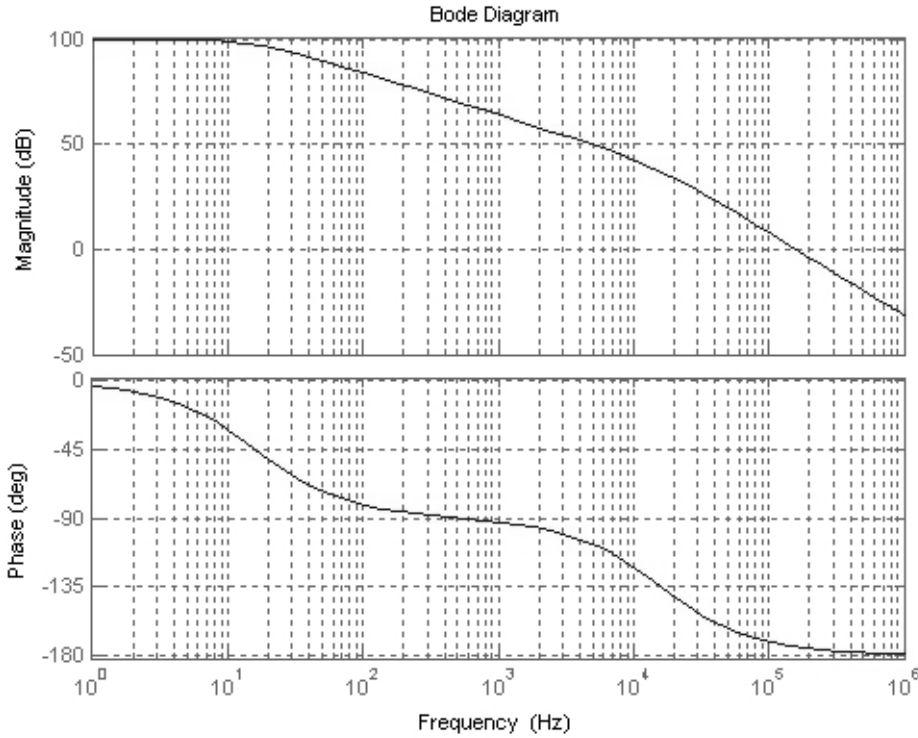


Figura 2.22: Diagrammi di Bode per un amplificatore a doppio polo

La decompensazione di un OPA consiste nell'avanzare il polo dominante per avere una banda maggiore, ma si dimostra che ciò comporta l'arretramento del secondo polo [28].

Come ben sappiamo dal criterio di Bode, il sistema è instabile se il suo guadagno d'anello AB taglia l'asse con una pendenza di 40 db/dec.

Se l'amplificatore operazionale opera in configurazione non invertente, avremo che il guadagno d'andata coincide con il suo guadagno ad anello aperto, mentre il guadagno di ritorno sarà la partizione resistiva:

$$K = \frac{R_1}{R_1 + R_2}$$

Quando la partizione non è sufficientemente alta, ovvero quando il guadagno dello stadio $G = K^{-1}$, non è sufficientemente alto, il guadagno d'anello può presentare entrambi i poli prima di tagliare l'asse e quindi risultare instabile.

La configurazione più critica è quindi quella di buffer in cui il fattore di partizione è idealmente 1 ed il guadagno d'anello coincide di fatto con il guadagno ad anello aperto.

Non può quindi essere impiegato come buffer per via del guadagno unitario.

Al contempo non può essere utilizzato nemmeno come sommatore poiché in generale i rapporti tra i vari rami di ingresso e quello retroazione non sono noti visto che le conduttanze equivalenti sono programmabili.

Se anche uno dei rami avesse una oscillazione questa si propagherebbe in tutto il sistema.

Slew rate La stessa considerazione vale per lo slew rate [28] dell'amplificatore.

Se allo stadio di amplificazione è attaccato un carico capacitivo C_o , il legame tra la corrente richiesta per caricare il condensatore ed il valore della capacità di carico è:

$$I_o = C_o \frac{dV_o}{dt} \quad (2.13)$$

La massima variazione di tensione di uscita nell'unità di tempo compatibile con la corrente massima erogabile è chiama slew-rate:

$$SR := \max_t \dot{V}_o = \frac{I_{o,max}}{C_o} \quad (2.14)$$

La massima capacità che può essere connessa come carico di un amplificatore avente come slew-rate SR e corrente massima $I_{o,max}$ è:

$$C_o \leq \frac{I_{o,max}}{SR} \quad (2.15)$$

La distorsione introdotta dallo SR finito può essere messa in evidenza forzando in ingresso un gradino di tensione ed osservando che l'uscita cresce linearmente con una pendenza proprio pari a SR, fino a raggiungere il valore del gradino (Figura 2.23a).

Forzando l'ingresso con un segnale sinusoidale si avrà invece un andamento del tipo 2.23b.

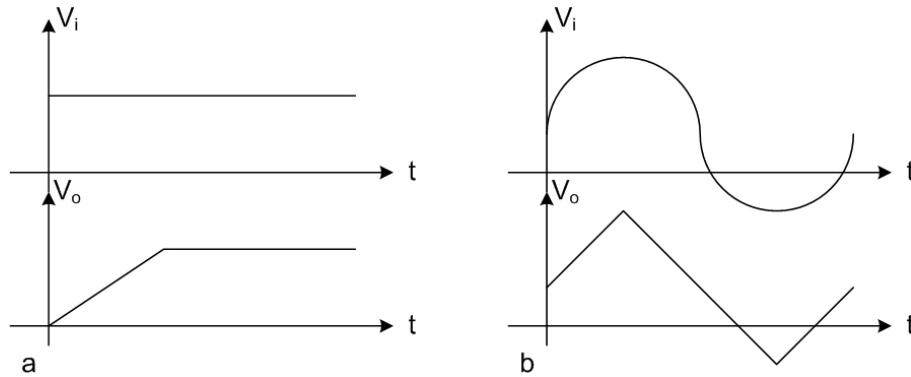


Figura 2.23: Risposta di un amplificatore operazionale con uno slew rate finito: a. ingresso a gradino; b. ingresso sinusoidale

LF356 ha uno slew rete di $12 \text{ V}/\mu\text{s}$, mentre la versione decompensata presenta $50 \text{ V}/\mu\text{s}$.

Anche in questo caso sarebbe più adatto, ma non può essere adoperato per via della decompensazione.

Chiediamoci quindi se il valore di $12 \text{ V}/\mu\text{s}$ sia dunque sufficiente, oppure se ciò costringa ad orientarci verso un altro dispositivo.

La massima variazione di tensione nell'unità di tempo alla quale deve far fronte il buffer (e in generale tutti gli stadi del sistema) è legato all'evento più rapido che è la commutazione dell'interruttore, approssimabile (per difetto) in 50 ns .

Ipotizzando una variazione di tensione sia $\Delta V = 2\text{V}$, la derivata è:

$$\max \dot{V} = \frac{\Delta V}{\Delta T} = \frac{2}{50E-9} = 40 \text{ V}/\mu\text{s}$$

valore dunque maggiore di quello nominale dell'OPA.

Per capire quindi quale sia la massima capacità pilotabile teniamo conto che la corrente massima erogata è $I_{o,max} = 20 \text{ mA}$.

Questo valore non è espressamente dichiarato in [26], ma è stato determinato sperimentalmente caricando un buffer con una resistenza R_L nota e pilotandolo con una tensione V_i , anch'essa nota.

La corrente massima $I_{o,max} = \frac{V_o}{R_L}$ è quella per la quale $V_o = V_i$.

Detto questo, la massima capacità pilotabile è:

$$C_o \leq \frac{I_{o,max}}{\max \dot{V}} = \frac{20E^{-3}}{40E^6} = 0.5 \text{ nF}$$

Lo slew rate inferiore al valore richiesto del LF356 porta ad una distorsione evidenziabile dalla Figura 2.24a, dove sono riportati il segnale di ingresso (CH1 - giallo; l'uscita dell'LF356 configurato a buffer connesso alla cella di ritardo (CH2 - viola) ed infine l'uscita del buffer monolitico OPA633 [29].

Questo buffer è di fatto uno stadio di uscita *push-pull* non reazionato e presenta una banda di 260 MHz e uno slew rate di $2.5 \text{ kV}/\mu\text{s}$.

Notiamo come LF356 presenti un classico andamento in limitazione di corrente, con una tensione che sale linearmente con il tempo.

Per contro l'uscita di OPA633 evolve esponenzialmente, andamento chiaramente connesso alla risposta in frequenza.

Questo effetto non sembra però compatibile con la banda del buffer, effettuiamo allora un'altra misura, sostituendo alla cella un carico capacitivo costante di pari valore.

Non essendoci più la commutazione, l'evento più rapido da gestire è la frequenza del segnale di ingresso che portiamo a 100 kHz.

In questa condizione LF356 mostra già limitazioni di corrente, seppur molto meno di prima, e OPA633 segue l'ingresso a meno di una riduzione di ampiezza ed uno sfasamento, entrambi chiari segni di un polo.

L'ampiezza di ingresso è 996 mV, mentre l'uscita è smorzata a 846 mV, cioè di un fattore 0.8494 equivalente a -1.4178 dB.

Questa riduzione è spiegabile tenendo conto che il buffer ha una resistenza di uscita di circa 5Ω , che crea un polo di frequenza:

$$\nu_p = \frac{1}{2\pi} \frac{1}{R_o C_h} = 318 \text{ kHz}$$

Dal modello di passa basso costruito l'attenuazione prevista sia avrebbe alla frequenza di 196 kHz.

La differenza può essere spiegata tenendo conto della tolleranza dei componenti.

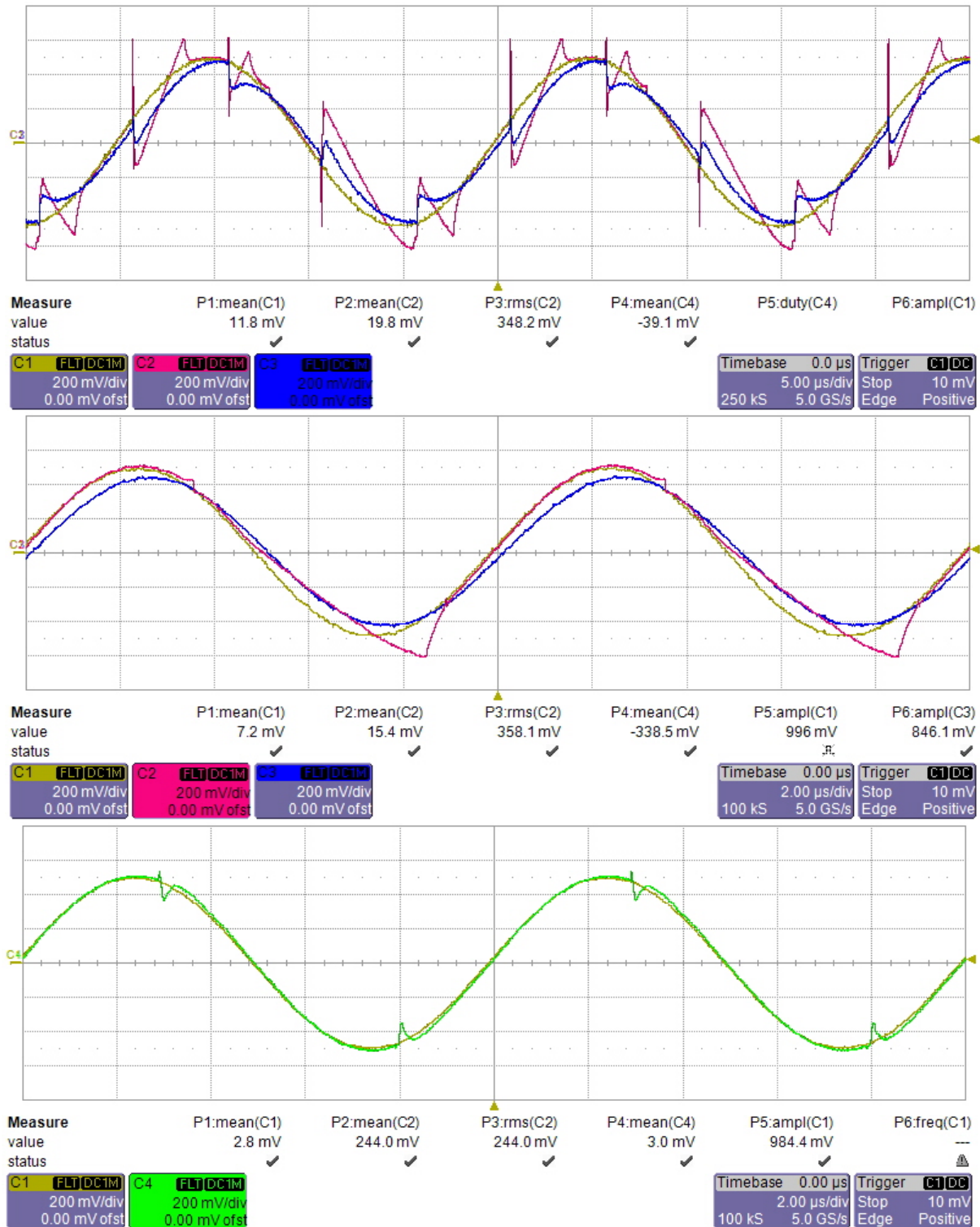


Figura 2.24: Segnale di ingresso ai buffer di tensione (CH1 - giallo); uscita dell'LF356 configurato a buffer (CH2 - viola); l'uscita del buffer monolitico OPA633 (CH3 - blu); l'uscita del buffer a due stadi LF356 con in serie OPA633 (CH4 - verde). In a) l'ingresso è a 100 kHz e i buffer pilotano una cella di ritardo con capacità da 100 nF; in b) l'ingresso è a 200 kHz e i buffer comandano una singola capacità da 100 nF; in c) l'ingresso è a 100 kHz ed il buffer a due stadi pilota una cella di ritardo.

Poiché entrambe le soluzioni non sono adeguate è stato inserito OPA633 nell'anello di reazione del LF356 configurato ad inseguitore in modo da sfruttare l'alto guadagno d'anello, mutuato da LF356, per abbassare l'impedenza di uscita dello stadio complessivo, e l'alta corrente erogata da OPA633 (Figura 2.25).

Il risultato dell'impiego di questo buffer a due stadi è mostrato in 2.24c.

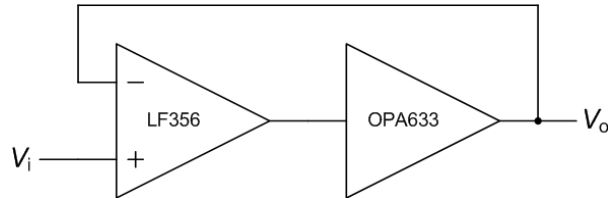


Figura 2.25: Buffer di tensione a due stadi: amplificatore differenziale ad alto guadagno e buffer di uscita

L'effetto benefico di questo buffer *ideale* si vede confrontando l'uscita delle due celle di ritardo con e senza il suo utilizzo.

In Figura 2.26a sono riportate le forme d'onda quando i buffer sono stadi singoli con LF356, mentre in Figura 2.26b, quando si usa lo stadio doppio.

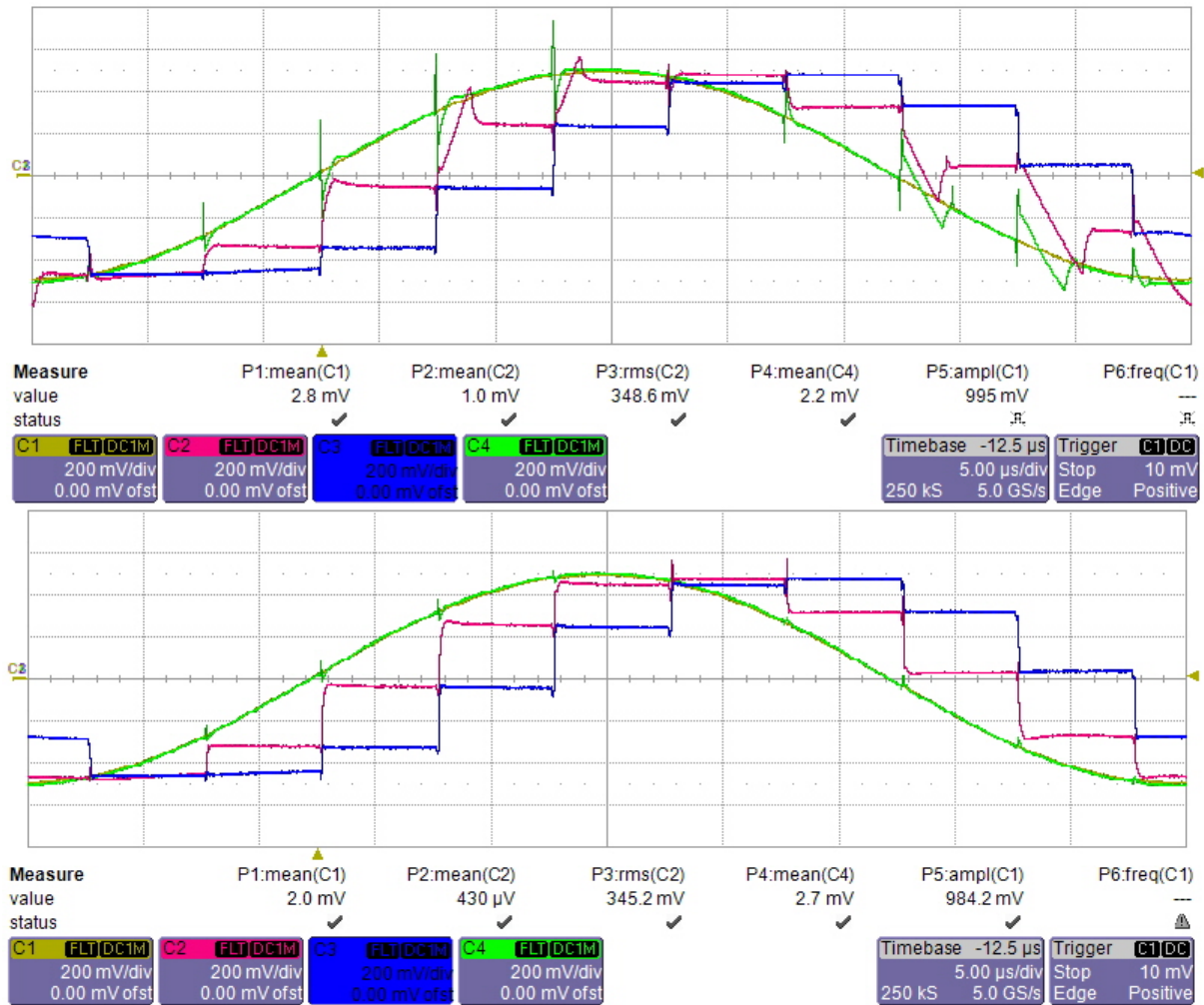


Figura 2.26: Segnale di ingresso ai buffer di tensione (CH1 - giallo); uscita della prima cella di ritardo (CH2 - viola); uscita della seconda cella di ritardo (CH3 - blu); uscita del primo buffer di comando (CH4 - blu). In a) i buffer sono semplici LF356 configurati ad inseguitore, mentre in b) si impiega il buffer a due stadi.

2.2.3 Tensioni di alimentazione

La sezione analogica del dispositivo è stata alimentata da una tensione bipolare $V^{\pm} = \pm 5$ V, riferite entrambe rispetto ad una massa analogica.

La parte digitale è invece alimentata con una tensione di V_{DD} sempre di 5 V, ma del tutto indipendente da quella analogica, e riferita ad una massa digitale.

Le due masse sono state separate per evitare che eventuali disturbi della parte digitale potessero influenzare la parte di segnale.

Infine, si è ritenuto utile predisporre un bus indipendente dalla massa analogica per poter fornire un valore di riferimento al filtro, così da renderlo direttamente interfacciabile con i vari controllori delle celle di potenza.

Dal punto di vista del rumore, è stato necessario studiare come filtrare le alimentazioni in maniera

ottimale, dai disturbi dovuti alla commutazione degli interruttori che si propagano in tutto il circuito, proprio tramite queste linee.

In Figura 2.27 è riportata la lettura in AC delle due alimentazioni analogiche, quando il circuito è sprovvisto di filtri a monte della distribuzione e localmente sui vari integrati.

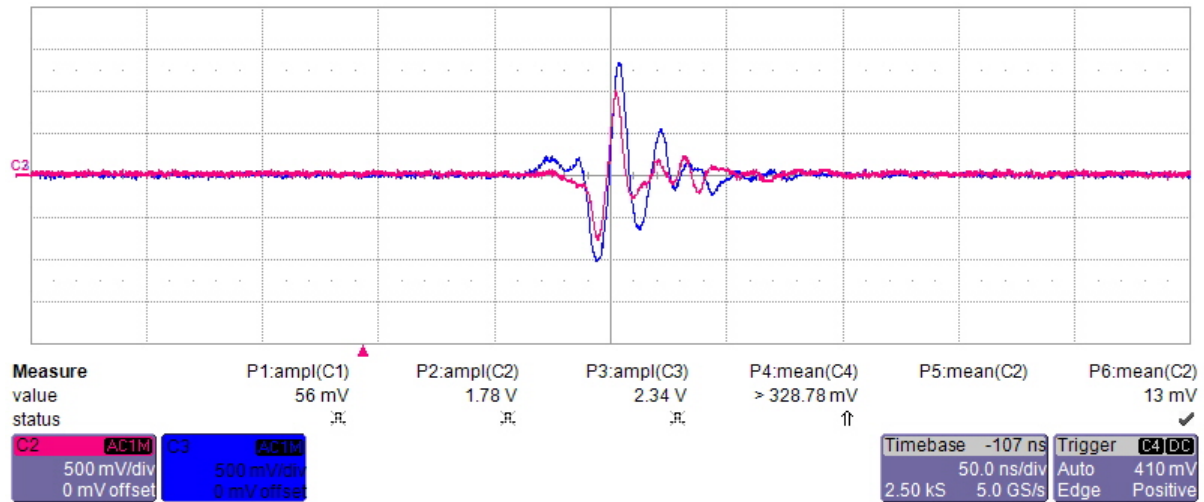


Figura 2.27: Misura in AC delle tensioni di alimentazione positiva (CH3 - blu) e negativa (CH2 - viola), in assenza di filtri

Quello che si osserva è che il comando di 5 V sul gate degli interruttori causa degli spike di quasi 2.5 V, che sono intollerabili dal punto di vista del trattamento del segnale.

Dopo uno studio di tipo sperimentale sul circuito si è stabilito che la migliore distribuzione di condensatori per ridurre questo effetto consiste nell'inserirli nel punto in cui l'alimentatore del sistema si collega alla scheda.

Sono stati scelti tre condensatori realizzati con tecnologie differenti, come mostrato in Figura 2.28, così da disporre di un filtro passa-basso *ideale*, ad ogni frequenza: 470 μ F Alluminio, 10 μ F Tantaglio, 470 nF Ceramico.

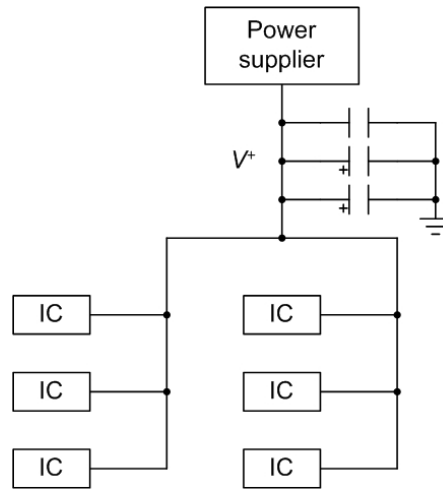


Figura 2.28: Distribuzione delle alimentazioni nel prototipo di filtro a capacità commutate. Il primo livello di filtraggio è fatto a monte tramite una terna di condensatori realizzati con tecnologie differenti

I singoli circuiti integrati sono poi filtrati localmente con dei condensatori di decoupling. Tra le varie possibilità, rappresentate in Figura 2.29 è stata scelta la terza.

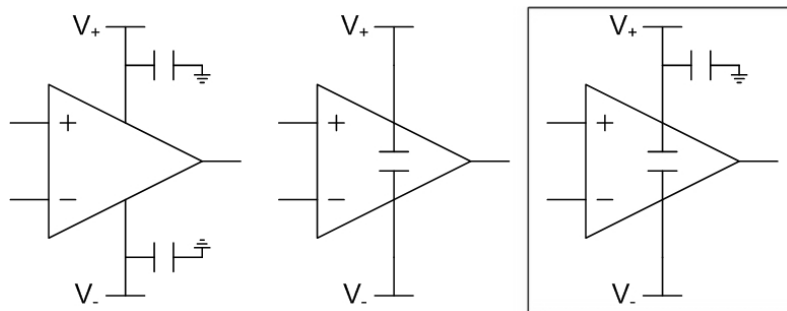


Figura 2.29: Possibili metodi per filtrare localmente le alimentazioni di un circuito integrato: a) filtro di modo comune; b) filtro di differenziale; c) filtro di modo comune e differenziale

Questa soluzione è l'unica che garantisce infatti un filtraggio sia di modo comune sia di modo differenziale, minimizzando al contempo il numero di condensatori impiegati. Il valore scelto per questi condensatori è di 100 nF.

Un altro tentativo per limitare questo disturbo è stato quello di utilizzare un segnale con fronti meno ripidi per comandare gli interruttori.

Questa soluzione non ha avuto effetto, proprio per la presenza dei sistemi di rigenerazione impiegati all'interno dell'integrato e già evidenziati dallo schematico di Figura 2.19.

2.2.4 Modifiche topologiche

Rispetto allo schema 2.8 sono state apportate un paio di modifiche.

Abbiamo già citato che i buffer sono stati realizzati con un doppio stadio, per ottenere delle

migliori prestazioni di risposta.

Lo stesso stadio è stato inserito in uscita al primo sommatore, in modo da sgravarlo del compito di pilotare la cella di ritardo.

Sul ramo di reazione degli stadi invertenti del sistema (sommatori o inversioni di segno) sono stati dei condensatori (Figura 2.30) per raffinare il processo di riduzione del rumore, o per smorzare eventuali oscillazioni subarmoniche presenti nel sistema (Figura 2.31).

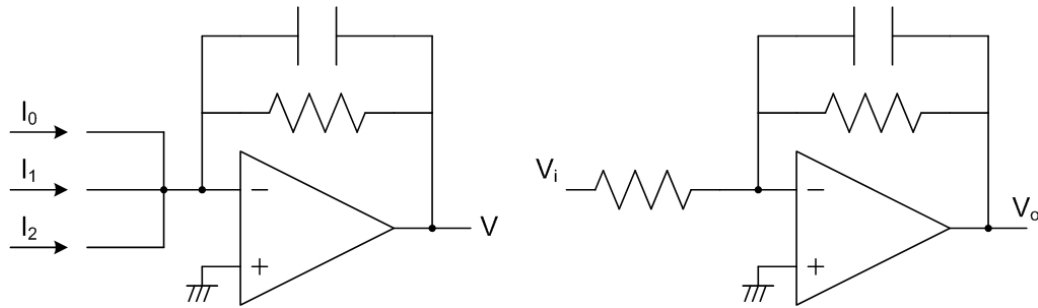


Figura 2.30: Inserimento di un condensatore sul ramo di reazione degli stadi sommatori ed invertenti del sistema, per ridurre il rumore o smorzare oscillazioni subarmoniche

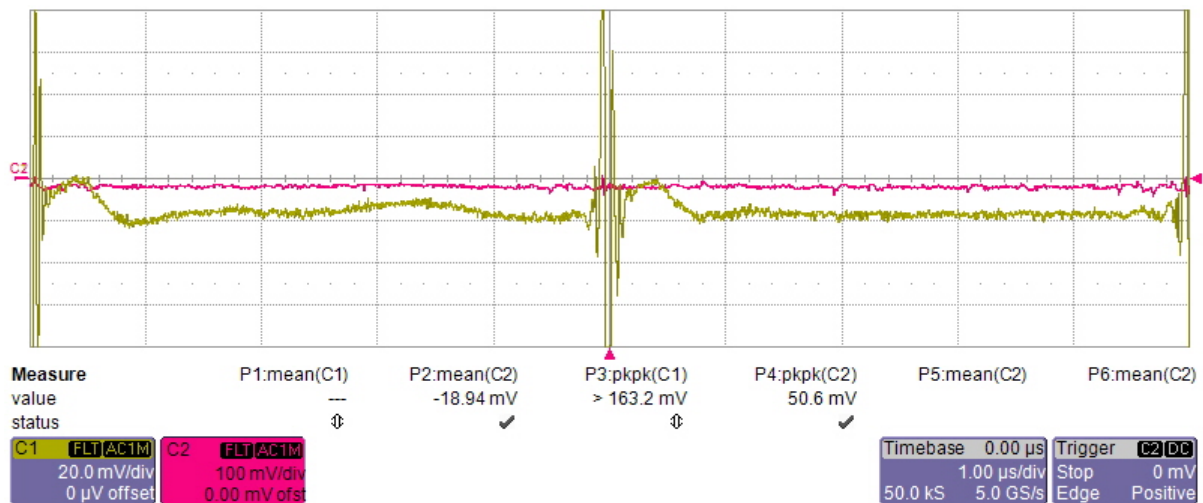


Figura 2.31: Confronto tra il segnale in uscita al primo sommatore senza i filtri passa-basso sugli stadi invertenti (CH1 - giallo) e l'uscita con i filtri (CH2 - viola). Si tenga presente che la prima misura ha una scala cinque volte più dilatata rispetto alla seconda

2.2.5 Conduttanze programmabili

Per rendere programmabile il filtro sono state sostituite le resistenze fisse con delle resistenze (o delle conduttanze) impostabili digitalmente tramite una parola di programmazione.

La soluzione apparsa più idonea per una realizzazione a componenti discreti è stata quella di utilizzare DAC a moltiplicazione, ovvero dei convertitori digitale-analogico la cui tensione di riferimento può essere variabile.

Una tipica struttura realizzativa per gli MDAC (o per i DAC in generale) è la struttura a scala R-2R, schematizzata in Figura 2.32.

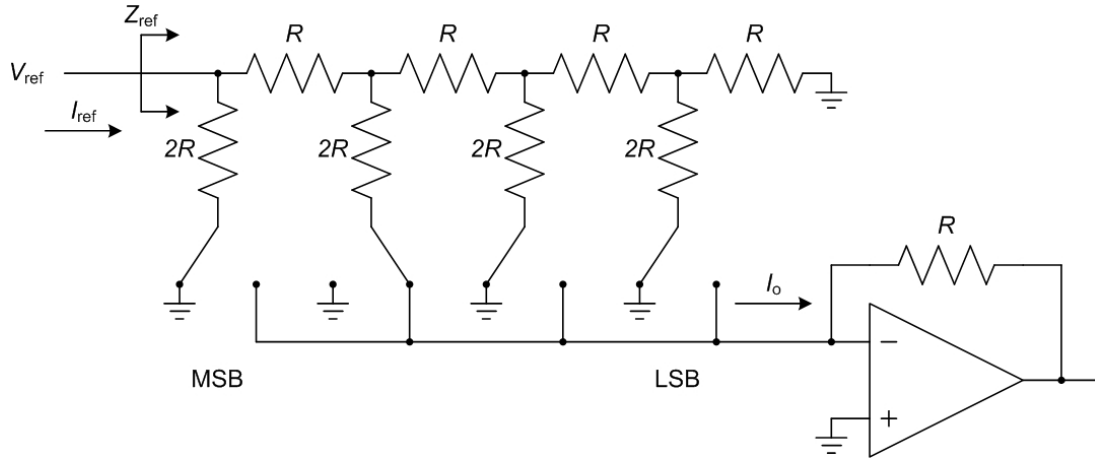


Figura 2.32: Convertitore a scala R-2R

Il principio di funzionamento si basa sull'osservazione che, ogni ramo verticale $2R$ vede alla sua destra un'impedenza parallela pari a $Z_{i,p} = 2R$, mentre ogni ramo orizzontale R vede alla sua destra un'impedenza resistiva serie pari a $Z_{i,s} = R$.

Infatti, l'ultima maglia della rete è costituita dal parallelo di due resistori di valore $2R$.

L'ultimo ramo orizzontale $Z_{i,s} = R$ vede quindi alla sua destra un'impedenza resistiva serie di valore R .

$$\begin{aligned}
 Z_{N-1,s} &= 2R \\
 Z_{N-1,p} &= 2R \oplus 2R = R \\
 Z_{N-2,s} &= R + R = 2R \\
 Z_{N-2,p} &= 2R \oplus 2R = R \\
 &\vdots \\
 Z_{0,s} &= R + R = 2R \\
 Z_{0,p} &= 2R \oplus 2R = R
 \end{aligned}$$

Da questo fatto segue che la corrente I_i che scorre nell' j -esimo ramo verticale è la metà della corrente che scorre nel ramo precedente.

$$I_{j-1} = 2I_j$$

Proprio in virtù dell'osservazione precedente la corrente entrante I_i , vede un partitore di corrente costituito dal ramo verticale $2R$ e dall'impedenza serie vista che è pari a $2R$.

La corrente che scorre verso massa nel primo ramo è quindi:

$$I_0 = \frac{1}{2}I_i$$

La corrente residua viene bipartita dal secondo partitore della scala e risulta pertanto:

$$I_1 = \frac{1}{4}I_i$$

Come abbiamo detto, a prescindere dal valore del singolo bit della parola c , gli N interruttori della scala collegano sempre la resistenza $2R$ a massa (o a massa virtuale), quindi l'impedenza vista in ingresso è indipendente dalla configurazione e vale $Z_i = R$.

La corrente di ingresso è quindi:

$$I_i = \frac{V_{ref}}{R}$$

La corrente di uscita è la somma pesata delle correnti sui rami $2R$, che sono pari alla corrente di ingresso scalate per l'opportuna potenza di 2.

Si ha quindi che la corrente e la tensione di uscita di un convertitore a scala R-2R sono rispettivamente:

$$I_o = \frac{V_{ref}}{R} \sum_{j=1}^N \frac{c_{N-j}}{2^j}; \quad V_o = -R_f I_o$$

o in forma compatta, moltiplicando numeratore e denominatore per 2^N :

$$I_o = \frac{V_{ref}}{R} \sum_{j=1}^N \frac{c_{N-j}}{2^j} \frac{2^N}{2^N} = \frac{V_{ref}}{R} \frac{1}{2^N} \sum_{j=1}^N c_{N-j} 2^{N-j} = \frac{V_{ref}}{R} \frac{c}{2^N}$$

I DAC di tipo R-2R realizzano guadagni di corrente programmabili dipendenti dalla resistenza R .

La presenza dell'amplificatore operazione di uscita, oltre a realizzare la terra virtuale, e quindi permettere il corretto funzionamento del sistema, consente di elidere tale dipendenza.

Affinchè la semplificazione di R sia precisa, molti integrati mettono già a disposizione un pin di feedback interno con una resistenza esattamente uguale a quella utilizzata per la scala, come mostrato in Figura 2.33.

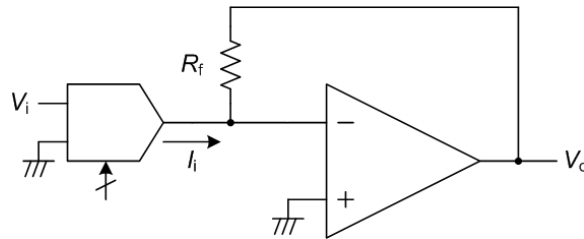


Figura 2.33: Utilizzo ad anello chiuso di un MDAC per realizzare un amplificatore di tensione a guadagno programmabile

Molti altri aspetti dell'utilizzo degli MDAC in circuiti analogici sono trattati in [30].

Scelta della resistenza di pull-down Per specificare la parola digitale si utilizzano degli interruttori configurabili manualmente.

Ciò ha richiesto l'inserimento di una resistenza, di pull-up o di pull-down per poter impostare entrambi i valori logici.

Si è scelto arbitrariamente di optare per una soluzione di tipo pull-down, come mostrato in Figura 2.34a.

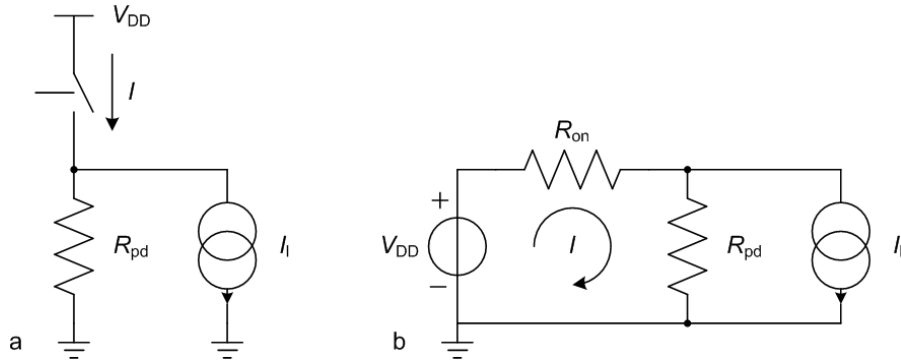


Figura 2.34: Circuito per il dimensionamento della resistenza di pull up

Vogliamo verificare che il valore comunemente usato di $R_{pd} = 10 \text{ k}\Omega$ sia compatibile con il nostro circuito, nell'ipotesi che $V_{DD} = 5 \text{ V}$, $R_{on} = 10 \text{ }\Omega$, e che sia presente una corrente di leakage $I_l = 10 \text{ }\mu\text{A}$.

Se $T = OFF$, allora $I_{Rpd} = I_l$.

$$0 - V_{off} = I_{Rpd} R_{pd} \Rightarrow V_{off} = -I_{Rpd} R_{pd} = -10^{-5} \times 10^4 = -0.1 \text{ V}$$

Se T_{ON}

$$V_{on} = V_{DD} \frac{R_{pd}}{R_{pd} + R_{on}} - \frac{R_{on} R_{pd}}{R_{on} + R_{pd}} I_l = 5 \frac{10^4}{10^4 + 10} - \frac{10^5}{10^4 + 10} 10^{-5} = 4.9950 - 9.99 \times 10^{-5} = 4.99 \text{ V}$$

La tensione effettivamente presente in ingresso all'MDAC quando l'interruttore è acceso è:

$$V_{on} = V_{on}^{id} + V_{off} = 4.995 - 0.1 = 4.9949 \text{ V}$$

Questo valore si discosta dal nominale per circa 1‰.

Dal punto di vista operativo risulta più comodo utilizzare dei DIP switches e dei banchi di resistori integrati, come mostrato in Figura 2.35, anziché interruttori e resistori singoli.

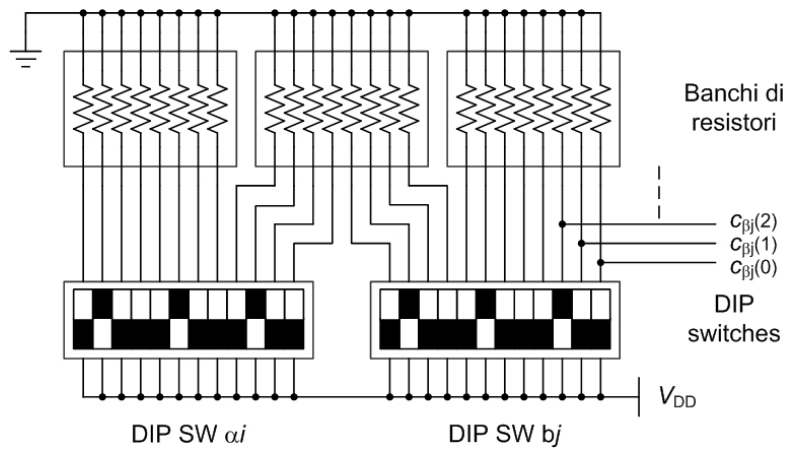


Figura 2.35: Schema di connessione dei DIP Switch ai banchi di resistori integrati per produrre le parole di programmazione digitali degli MDAC

2.2.6 Sincronizzazione del filtro con la cella

Un'aspetto importante per predisporre l'interconnessione del filtro con la cella di potenza, è quello di permettere una sincronizzazione tra i due dispositivi.

Anticipando forse qualche concetto, facciamo presente che la maggior parte dei controllori PWM presentano un pin di ingresso per il clock (tutte le precisazioni sul controllore utilizzato saranno date nel capitolo successivo).

Ricordiamo che la cella di ritardo a capacità commutate opera un doppio campionamento all'interno di uno stesso periodo del segnale di comando.

Per compensare questa moltiplicazione di frequenza occorre inserire un divisore, ad esempio tramite un flip-flop D, prima di distribuire il clock al filtro.

L'idea è schematizzata in Figura 2.36.

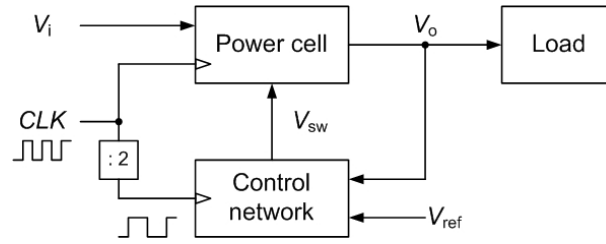


Figura 2.36: Distribuzione del segnale di clock nel convertitore

2.2.7 Analisi di sensitività

Abbiamo visto come negli MDAC a scala R-2R il rapporto tra la tensione di ingresso e la corrente di uscita, per un dispositivo con una risoluzione di N bit sia:

$$G_{\alpha k} = \frac{1}{R_{\alpha k}} \frac{c_{\alpha k}}{2^N} \quad (2.16)$$

dove $c_{\alpha k} \in [0, 2^N - 1]$ sono le parole di programmazione digitale e $R_{\alpha k}$ sono le resistenze viste alla porta di ingresso analogica.

Possiamo assumere che i resistori della scala, all'interno di ciascun MDAC, siano perfettamente uguali poiché la loro accuratezza è garantita essere inferiore al passo di quantizzazione dal costruttore.

Le frequenze critiche ed il guadagno in continua in (2.1) sono dettati dai rapporti di conduttanze:

$$\frac{G_{\alpha k}}{G_{\beta h}} = \frac{c_{\alpha k}}{c_{\beta h}} \frac{R_{\beta h}}{R_{\alpha k}} \quad (2.17)$$

perciò la loro accuratezza vincolata dalla precisione del rapporto di due numeri interi, $c_{\alpha k}$ e $c_{\beta h}$, e dal rapporto di due variabili casuali, $R_{\alpha k}$ e $R_{\beta h}$.

Cerchiamo di capire quale sia l'effetto risultante di questi due contributi sulla sintesi della funzione di trasferimento totale [31], focalizzandoci su un caso specifico dato in (2.18):

$$K(z) = 17.48 \frac{1 - 1.883z^{-1} + 0.8885z^{-2}}{1 - 0.9081z^{-1}} \quad (2.18)$$

Ricordiamo infatti che non sono possibili considerazioni globali poiché l'errore non è lineare con la posizione della frequenza critica nel piano, quando l'implementazione avviene secondo la forma diretta di II tipo.

Poli, zeri e guadagno in continua di $K(z)$ in (2.18) sono:

$$z_{1,2} = -\frac{1}{2} \frac{G_{b1}}{G_{b0}} \pm \sqrt{\frac{1}{4} \frac{G_{b1}^2}{G_{b0}^2} - \frac{G_{b2}}{G_{b0}}} \quad (2.19a)$$

$$p = -\frac{G_{a1}}{G_{af}}; \quad G_{a2} = 0 \quad (2.19b)$$

$$K(1) = \frac{G_{a0}}{G_{bf}} \frac{G_{b0} + G_{b1} + G_{b2}}{G_{af} + G_{a1} + G_{a2}} \quad (2.19c)$$

Applichiamo i due metodi esposti quando si è parlato di sensitività per stimare la deviazione di poli e zeri dal loro valore nominale.

In entrambi casi, per ogni parametro $G_{\alpha k}$, consideriamo la sua massima variazione $\Delta G_{\alpha k}$.

Linearizzazione dell'errore Ricordiamo che questa tecnica consiste nello scrivere le derivate parziali del primo ordine di $z_{1,2}$ e p rispetto alle variazioni dei parametri $\Delta G_{\alpha k}$.

L'errore commesso complessivamente sarà la somma quadratica degli errori singoli:

$$\begin{aligned} \left(\frac{\Delta z_{1,2}}{z_{1,2}} \right)^2 &= \left| S_{z_{1,2}, G_{b0}} \frac{\Delta G_{b0}}{G_{b0}} \right|^2 + \left| S_{z_{1,2}, G_{b1}} \frac{\Delta G_{b1}}{G_{b1}} \right|^2 + \\ &+ \left| S_{z_{1,2}, G_{b2}} \frac{\Delta G_{b2}}{G_{b2}} \right|^2 \end{aligned} \quad (2.20a)$$

$$\left(\frac{\Delta p}{p} \right)^2 = \left| S_{p, G_{af}} \frac{\Delta G_{af}}{G_{af}} \right|^2 + \left| S_{p, G_{a1}} \frac{\Delta G_{a1}}{G_{a1}} \right|^2 \quad (2.20b)$$

$$\left(\frac{\Delta K(1)}{K(1)} \right)^2 = \left| S_{K(1), G_{af}} \frac{\Delta G_{af}}{G_{af}} \right|^2 + \dots + \left| S_{K(1), G_{bf}} \frac{\Delta G_{bf}}{G_{bf}} \right|^2 \quad (2.20c)$$

dove $S_{z_{1,2}/p, G_{\alpha k}}$ è la sensitività di $z_{1,2}$ o p rispetto al parametro $G_{\alpha k}$, ed è definita come:

$$S_{z_{1,2}/p, G_{\alpha k}} := \frac{G_{\alpha k}}{z_{1,2}/p} \frac{\partial z_{1,2}/p}{\partial G_{\alpha k}} \quad (2.21)$$

Riportiamo per completezza i conti le loro espressioni esplicite.

Sensitività degli zeri:

$$\begin{aligned}
 S_{z_{1,2}, G_{b0}} &= \left(-\frac{1}{2}G_{b1}\right) \left(-\frac{1}{G_{b0}^2}\right) \pm \frac{2 \left(\frac{1}{2} \frac{G_{b1}}{G_{b0}}\right) \left(\frac{1}{2}G_{b1}\right) \left(-\frac{1}{G_{b0}^2}\right) - G_{b2} \left(-\frac{1}{G_{b0}^2}\right)}{2 \sqrt{\frac{G_{b2}^2}{G_{b0}^2} - \frac{c}{G_{b0}}}} \\
 &= \frac{1}{2} \frac{G_{b1}}{G_{b0}^2} \pm \frac{-\frac{1}{2} \frac{G_{b1}^2}{G_{b0}^3} + \frac{G_{b2}}{G_{b0}^2}}{\sqrt{\frac{G_{b1}^2}{G_{b0}^2} - 4 \frac{G_{b2}}{G_{b0}}}} \\
 S_{z_{1,2}, G_{b1}} &= -\frac{1}{2} \frac{1}{G_{b0}} \pm \frac{2 \left(\frac{1}{2} \frac{G_{b1}}{G_{b0}}\right) \left(\frac{1}{2} \frac{1}{G_{b0}}\right)}{\sqrt{s \frac{G_{b1}^2}{G_{b0}^2} - \frac{G_{b2}}{G_{b0}}}} \\
 &= -\frac{1}{2} \frac{1}{G_{b0}} \pm \frac{\frac{1}{2} \frac{G_{b1}}{G_{b0}^2}}{\sqrt{\frac{G_{b1}^2}{G_{b0}^2} - 4 \frac{G_{b2}}{G_{b0}}}} \\
 S_{z_{1,2}, G_{b2}} &= \pm \frac{-\frac{1}{G_{b0}}}{\sqrt{\frac{G_{b1}^2}{G_{b0}^2} - 4 \frac{G_{b2}}{G_{b0}}}}
 \end{aligned}$$

Sensitività del polo:

$$\begin{aligned}
 S_{p, G_{af}} &= \frac{G_{a1}}{G_{af}^2} \\
 S_{p, G_{a1}} &= -\frac{1}{G_{af}}
 \end{aligned}$$

Sensitività del guadagno in continua:

$$\begin{aligned}
 S_{K(1),G_{a0}} &= \frac{\partial K(1)}{\partial G_{a0}} \frac{G_{a0}}{K(1)} \\
 &= \frac{\partial}{\partial G_{a0}} \left\{ \frac{G_{a0}}{G_{bf}} \frac{G_{b0} + G_{b1} + G_{b2}}{G_{af} + G_{a1}} \right\} \frac{G_{a0}}{K(1)} \\
 &= \frac{1}{G_{bf}} \frac{G_{b0} + G_{b1} + G_{b2}}{G_{af} + G_{a1}} \frac{G_{a0}}{K(1)} \\
 &= \frac{G_{a0}}{G_{bf}} \\
 S_{K(1),G_{bf}} &= \frac{\partial K(1)}{\partial G_{bf}} \frac{G_{bf}}{K(1)} \\
 &= \frac{\partial}{\partial G_{bf}} \left\{ \frac{G_{a0}}{G_{bf}} \frac{G_{b0} + G_{b1} + G_{b2}}{G_{af} + G_{a1}} \right\} \frac{G_{bf}}{K(1)} \\
 &= -\frac{G_{a0}}{G_{bf}^2} \frac{G_{b0} + G_{b1} + G_{b2}}{G_{af} + G_{a1}} \frac{G_{bf}}{K(1)} \\
 &= -\frac{G_{a0}}{G_{bf}} \\
 S_{K(1),G_{b0}} &= \frac{\partial K(1)}{\partial G_{b0}} \frac{G_{b0}}{K(1)} \\
 &= \frac{\partial}{\partial G_{b0}} \left\{ \frac{G_{a0}}{G_{bf}} \frac{G_{b0} + G_{b1} + G_{b2}}{G_{af} + G_{a1}} \right\} \frac{G_{b0}}{K(1)} \\
 &= \frac{G_{a0}}{G_{bf}} \frac{1}{G_{af} + G_{a1}} G_{b0} \frac{G_{af} + G_{a1}}{G_{b0} + G_{b1} + G_{b2}} \\
 &= \frac{G_{a0}}{G_{bf}} \frac{G_{b0}}{G_{b0} + G_{b1} + G_{b2}} \\
 S_{K(1),G_{b1}} &= \frac{\partial K(1)}{\partial G_{b1}} \frac{G_{b1}}{K(1)} \\
 &= \dots = \frac{G_{a0}}{G_{bf}} \frac{G_{b1}}{G_{b0} + G_{b1} + G_{b2}} \\
 S_{K(1),G_{b2}} &= \frac{\partial K(1)}{\partial G_{b2}} \frac{G_{b2}}{K(1)} \\
 &= \dots = \frac{G_{a0}}{G_{bf}} \frac{G_{b2}}{G_{b0} + G_{b1} + G_{b2}} \\
 S_{K(1),G_{af}} &= \frac{\partial K(1)}{\partial G_{af}} \frac{G_{af}}{K(1)} \\
 &= \frac{\partial}{\partial G_{af}} \left\{ \frac{G_{a0}}{G_{bf}} \frac{G_{b0} + G_{b1} + G_{b2}}{G_{af} + G_{a1}} \right\} \frac{G_{af}}{K(1)} \\
 &= -\frac{G_{a0}}{G_{bf}} \frac{G_{b0} + G_{b1} + G_{b2}}{(G_{af} + G_{a1})^2} G_{af} \frac{G_{af} + G_{a1}}{G_{b0} + G_{b1} + G_{b2}} \\
 &= -\frac{G_{a0}}{G_{bf}} \frac{G_{af}}{G_{af} + G_{a1}} \\
 S_{K(1),G_{a1}} &= \frac{\partial K(1)}{\partial G_{a1}} \frac{G_{a1}}{K(1)} \\
 &= \dots = -\frac{G_{a0}}{G_{bf}} \frac{G_{a1}}{G_{af} + G_{a1}}
 \end{aligned}$$

Esplorazione esaustiva Ricordiamo che questo metodo prevede che l'errore su ogni parametro possa assumere indipendentemente dal valore degli altri, il valore massimo o il minimo, esplorando così tutte le possibili combinazioni.

Gli insiemi degli zeri e dei poli così ottenuti sono:

$$z'_{1,2} = -\frac{1}{2} \frac{G_{b1} + \nu \Delta G_{b1}}{G_{b0} + \mu \Delta G_{b0}} \pm \sqrt{\frac{1}{4} \frac{(G_{b1} - \nu \Delta G_{b1})^2}{(G_{b0} + \mu \Delta G_{b0})^2} - \frac{G_{b2} + \eta \Delta G_{b2}}{G_{b0} + \mu \Delta G_{b0}}} \quad (2.22a)$$

$$p' = -\frac{G_{a1} + \nu \Delta G_{a1}}{G_{af} + \mu \Delta G_{af}}; \quad \forall \mu, \nu, \eta \in \{-1, 0, +1\} \quad (2.22b)$$

e gli errori relativi nel loro posizionamento risultano essere:

$$\frac{\Delta z_{1,2}}{z_{1,2}} := \left| \frac{z - z'}{z} \right|; \quad \frac{\Delta p}{p} := \left| \frac{p - p'}{p} \right|; \quad \frac{\Delta K(1)}{K(1)} := \left| \frac{K(1) - K(1)'}{K(1)} \right| \quad (2.23)$$

Abbiamo ricordato che le possibili fonti di imprecisione sulla sintesi di una specifica funzione di trasferimento sono due: l'errore introdotto dalla quantizzazione e quello del mismatch tra le resistenze base dei vari MDAC.

Applichiamo ora le due tecniche presentate per valutare il contributo di queste due fonti di errore alla funzione di trasferimento dell'esempio.

Effetti della quantizzazione Supponendo che esista un match perfetto tra le resistenze interne dei vari MDAC, i.e. su $R_{\alpha,k} = R \quad \forall \alpha, k$, la variazione dei parametri è proporzionale allo LSB:

$$\frac{\Delta G_i}{G_i} = \frac{LSB_G}{G_i}; \quad LSB_G = \frac{1}{R} \frac{1}{2^N} \quad (2.24)$$

Figura 2.37 mostra i risultati dell'applicazione dell'esplorazione esaustiva quando la risoluzione è limitata ad 8 bit.

Il grossolano passo di quantizzazione causa una brusca variazione della funzione di trasferimento, che può essere osservata dal fascio di diagrammi di Bode.

In Tabella 2.2 sono comparati gli errori relativi dai due metodi.

Come è lecito aspettarsi, il metodo di linearizzazione sottostima l'errore commesso.

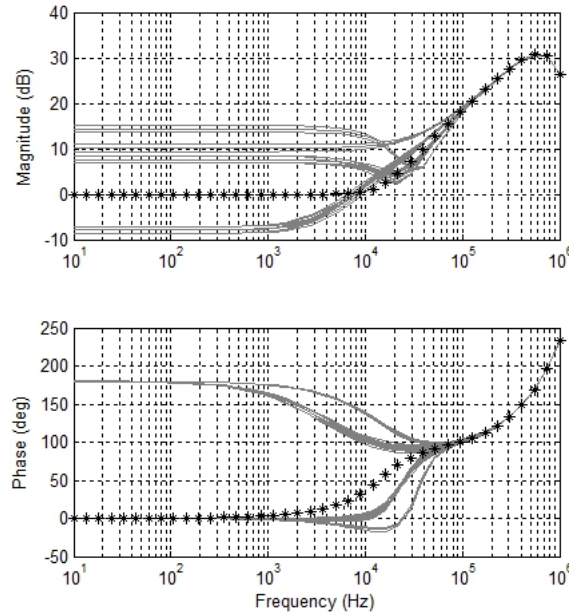


Figura 2.37: Confronto tra i diagrammi di Bode della funzione di trasferimento nominale (crochette) e le possibili funzioni di trasferimento (linea continua) ottenute mediante l'esplorazione esaustiva, quando si considera il solo errore di quantizzazione

Tabella 2.2: Variazione percentuale di poli e zeri dovuta all'errore di quantizzazione

	Metodo I	Metodo II
$\frac{\Delta z}{z}$	14.84%	16.48%
$\frac{\Delta p}{p}$	0.58%	0.82%

Effetto dell'inaccuratezza Se non si considera l'errore di quantizzazione, cioè se si assume $N \rightarrow \infty$, la variazione dei parametri corrisponde alla tolleranza sul valore della resistenza interna agli MDAC:

$$\frac{\Delta G_i}{G_i} = \frac{\Delta R_i}{R_i} \quad (2.25)$$

Figura 2.38 mostra lo spostamento di poli e zeri assumendo una tolleranza del 5%, mentre in Tabella 2.3 sono comparati gli errori relativi ottenuti con i due metodo.

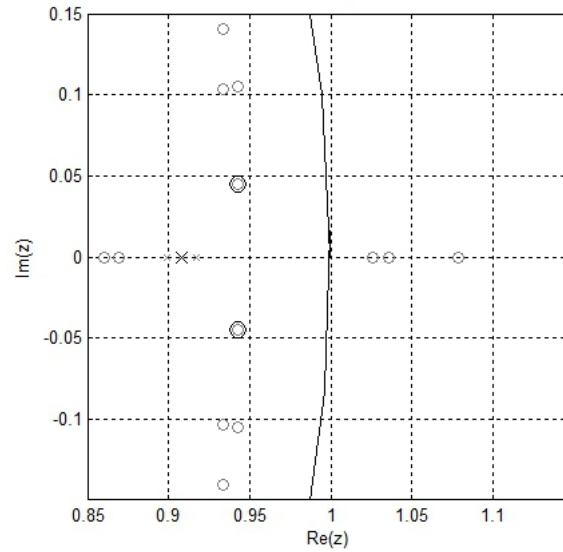


Figura 2.38: Confronto tra la mappa di poli e zeri della funzione di trasferimento nominale (marker neri) e le possibili frequenze critiche ottenute mediante l'esplorazione esaustiva (marker grigi), quando si considera il solo effetto del mismatch

Tabella 2.3: Variazione percentuale di poli e zeri dovuta al mismatch

	Metodo I	Metodo II
$\frac{\Delta z}{z}$	13.44%	15.15%
$\frac{\Delta p}{p}$	0.71%	1.00%

Osserviamo che in entrambi i casi, gli zeri possono muoversi fuori dal cerchio unitario dando origine ad un sistema a sfasamento non minimo.

Le procedure di calcolo degli errori, sia dovuti alla quantizzazione sia dovuti al mismatch, sono state automatizzate mediante la scrittura di un algoritmo in Matlab, del quale riportiamo il Codice in 2.1 - 2.4.

```

1  % Parametri
2  fs = 200e3;
3  s = tf('s'); z = tf('z', 1/fs);
4  w = logspace(1, 6, 40);
5  d2cMethod = 'matched';
6  N = 8;           % numero di bit
7  R = 12e3;        % Valore nominale della resistenza
8  LSB = 1/(R*2^N); % LSB di conduttanza.
9
10 % Coefficienti della f.d.t. e relativi segni.
11 a = ...; b = ...; c = ...;
12 d = ...; e = ...; f = ...;
13 sa = ...; sb = ...; sc = ...;
14 sd = ...; se = ...; sf = ...;
15
16 % Ricorstuisco la fdt
17 mn = max([a b c])*R; md = max([d e f])*R;
18 a = a / mn; b = b / mn; c = c / mn;
19 d = d / md; e = e / md; f = f / md;
20 h = md; k = mn;
21 if (f == 0)
22     P = h * (sd*d*z + se*e);
23 else
24     P = h * (sd*d*z^2 + se*e*z + sf*f);
25 end
26 if (c == 0)
27     Z = k * (sa*a*z + sb*b);
28 else
29     Z = k * (sa*a*z^2 + sb*b*z + sc*c);
30 end
31 H = Z / P;
32
33 % Calcolo poli e zeri della funzione nominale.
34 [zH, pH, kH] = zpkdata(H, 'v');
35 gH = kH * prod(1 - zH) / prod(1 - pH);
36 zHs = fs*log(zH); pHs = fs*log(pH);
37
38 % Calcolo il diagramma di Bode.
39 [m, p] = bode(H, w); m = squeeze(m); p = squeeze(p);
40 bodeH.m = 20*log10(m); bodeH.p = p;
41
42 % Definisco con tutte le possibili combinazioni di variazione dei coefficienti:
43 %   -1 = variazione negativa di un LSB;
44 %    0 = nessuna variazione;
45 %   +1 = variazione positiva di un LSB.
46 C = VariableBaseCounter([2 2 2 2 2 2 2]); C = C * 2; C = C - 1;
47
48 flagZDestri = 0;
49 zz = []; pp = []; distg = [];
50 distzz = []; distplz = []; distp2z = [];
51 distzs = []; distpls = []; distp2s = [];

```

Codice 2.1: Procedura per il calcolo dell'errore dovuto alla quantizzazione con il metodo dell'esplorazione esaustiva

```

1  % Ciclo sulle possibili combinazioni di variazioni;
2  righe = size(C); fine = righe(1); passo = 1;
3  J = 1;
4  for i=1:passo:fine
5
6      % Variazione percentuale calcolata esatta.
7      Da = C(i, 1) * LSB; Db = C(i, 2) * LSB; Dc = C(i, 3) * LSB;
8      Dd = C(i, 4) * LSB; De = C(i, 5) * LSB; Df = C(i, 6) * LSB;
9      Dh = C(i, 7) * LSB; Dk = C(i, 8) * LSB;
10
11     if (f == 0)
12         P = (h+Dh) * (sd*(d+Dd)*z + se*(e+De));
13     else
14         P = (h+Dh) * (sd*(d+Dd)*z^2 + se*(e+De)*z + sf*(f+Df));
15     end
16     if (c == 0)
17         Z = (k+Dk) * (sa*(a+Da)*z + sb*(b+Db));
18     else
19         Z = (k+Dk) * (sa*(a+Da)*z^2 + sb*(b+Db)*z + sc*(c+Dc));
20     end
21     K(J) = Z / P;
22
23     % Calcolo poli e zeri delle funzione ottenuta.
24     [zK, pK, kK] = zpkdata(K(J), 'v');
25     gK = kK * prod(1 - zK) / prod(1 - pK);
26     zKs = fs*log(zK); pKs = fs*log(pK);
27     zz = [zz zK']; pp = [pp pK'];
28     if (sign(zK(1)) == +1 || sign(zK(2)) == +1)
29         flagZDestri = 1;
30     end
31
32     % Memorizzo in un vettore il modulo delle distanze tra il valore nominale
33     % e quello ottenuto in s e in z
34     distzz = [distzz abs(zH(1) - zK(1))./abs(zH(1))*100
35             abs(zH(2) - zK(2))./abs(zH(2))*100];
36     distplz = [distplz abs(pH(1) - pK(1))./abs(pH(1))*100];
37     %distp2z = [distp2z abs(pH(2) - pK(2))./abs(pH(2))*100];
38     distzs = [distzs abs(zHs(1) - zKs(1))./abs(zHs(1))*100
39             abs(zHs(2) - zKs(2))./abs(zHs(2))*100];
40     distpls = [distpls abs(pHs(1) - pKs(1))./abs(pHs(1))*100];
41     %distp2s = [distp2s abs(pHs(2) - pKs(2))./abs(pHs(2))*100];
42     distg = [distg abs(gH - gK)./abs(gH)*100];
43
44     % Calcolo il diagramma di Bode.
45     [m, p] = bode(K(J), w); m = squeeze(m); p = squeeze(p);
46     bodeK(J).m = 20*log10(m); bodeK(J).p = p;
47
48     J = J + 1;
49 end

```

Codice 2.2: Seconda parte di 2.1

```

1  % Parametri della simulazione
2  R = 12e3;
3  t = 0.005;
4  ...
5  % inizio ciclo
6  % Variazione percentuale calcolata esatta.
7  Da = C(i, 1) * t; Db = C(i, 2) * t; Dc = C(i, 3) * t;
8  Dd = C(i, 4) * t; De = C(i, 5) * t; Df = C(i, 6) * t;
9  Dh = C(i, 7) * t; Dk = C(i, 8) * t;
10 if (f == 0)
11     P = (z + (se*e)/(sd*d)*(1+Dd)/(1+De));
12 else
13     P = (z^2 + (se*e)/(sd*d)*z*(1+Dd)/(1+De) + (sf*f)/(sd*d)*(1+Dd)/(1+Df));
14 end
15 if (c == 0)
16     Z = (z + (sb*b)/(sa*a)*(1+Da)/(1+Db));
17 else
18     Z = (z^2 + (sb*b)/(sa*a)*z*(1+Da)/(1+Db) + (sc*c)/(sa*a)*(1+Da)/(1+Dc));
19 end
20 K(J) = k/h*(1+Dh)/(1+Dk) * (sa*a)/(sd*d)*(1+Dd)/(1+Da) * Z / P;
21 ...
22 % fine ciclo

```

Codice 2.3: Estratto della procedura per il calcolo dell'errore dovuto alla tolleranza delle resistenze con il metodo dell'esplorazione esaustiva

```

1  % Calcolo della variazione dei poli con il metodo delle derivate parziali.
2  Spe = -1/(sd*d) / pH(1);
3  Spd = (se*e)/d^2 / pH(1);
4  Dp_p = sqrt(abs(Spe*LSB*100)^2 + abs(Spd*LSB*100)^2);
5  disp(['Errore_%_massimo_sul_polo_(variazione_singola)_in_z_=' num2str(Dp_p)]);
6
7  % Calcolo della variazione dei poli con il metodo delle derivate parziali.
8  radice = sqrt(b^2/a^2 - 4*(sc*c)/(sa*a));
9  Sz1a = (1/2*(sb*b)/a^2 + (-1/2*b^2/(sa*a^3) + (sc*c)/a^2)/radice) / zH(1);
10 Sz1b = (-1/2*1/(sa*a) + (1/2*(sb*b)/a^2)/radice) / zH(1);
11 Sz1c = (-1/(sa*a))/radice / zH(1);
12 Dz1_z1 = sqrt(abs(Sz1a*LSB*100)^2 + abs(Sz1b*LSB*100)^2 + abs(Sz1c*LSB*100)^2);
13 disp(['Errore_%_massimo_sullo_zero_(variazione_singola)_in_z_=' num2str(Dz1_z1)]);
14 Sz2a = (1/2*(sb*b)/a^2 - (-1/2*b^2/(sa*a^3) + (sc*c)/a^2)/radice) / zH(2);
15 Sz2b = (-1/2*1/(sa*a) - (1/2*(sb*b)/a^2)/radice) / zH(2);
16 Sz2c = -(-1/(sa*a))/radice / zH(2);
17 Dz2_z2 = sqrt(abs(Sz2a*LSB*100)^2 + abs(Sz2b*LSB*100)^2 + abs(Sz2c*LSB*100)^2);
18 disp(['Errore_%_massimo_sullo_zero_(variazione_singola)_in_z_=' num2str(Dz2_z2)]);

```

Codice 2.4: Procedura per il calcolo dell'errore dovuto alla quantizzazione con il metodo delle derivate parziali


```

1  % Costruisco il fascio di diagrammi di Bode e la mappa di poli-zero per questo N
2  h = figure; % Mappa poli-zero.
3  set(h, 'Position', [200 200 470 500]);
4  plot(real(zz), imag(zz), 'ok', 'Color', [.5 .5 .5]);
5  hold on;
6  plot(real(pp), imag(pp), 'xk', 'Color', [.5 .5 .5]);
7  plot(real(zH), imag(zH), 'ok', 'MarkerSize', 10);
8  plot(real(pH), imag(pH), 'xk', 'MarkerSize', 10);
9  grid on;
10 plot(exp(j*[0:0.1:2*pi+0.1]), 'k');
11 % set(gca, 'YTick', [-1 -0.5 0 0.5 1]);
12 % set(gca, 'YTickLabel', {'-1'; '-0.5'; '0'; '0.5'; '1'});
13 axis([0.85 1.15 -0.15 0.15]);
14 xlabel('Re(z)');
15 ylabel('Im(z)');
16 title('Z-plane');
17 % title(strcat('Mappa poli-zero di DH/H per N=', num2str(N)));
18
19 h = figure; % Diagrammi di Bode.
20 set(h, 'Position', [200 200 470 500]);
21 % Modulo.
22 subplot(2, 1, 1);
23 for L=1:1:J-1
24     semilogx(w, bodeK(L).m, 'Color', [.5 .5 .5]);
25     hold on;
26 end
27 semilogx(w, bodeH.m, 'k*');
28 ylabel('Magnitude_(dB)');
29 title(strcat('Diagrammi di Bode di DH/H per N=', num2str(N)));
30 grid on;
31 % Fase.
32 subplot(2, 1, 2);
33 for L=1:1:J-1
34     semilogx(w, bodeK(L).p, 'Color', [.5 .5 .5]);
35     hold on;
36 end
37 semilogx(w, bodeH.p, 'k*');
38 ylabel('Phase_(deg)');
39 xlabel('Frequency_(Hz)');
40 grid on;

```

Codice 2.5: Procedura per costruire il fascio di diagrammi di Bode di tutte le funzioni di trasferimento ottenibili a causa dell'errore di quantizzazione a partire da una funzione di trasferimento data

2.2.8 Algoritmo di scelta dei coefficienti

Nella sezione precedente ci siamo occupati di definire dei criteri per stabilire quale fosse il numero di bit minimo ed il grado di accuratezza tra le resistenze base degli MDAC affinché la funzione sintetizzata dai filtri fosse compatibile con quella teorica.

In questa sezione tratteremo invece il criterio operativo grazie al quale sono calcolati i coefficienti quantizzati per un dato numero di bit, e come sia possibile effettuare una correzione digitale del mismatch.

Il problema di quantizzare i coefficienti può essere formulato nel modo seguente.

Sia dato il polinomio a coefficienti reali

$$A(z^{-1}) = a_0 + a_1 z^{-1} + a_2 z^{-2} = \text{sgn}(a_0)|a_0| + \text{sgn}(a_1)|a_1|z^{-1} + \text{sgn}(a_2)|a_2|z^{-2}, \quad a_i \in \mathbb{R}$$

vogliamo costruire un secondo polinomio

$$B(z^{-1}) = \text{sgn}(a_0)b_0 + \text{sgn}(a_1)b_1 z^{-1} + \text{sgn}(a_2)b_2 z^{-2}$$

tale che

- abbia coefficienti interi e limitati, $b_i \in [0, 2^N - 1]$;
- sia minima, tra tutte le possibili terne (b_0, b_1, b_2) la funzione d'errore

$$\varepsilon^2 := \left| \frac{b_1}{b_0} - \frac{|a_1|}{|a_0|} \right|^2 + \left| \frac{b_2}{b_0} - \frac{|a_2|}{|a_0|} \right|^2$$

Osserviamo che ε^2 non è altro che la varianza totale dei due processi di realizzazione dei rapporti $\frac{|a_i|}{|a_0|}$.

Operativamente possiamo scegliere la terna migliore, calcolando la funzione errore per ogni valore del primo coefficiente e scegliendo poi quella che abbia ε minima, come descritto nel codice 2.6.

```

1  % Quantizzo in modo ottimo i coefficienti di un polinomio di II grado.
2  % N = numero di bit di quantizzazione;
3  function [b0, b1, b2] = quantizza2(a0, a1, a2, N)
4      for b0 = 1:1:2^N-1
5          b1 = round(abs(a1)/abs(a0) * b0);
6          b2 = round(abs(a2)/abs(a0) * b0);
7          B0 = sign(a0)*b0 + sign(a1)*b1 + sign(a2)*b2;
8          if (b1 > 2^N-1 || b2 > 2^N-1 || B0 > 2^N-1 || B0 < 1)
9              err(b0) = 1e12;
10         else
11             B0 = sign(a0) + sign(a1)*b1/b0 + sign(a2)*b2/b0;
12             A0 = sign(a0) + sign(a1)*a1/a0 + sign(a2)*a2/a0;
13             err(b0) = abs(b1/b0 - abs(a1)/abs(a0))^2 + abs(b2/b0 - abs(a2)/abs(a0))^2;
14         end
15     end
16     [err_val, b0] = min(err);
17     b1 = round(abs(a1)/abs(a0) * b0);
18     b2 = round(abs(a2)/abs(a0) * b0);
19 end

```

Codice 2.6: Procedura per la quantizzazione dei coefficienti secondo un criterio di minimo quadrato

2.2.9 Considerazioni generali sulla sensitività

In questa sezione correleremo il discorso fatto parlando di sensitività dal punto di vista generale sulla forma diretta del secondo tipo, con quanto appena detto sui problemi di sensitività direttamente legati all'implementazione a capacità commutate.

Parlando di forma diretta del secondo tipo abbiamo visto che la sensitività del sistema dipende fortemente dalla regione in cui si vuole posizionare la frequenza critica.

Lì abbiamo mostrato il problema dal punto di vista generico, non specificando cioè la possibile causa dell'incertezza sui parametri.

Ora che abbiamo descritto in dettaglio come è realizzato il filtro a capacità commutate, possiamo contestualizzare il ragionamento al nostro caso specifico, esaminando i due contributi specifici: errore di quantizzazione ed effetto del mismatch.

Effetto della quantizzazione In questa ottica, una prima rappresentazione che mostra quanto sia forte la dipendenza della sensitività dalla posizione nel piano, mostriamo una mappa di tutti e soli i poli ammessi con questo tipo di implementazioni, quando è scelta una quantizzazione ad $N = 4$ bit.

In Figura 2.39 è appunto mostrato il luogo dei poli ammessi per la forma diretta di tipo II così come descritta all'inizio del capitolo.

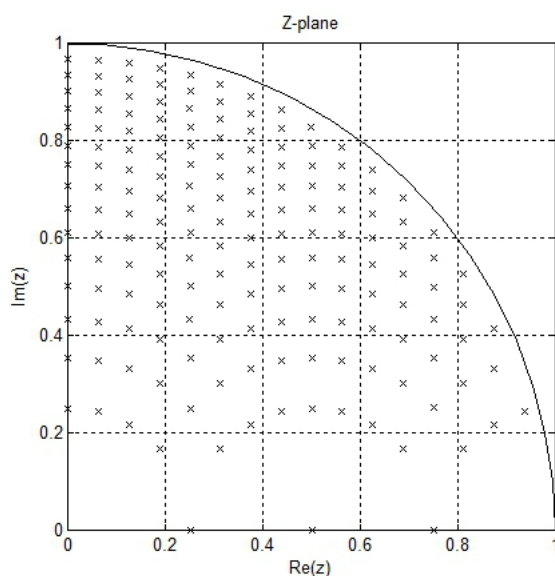


Figura 2.39: Luogo dei poli sintetizzabili con una forma diretta del II tipo, per $N = 4$ bit

Per concretizzare quanto abbiamo detto sulla couple form, che mappa i poli in maniera uniforme, ne mostriamo il luogo dei poli accessibili per lo stesso numero di bit (Figura 2.40).

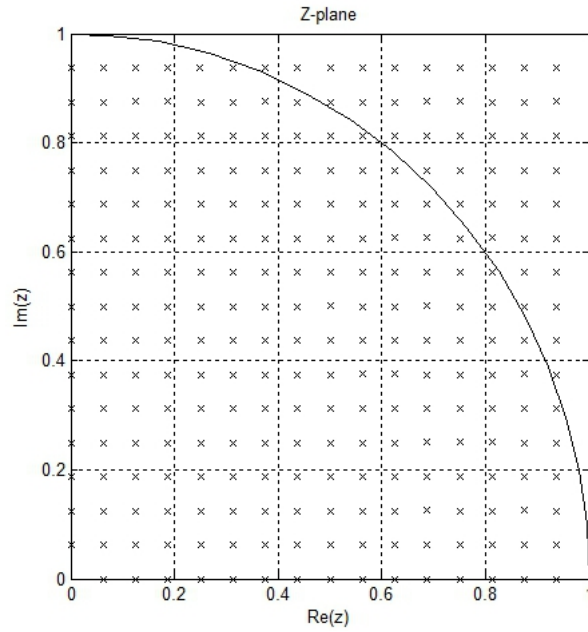


Figura 2.40: Luogo dei poli sintetizzabili con una couple form, per $N = 4$ bit

Figura 2.41 riporta invece la mappa che possiamo realizzare con la nostra struttura a capacità commutate, che rispetto a quella ideale è caratterizzata da un grado di libertà in più: il coefficiente del termine senza ritardo.

Questo fatto comporta che Figura 2.41 sia ottenuta come composizione di una famiglia di N mappe di tipo Figura 2.39 scalate tra loro di un fattore $G_{a0} \in [1, 2^4]$.

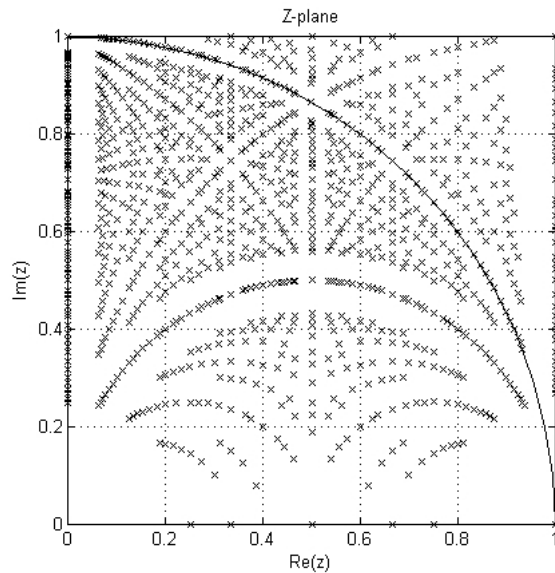


Figura 2.41: Luogo dei poli sintetizzabili con una forma diretta del II tipo realizzata a capacità commutate, per $N = 4$ bit

In entrambi i casi sono mostrate solo ed esclusivamente le frequenze critiche di tipo complesso-coniugato, per i motivi precedentemente descritti.

Il codice Matlab che permette di ottenere le seguenti costellazioni è riportato in Codice 2.7.

```

1  % Imposto i parametri del sistema
2  fs = 200e3; Ts = 1/fs;
3  N = 4;
4
5  % Genero tutte le possibili combinazioni di coefficienti tra 1 e 2^N
6  C = VariableBaseCounter([2^N 2^N]);
7
8  righe = size(C); fine = righe(1); passo = 1;
9  zz = [];
10 J = 1;
11 for i=1:passo:fine
12     % Soluzioni in z.
13     for a = 1:2^N % Se Fisso a = 2^N ottengo la prima figura
14         x = C(i, 1) / a; y = C(i, 2) / a;
15         rho = sqrt(y);
16         theta = acos(x / rho);
17         z(1) = rho * exp(+ j * theta);
18         z(2) = rho * exp(- j * theta);
19         % Per considerare le sole soluzioni complesse-coniugate.
20         if imag(z(1)) == 0 && z(1) ~= z(2)
21             continue;
22         end
23         zz = [zz z];
24         J = J + 1;
25     end
26 end
27 toc
28
29 % Creo la figura evidenziando solo il primo quadrante.
30 h = figure;
31 plot(real(zz), imag(zz), 'xk');
32 hold on;
33 plot(exp(j*[0:0.1:2*pi]), 'k');
34 grid on;
35 xlabel('Re(z)');
36 ylabel('Im(z)');
37 title('Z-plane');
38 axis([0 1 0 1]);
39 set(gca, 'YTick', [0 0.2 0.4 0.6 0.8 1]);
40 set(gca, 'YTickLabel', {'0'; '0.2'; '0.4'; '0.6'; '0.8'; '1'});
41 set(h, 'Position', [200 200 470 500]);
42 axis square;

```

Codice 2.7: Procedura per la costruzione delle Figure 2.39 e 2.41

Volendo considerare tutto il piano z e tutti i tipi di frequenze critiche in generale rappresentabili con il nostro sistema, otterremmo la struttura simile ad un frattale di 2.42.

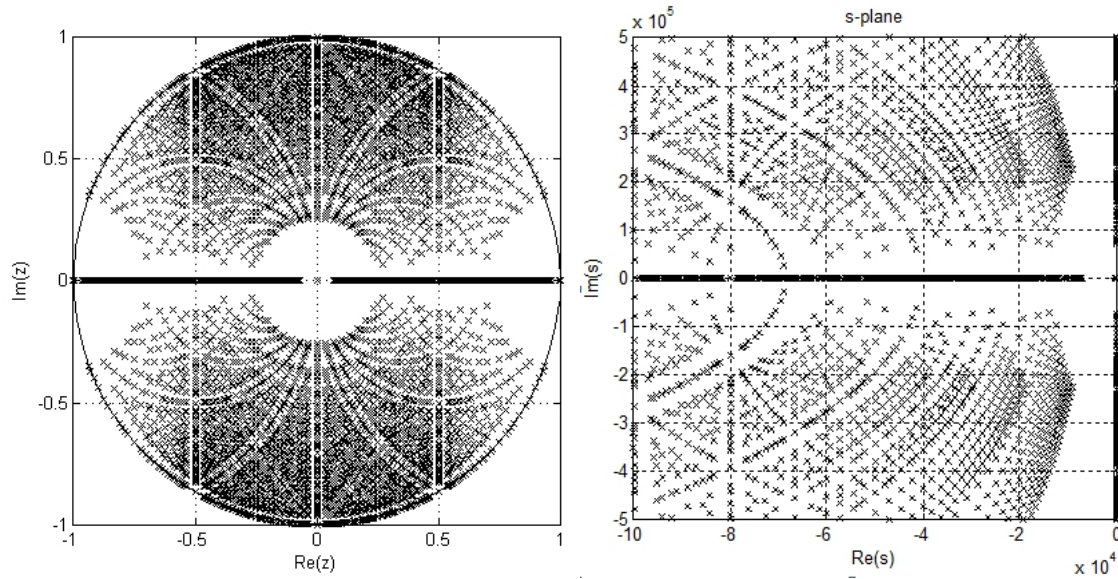


Figura 2.42: Luogo dei poli sintetizzabili con una forma diretta del II tipo realizzata a capacità commutate, per $N = 4$ bit: a) piano z ; b) piano s

Sottolineiamo che questo tipo di errore è indipendente dall'implementazione pratica del filtro, nel senso che anche sistemi puramente digitali ne sono affetti, mentre non esiste un equivalente nel caso di realizzazione analogica.

Mismatch delle resistenze Quando parliamo di mismatch sulle resistenze dobbiamo non possiamo più parlare, come appena fatto per il numero di bit, di poli poi realizzabili oppure no, poiché in linea di principio tutte le regioni di spazio sono raggiungibili.

In questo caso bisogna considerare di qual è l'errore commesso nella sintesi.

Per disporre di una stima qualitativa di questo effetto ci siamo limitati ad esaminare il caso di un singolo polo reale, espresso nella funzione di trasferimento 2.26:

$$K(z) = \frac{G_{a0}}{G_{af}} \frac{1}{1 + \frac{G_{a1}}{G_{af}} z^{-1}} \quad (2.26)$$

Assumendo che le resistenze abbiano una tolleranza del 1%, l'errore relativo nel posizionamento del polo è mostrato in Figura 2.2.9 ed aumenta al diminuire della frequenza.

L'accuratezza dell'1% può essere ottenuta o facendo una selezione dei componenti, oppure misurando le resistenze ed impiegando una tecnica di correzione digitale a 10 bit.

Questo tipo di metodi consistono nel scegliere un codice differente da quello che si avrebbe se il componente analogico non si discostasse dal nominale, proprio per compensare questa discrepanza.

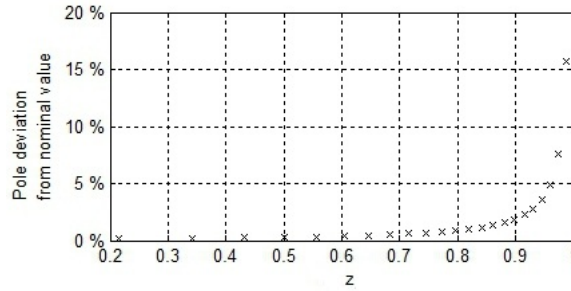


Figura 2.43: Errore relativo nel posizionamento del polo reale dell'Equazione (2.26) in funzione della variabile z , assumendo una tolleranza di 1% . Il punto $z = 0.9691$ corrisponde ad esempio a $\nu = -1$ kHz.

Va osservato che anche i filtri analogici sono soggetti a questo tipo di problemi.

Consideriamo ad esempio lo schema di controllo di Figura 1.37b che qui riproponiamo per chiarezza in Figura 2.44.

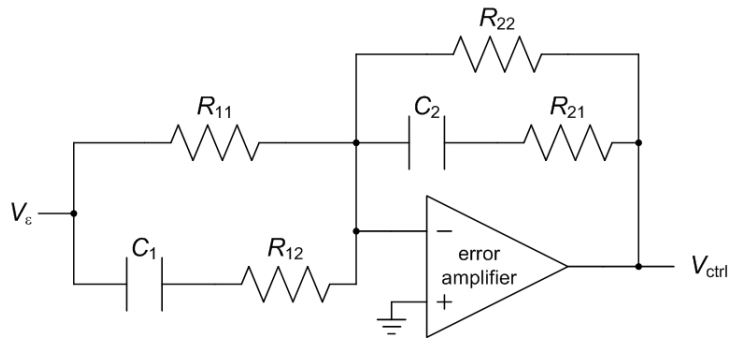


Figura 2.44: Implementazione analogica di una cancellazione polo/zero

Assumendo una tolleranza standard del 20% per i condensatori e del 5% per le resistenze, l'errore relativo nella posizione delle frequenze critiche è indipendente dal tipo (polo o zero) e dalla frequenza, e si attesta al valore del 31%.

Le Figure 2.2.9 ci permettono di fare qualche altro commento trasversale sui due tipi di errori.

In entrambi i casi, come è lecito aspettarsi, l'errore commesso sulla posizionamento dei poli decresce al diminuire dell'errore sui suoi parametri, sia esso quantizzato o continuo.

Ribadiamo nuovamente che avere a disposizione una risoluzione di 10 bit non è assolutamente una richiesta stringente.

Viceversa, la precisione dell' 1% (o una misurazione con tale precisione) è un limite dal quale difficilmente ci si può discostare.

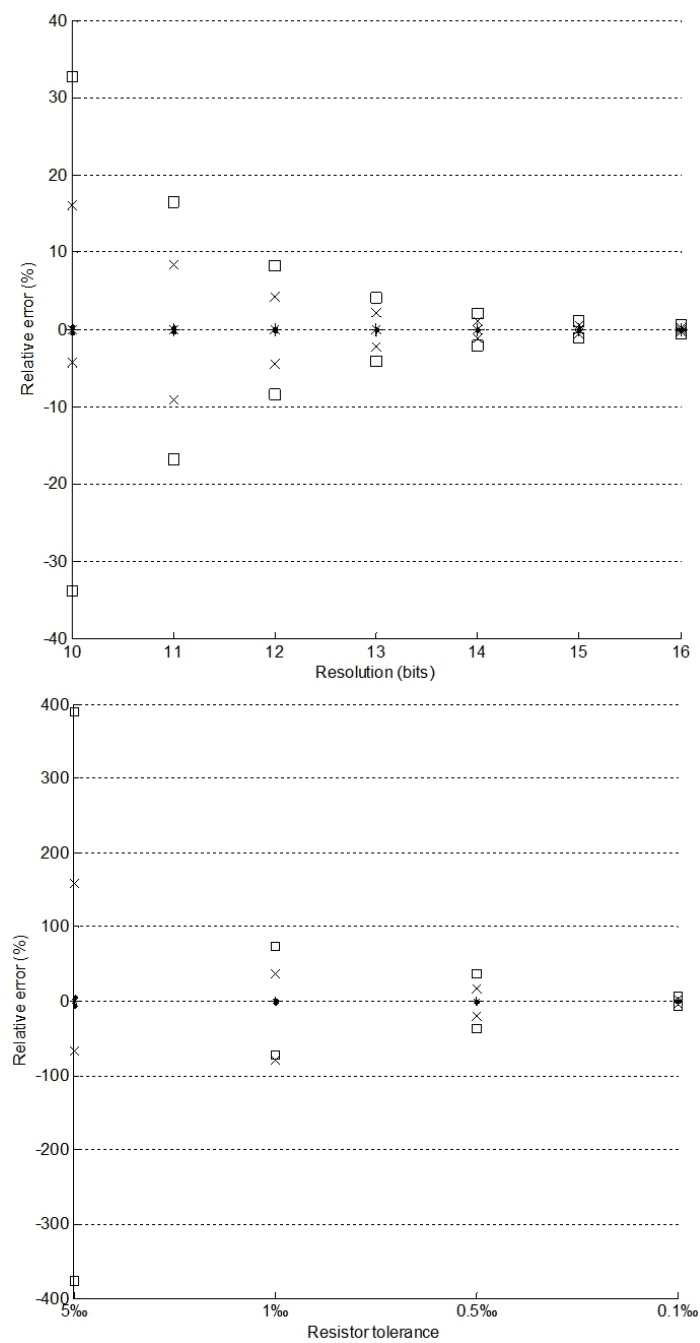


Figura 2.45: Andamento dell'errore percentuale commesso sulla sintesi dei poli in funzione di:
a) numero di bit; b) tolleranza delle resistenze



Capitolo 3

Esempio di applicazione

In questo capitolo sarà presentato un esempio dell'impiego del filtro a capacità commutate per controllare un convertitore DC/DC a commutazione di tipo Buck.

A partire dalle tecniche descritte nel primo capitolo, sarà proposta la fase di modellazione del Buck in esame in due punti di lavoro: uno in CCM ed uno in DCM.

Dopo aver programmato il filtro a capacità commutate saranno caratterizzati i due sottosistemi prima separatamente e poi in configurazione ad anello chiuso.

Tra le prove riportate troverà spazio la misura dell'impedenza alle porte di ingresso ed uscita ed il guadagno d'anello nelle due modalità operative. L'ultima sezione tratterà l'analisi del transitorio del convertitore in presenza di un gradino di carico.

Da questo esame emergeranno interessanti considerazioni sulla con comportamento dinamico del sistema.

3.1 Progettazione di un Buck

Per dimostrare la possibilità di impiegare una rete a capacità commutate per realizzare un convertitore DC/DC, è stata progettata una cella di potenza dalle caratteristiche del tutto generali, riportate in Tabella 3.1.

La topologia molto semplice è stata scelta proprio per focalizzarsi sull'aspetto del controllo, non tanto sulla cella in sé.

Tabella 3.1: Caratteristiche elettriche della cella Buck

Tensione di ingresso	$V_{in,c}$	12 – 24 V
Tensione di uscita	$V_{out,c}$	3.3V \pm 5%
Potenza massima	P_{max}	10 W
Frequenza di commutazione	ν_s	200 kHz
Commutazione CCM-DCM	I_B	0.7 A
Regolazione di carico	LR	< 1% da 0 a 100% del carico
GBWP	$GBWP$	$\nu_s/20$
Guadagno in continua	$G_{loop}(0)$	> 200

Definite le specifiche, occupiamoci ora di dimensionare il convertitore e di modellarlo cosicché si possa scegliere di conseguenza la rete di compensazione da sintetizzare.

3.1.1 Dimensionamento.

Il Tabella 3.1.2 è riportato l'elenco finale dei componenti scelti per realizzare un Buck compatibile con le specifiche di Tabella 3.1.

Nei seguenti parametri discuteremo le considerazioni progettuali che hanno portato a questa lista.

Tabella 3.2: Lista dei principali componenti della cella Buck

Condensatore	ECA-M, Panasonic, $C = 440 \mu\text{F}$, $ESR = 118 \text{ m}\Omega$
Induttore	ETQP6F102HF, Panasonic, $L = 10.2 \mu\text{H}$, $ESR = 120 \text{ m}\Omega$
Diodo	MBR540, ON Semiconductors
Interruttore	pMOS FDC5614P Fair Child
Controllore PWM	TPS40200, Texas Instruments

Componenti conservativi Il dimensionamento di una cella di potenza consiste come prima cosa nello stabilire i valori dei componenti conservativo L , C affinché soddisfino le specifiche del progetto.

Questa fase è di tipo iterativo poiché i componenti effettivamente disponibili sono limitati, sono caratterizzati da tolleranze (10, 20% sono valori tipici) e parassitismi che dipendono dalla loro tecnologia realizzativa.

Come schematizzato in Figura 3.1, una volta svolto il conto teorico, vanno scelti i componenti tra quelli disponibili o reperibili e si invertono le equazioni per verificare la compatibilità con le specifiche.

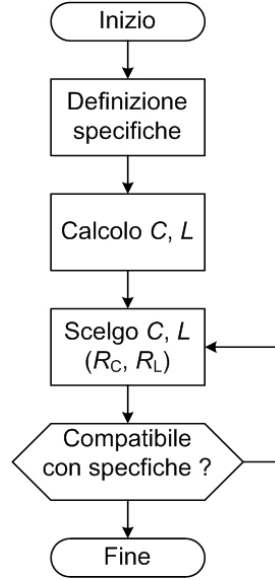


Figura 3.1: Diagramma di flusso del dimensionamento di una cella di potenza DC/DC a commutazione

L'induttore, ad esempio, deve essere scelto in modo da ottenere il valore indicato per la transizione di conduzione secondo l'equazione 1.14, che qui riportiamo per semplicità:

$$L \geq (V_i - V_o) \frac{d}{\nu_s} \frac{1}{2I_B}$$

e che fornisce il valore di $L \geq 9.9 \mu\text{H}$.

Consideriamo l'induttore ETQP6F102HFA di Panasonic [32], caratterizzato da un'induttanza di $10.2 \mu\text{H}$.

Nota L , possiamo determinare il ripple di corrente sull'induttore, secondo 1.13:

$$\Delta I_L = (V_i - V_o) \frac{d}{\nu_s} \frac{1}{L}$$

pari a $\Delta I_L \cong 1.33 \text{ A}$.

La capacità deve essere dimensionata per contenere il ripple sull'uscita entro il 5% del valore medio, a fronte della variazione di corrente appena calcolata.

Si segue perciò la disequazione 1.16:

$$C \geq \Delta I_L \frac{T_s}{8} \frac{1}{\Delta V_C}$$

che impone $C \geq 5 \mu\text{F}$.

Contemporaneamente dobbiamo garantire una regolazione del carico del 1%, richiedendo cioè:

$$C \geq L \frac{I_{o,max}^2 - I_{o,min}^2}{V_o^2(I_{o,max}) - V_o^2(I_{o,min})}$$

da cui segue $C \geq 278 \mu\text{F}$.

Un valore disponibile di capacità che soddisfa entrambe le disuguaglianze è $440 \mu\text{F}$.

Questo valore può essere ottenuto parallelando due condensatori $220 \mu\text{F}$ della serie ECA-M di Panasonic [33], avente una resistenza serie di $240 \text{ m}\Omega$ nominali ciascuno ed in grado di supportare una differenza di potenziale di 10 V .

Con questa coppia L, C il ripple di uscita sul condensatore è, secondo la (1.15),

$$\Delta V_C = \Delta I_L \frac{T_s}{8} \frac{1}{C} \cong 1.87 \text{ mV}$$

sulla resistenza serie (1.17):

$$\Delta V_C = \pm \frac{\Delta I_L}{2} R_C \cong 77.9 \text{ mV}$$

Essendo la somma dei due contributi inferiore a quella richiesta dalle specifiche ($\cong 165 \text{ mV}$) possiamo assumere che i componenti scelti sia adatti.

Per velocizzare lo svolgimento di questi conti è stato scritto una semplice procedura in Matlab, riportata nel Codice 3.1, nella quale si impostano le specifiche principali, e calcola i valori di C ed L nominali.

Andando a specificare anche i valori effettivi dei componenti che si utilizzeranno, è verificata la compatibilità del ripple con le specifiche.

```

1  % Specifiche per il dimensionamento.
2  fs = 200e3;                % Frequenza di commutazione.
3  Vi_min = 18;               % Tensione di ingresso.
4  Io_max = 3;                % Corrente massima di uscita.
5  Io_b = 0.5;                % Corrente di soglia CCM - DCM.
6  Vo_nom = 3.3;              % Tensione di uscita nominale.
7  r = 0.05;                  % Ripple percentuale di uscita tollerato.
8
9  % Dimensionamento.
10 d = Vo_nom / Vi_min;        % Duty cycle.
11 DVo = Vo_nom * r;           % Ripple in tensione.
12
13 % Induttanza minima per non transire in DCM (Formula 7-5 pag.167 M.H.R.)
14 L = (Vi_min - Vo_nom)*d/fs/2/Io_b;
15 disp(['Induttore_richiesto=_ ' num2str(L)]);
16 L = 10.2e-6;                % Induttanza scelta.
17 RL = 0.12;                  % ESR dell'induttore.
18 disp(['Induttore_scelto=_ ' num2str(L)]);
19 % Ripple di corrente fissato L. (Formula 7-22 pag.170 M.H.R.)
20 DIL = Vo_nom*(1-d)/L/fs;
21 disp(['Ripple_di_corrente=_ ' num2str(DIL)]);
22
23 % Capacità minima per avere il ripple DVo scelto (Figura 7-10 pag.171 M.H.R.)
24 C = DIL/8/DVo/fs;
25 disp(['Condensatore_richiesto_(per_ripple)=_ ' num2str(C)]);
26 % Capacità minima per il large-signal per avere un DVo minore del r%.
27 C = L * (Io_max^2-Io_b^2) / Vo_nom^2 / r^2;
28 disp(['Condensatore_richiesto_(per_load-regulation)=_ ' num2str(C)]);
29 C = 440e-6;                  % Capacità scelta.
30 RC = 0.118;                  % ESR del condensatore.
31 disp(['Condensatore_scelto=_ ' num2str(C)]);
32
33 % Ripple totale.
34 DVo_C = DIL/fs/C/8;          % Ripple dovuto al condensatore.
35 DVo_RC = DIL/2*RC;           % Ripple dovuto alla ESR del condensatore.
36 DVo_tot = DVo_C + DVo_RC;    % Ripple totale.
37 disp(['Ripple_sul_condensatore=_ ' num2str(DVo_C)]);
38 disp(['Ripple_sulla_ESR=_ ' num2str(DVo_RC)]);
39 disp(['Ripple_sul_totale=_ ' num2str(DVo_tot)]);
40 disp(['Ripple_obiettivo=_ ' num2str(DVo)]);
41
42 % Verifica del dimensionamento.
43 if DVo_tot < DVo
44     disp('Dimensionamento_corretto!');
45 else
46     disp('Dimensionamento_sbagliato!');
47 end

```

Codice 3.1: Procedura Matlab per assistere il dimensionamento di un convertitore Buck

Interruttori La scelta degli interruttori è un altro aspetto critico della progettazione di un convertore DC/DC.

Per quanto riguarda l'interruttore principale è necessario sceglierlo in modo tale da escludere le condizioni di guasto, tipicamente la rottura per sovratensioni e sovracorrenti.

Per un MOSFET il parametro da guardare è la tensione di rottura V_{bd} (Break down voltage) e la massima corrente supportata in conduzione $I_{D,on}$ (On-state drain current).

Nella nostra applicazione sappiamo che quando è spento l'interruttore ha una tensione drain-source pari a $V_{GS} = V_i - 0$, quindi nel caso peggiore di 24 V.

Occorre assicurarsi che sia verificata la disuguaglianza:

$$V_{bs}p\% \geq V_{GS,max} \quad (3.1)$$

La percentuale che compare nell'espressione serve per garantire un margine di sicurezza sulla robustezza del dispositivo, scegliendo un componente che ha una V_{bs} sovrastimata rispetto al valore idealmente richiesto.

Questo procedimento, noto come *derating* è tanto più restrittivo quanto più l'applicazione è critica.

Nel nostro caso possiamo effettuare un derating del 10%, quindi scegliere una MOSFET che abbia una tensione di rottura superiore a:

$$V_{bs} \geq \frac{24}{0.90} \cong 27 \text{ V}$$

Per quanto riguarda la corrente massima, essendo l'interruttore in serie all'induttore, occorre porre che:

$$I_{D,on}p\% \geq I_{o,max} + \frac{\Delta I_L}{2} \quad (3.2)$$

dove si è previsto nuovamente un derating del componente.

Ricordando che:

$$I_{o,max} = \frac{P}{V_{o,min}} = \frac{P}{0.95V_o}$$

per l'applicazione in questione dovremo porre:

$$I_{D,on} \geq \left(\frac{10}{3.135} + \frac{1.33}{2} \right) \frac{1}{0.75} = (3.19 + 0.67) \frac{1}{0.90} \cong 4.29 \text{ A}$$

Altri aspetti da considerare sono i tempi di commutazione dell'interruttore che vanno confrontati con il periodo di commutazione del convertitore:

$$t_{on,off} \ll T_s = 5 \mu s \quad (3.3)$$

Infine, per realizzare un convertitore ad alto rendimento, occorre preoccuparsi ridurre le perdite di conduzione e dissipazione, relativamente:

$$P^{cond} = I_{D,on}^2 R_{on} \quad (3.4a)$$

$$P^{comm} = \frac{1}{2} C_{DS} V_{DS,max} \nu_s \quad (3.4b)$$

Per ottimizzare questo aspetto occorre scegliere un interruttore avente una bassa resistenza di conduzione R_{on} e una bassa capacità tra gate e source (indicata nei datasheet spesso come Reverse Transfer Capacitance).

Tra i vari candidati è stato scelto il MOSFET a canale p FDC5614P prodotto da Fairchild Semiconductor [34] le cui caratteristiche sono riportate in Tabella 3.3.

Tabella 3.3: Caratteristiche del MOSFET FDC5614P

$ V_{bd} $	60 V
$ I_{D,on} $	20 V
$t_{on,off}$	14 ns; 34 ns
R_{on}	190 m Ω
C_{DS}	39 pF

Il fatto di aver scelto un p-channel rispetto ad un n-channel non altera sostanzialmente il funzionamento del circuito, se non per il fatto che il controller che dovrà essere impiegato dovrà produrre una tensione di comando negativa e ovviamente garantire la compatibilità con la tensione di soglia che in questo caso è massimo -3 V.

Considerazioni analoghe valgono per la scelta del diodo, che deve avere una tensione di rottura della giunzione maggiore dei 27 V prima stimati, e supportare una corrente superiore a 4.29 A. Un diodo compatibile con queste richieste è il MBR540 di ON Semiconductors [35].

Controllore PWM Uno dei più semplici controllori PWM compatibili con le nostre specifiche è il TPS40200 [1] di Texas Instruments.

Si tratta più precisamente di un controllore PWM voltage mode per Buck asincroni con un ingresso da 4.5 a 52 V, una frequenza di lavoro, programmabile da 35 a 500 kHz.

In Figura 3.2 è riportata la schematizzazione dell'integrato.

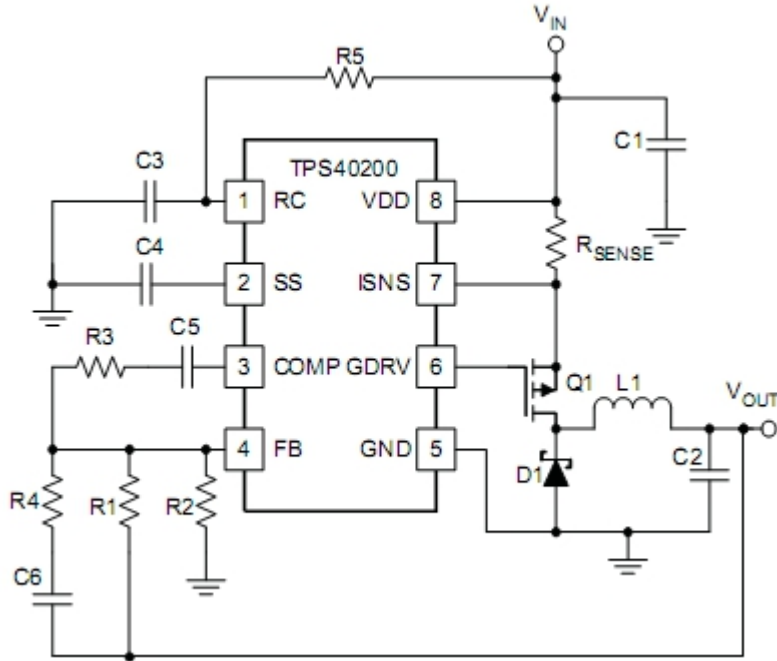


Figura 3.2: Piedinatura dell'integrato TPS40200. Immagine tratta da [1]

Riassumiamo brevemente il significato dei pin del dispositivo.

RC(1) - Questo pin permette di settare la frequenza di switching del convertitore.

La frequenza di commutazione si fissa scegliendo una resistenza R_{RC} collegata tra ingresso ed il pin RC ed una capacità C_{RC} tra RC e massa, come mostrato in Figura 3.3.

$$\nu_{sw} = \frac{1}{0.105 \times R_{RC} \Omega \times C_{RC} \Omega} \quad (3.5)$$

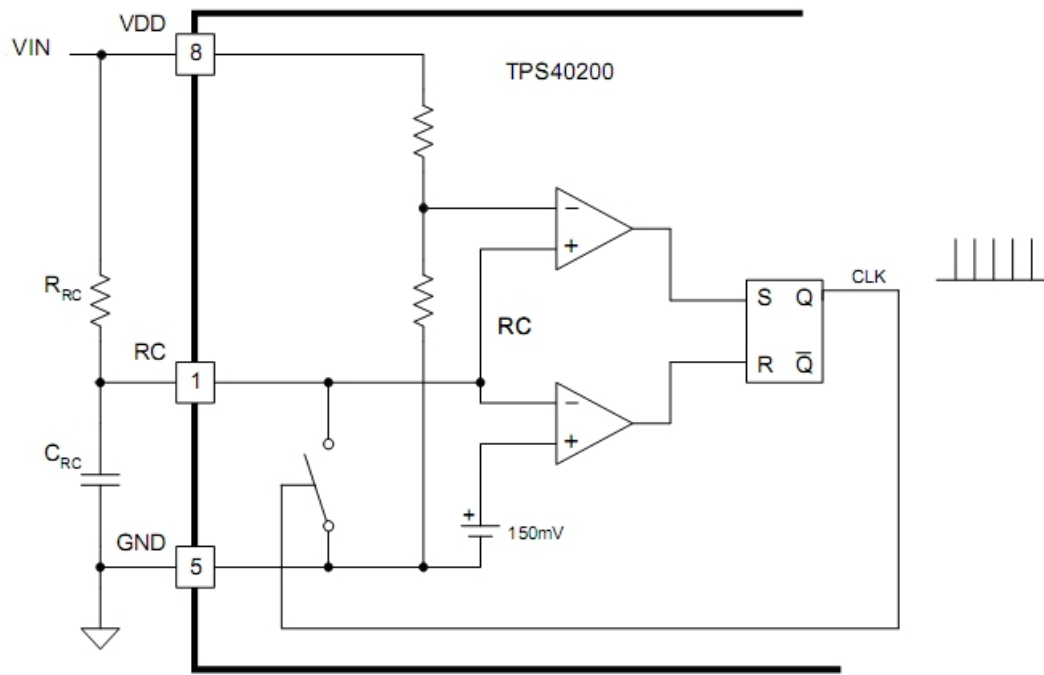


Figura 3.3: Schema di principio del generatore di dente di sega dell'integrato TPS40200. Immagine tratta da [1]

COMP(3), FB(4) - sono rispettivamente i pin di ingresso e di uscita dell'amplificatore d'errore. Si tenga conto che l'amplificatore messo a disposizione dell'integrato un prodotto guadagno larghezza di banda ad anello aperto di 3 MHz, quindi se configurato per realizzare un guadagno di 100, il polo del sistema ad anello chiuso arretrerà a 30 kHz, trovandosi quindi in piena banda passante.

Questo aspetto andrà tenuto in conto nel momento in cui si progetta la rete di controllo del convertitore.

SS(2) - il pin serve per programmare il *soft-start* del circuito, ovvero avviare il controllo con una tensione di riferimento inferiore rispetto a quella di regime per tenere conto del fatto che la tensione di uscita non è ancora aumentata fino allo stazionario desiderato.

Questa tecnica limita le sovraelongazioni dell'uscita, che si porta quindi al nominale in maniera monotona.

La programmazione avviene tramite una capacità C_{SS} tra il pin SS e massa.

La capacità aggiunta si carica esponenzialmente attraverso la resistenza interna ed il generatore V_{SST} .

Finché la tensione V_{CSS} è inferiore alla soglia di 700 mV non ci sono commutazioni.

V_{CSS} è utilizzato come riferimento quando supera 700 mV. Infine, quando V_{CSS} supera 1.4 V, il riferimento interno domina sugli altri ed ulteriori aumenti di tensioni non alterano il funzionamento.

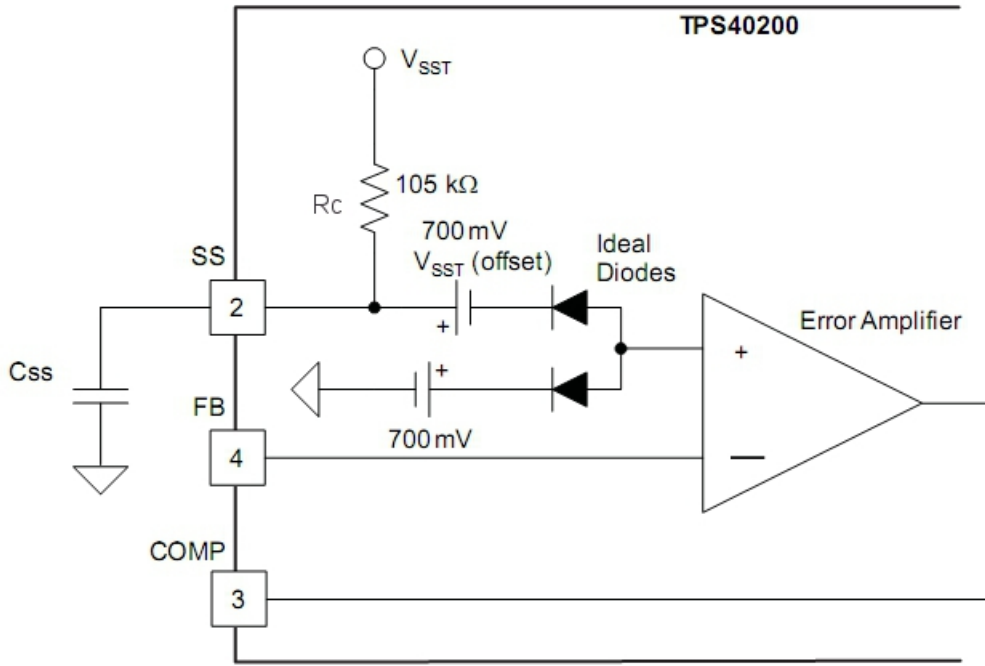


Figura 3.4: Configurazione del soft-start nell'integrato TPS40200. Immagine tratta da [1]

Il tempo di soft-start è tipicamente scelto per essere maggiore della costante di tempo del filtro LC, ovvero, scegliendo $\geq 2\pi\sqrt{LC}$.

Questo intervallo di tempo, si determina sostanzialmente a partire dalla carica esponenziale del condensatore con la resistenza R_C :

$$t_{SS} = R_C C_{SS} \log \left(\frac{V_{SST}}{V_{SST} - 1.4} \right) \quad (3.6)$$

GDRV(6) - è il pin di comando del gate di un transistor p-MOS, il cui valore tipico è tipicamente $V_{GDRV} = -8$ V.

ISNS(7) - è l'ingresso del comparatore che determina se si è in condizione di sovracorrente.

La corrente è letta inserendo una resistenza di sense tra l'alimentazione e questo pin.

In presenza di una sovracorrente il controllore scarica la capacità di soft-start interdicendo le commutazioni per un periodo prefissato, finito il quale si effettua un tentativo di accensione (Figura 3.5).

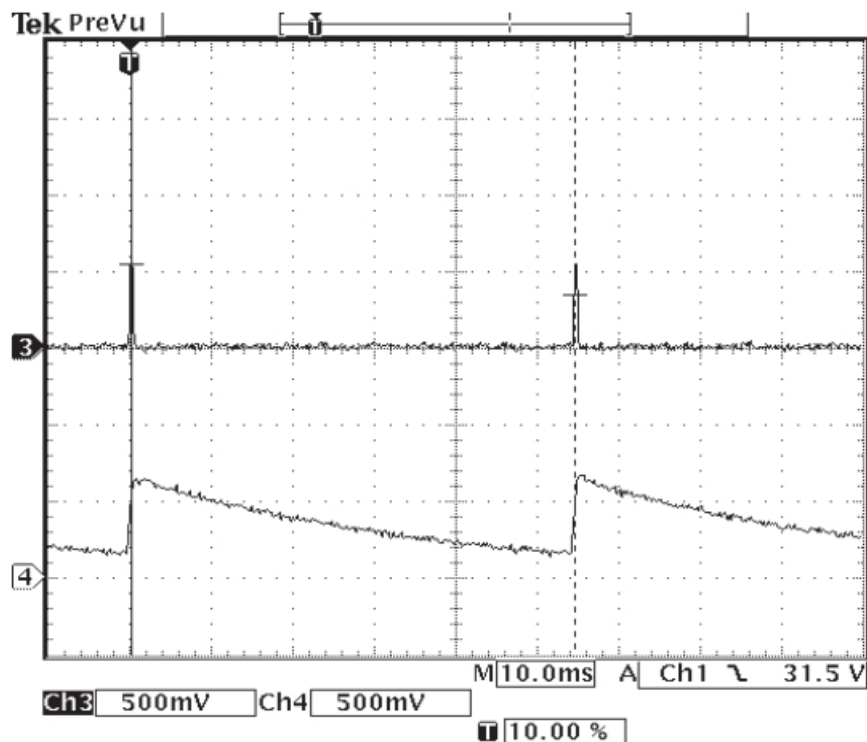


Figura 3.5: Tensione della capacità di soft-start in presenza di una sovracorrente nell'integrato TPS40200. Immagine tratta da [1]

Simulazioni Durante la progettazione di un sistema elettronico, è buona prassi eseguire delle simulazioni per verificare se le scelte operate siano effettivamente corrette.

In questo caso abbiamo scelto una simulazione circuitale utilizzando il software Orcad Capture di Cadence.

Il circuito è stato rappresentato sotto forma di schematico, andando a scegliere dalla librerie i componenti che saranno realmente impiegati, quali l'interruttore ed il diodo, e rappresentando anche i parassitismi dei componenti conservativi.

Il risultato di questa operazione è rappresentato in Figura 3.6.

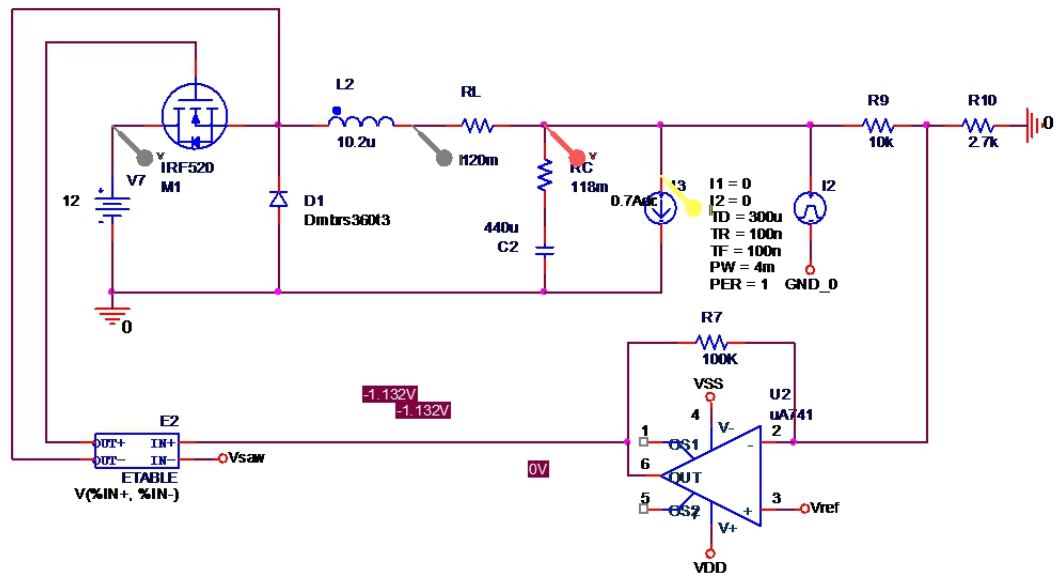


Figura 3.6: Rappresentazione schematica del circuito progettato in Orcad Capture

In Figura 3.7 sono riportate le forme d'onda del Buck quando in ingresso è forzato con una tensione di 12 V ed un carico di correnti di 0.7 A, quando è reazionato con un solo guadagno di 10.

Dai dettagli riportati in Figura si può verificare la compatibilità dei ripple di tensione e corrente con i valori previsti.

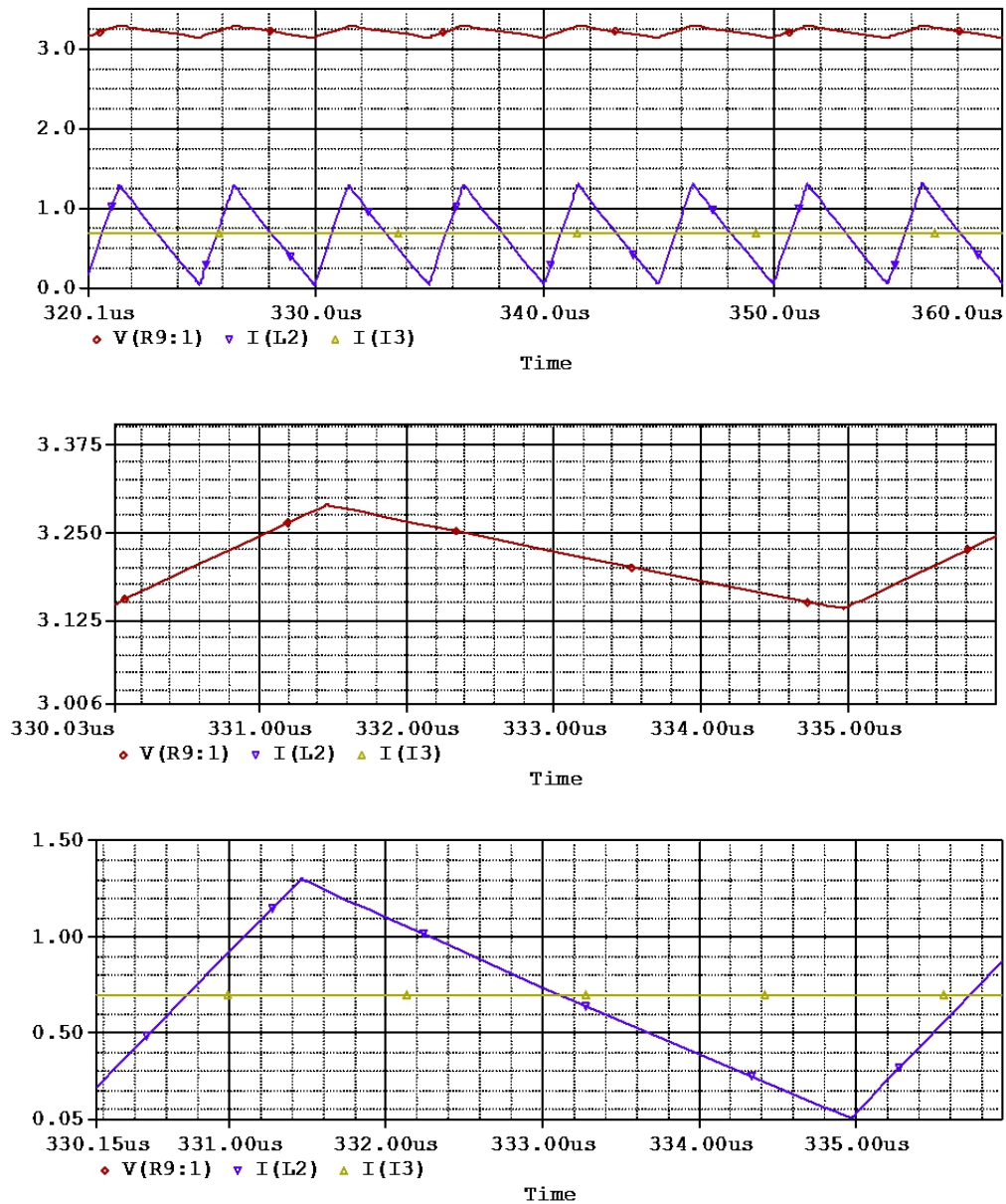


Figura 3.7: Forme d'onda del convertitore Buck con relativi dettagli: tensione di uscita - rosso; corrente di induttore - viola; carico di uscita - giallo

Osserviamo come il ripple della tensione di uscita abbia la stessa forma della corrente di interruttore.

Il fenomeno si giustifica osservando che il contributo al ripple è praticamente tutto dovuto all'alta resistenza serie del condensatore.

3.1.2 Modello

Gli Esempio 1.6 e 1.7 ci hanno permesso di ottenere un modello del primo ordine della cella di potenza Buck, valido quando si trascurano i parassitismi dei componenti conservativi.

Come ricordato nel primo capitolo però, una analisi corretta deve tenere conto quantomeno della loro resistenza serie: R_L per l'induttore e R_C per il condensatore.

In CCM, durante la fase T_{on} il circuito completo diventa allora quello mostrato in Figura 3.8a. Durante la fase T_{off} , resta valido a patto di porre $V_i = 0$.

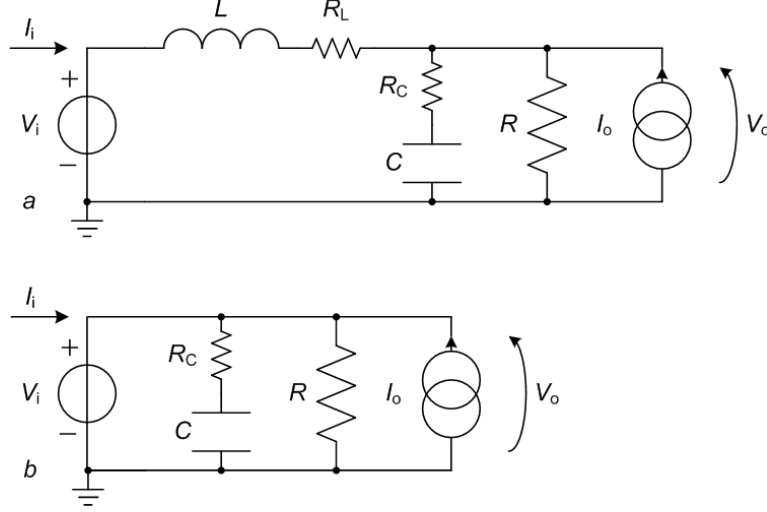


Figura 3.8: Schematizzazione della cella di potenza Buck comprensiva di parassitismi valida nel T_{on} : a) caso CCM; b) caso DCM.

Senza ripetere nuovamente tutti i calcoli, limitiamoci ad impostare le equazioni che governano il sistema:

- bilancio alla maglia di ingresso: $V_i - V_L - V_{R_L} - V_C - V_{R_C} = 0$;
- bilancio al nodo del condensatore: $I_L - I_C - I_R + I_o = 0$;
- corrente di condensatore: $I_C = C\dot{V}_C$;
- tensione sulla ESR_C : $V_{R_C} = C\dot{V}_C R_C$.
- tensione sulla ESR_L : $V_{R_L} = I_L R_L$;

Le equazioni valide nel T_{on} e nel T_{off} sono rispettivamente:

$$\begin{pmatrix} \dot{I}_L \\ \dot{V}_C \end{pmatrix} = \begin{pmatrix} -\frac{RR_C + RR_L + R_C R_L}{L(R + R_C)} & -\frac{R}{L(R + R_C)} \\ \frac{R}{C(R + R_C)} & -\frac{1}{C(R + R_C)} \end{pmatrix} \begin{pmatrix} I_L \\ V_C \end{pmatrix} + \begin{pmatrix} \frac{1}{L} \frac{RR_C}{R + R_C} & \frac{1}{L} \\ -\frac{1}{L} \frac{R}{R + R_C} & 0 \end{pmatrix} \begin{pmatrix} I_o \\ V_i \end{pmatrix}$$

$$\begin{pmatrix} I_i \\ V_o \end{pmatrix} = \begin{pmatrix} \frac{1}{R + R_C} & 0 \\ \frac{RR_C}{R + R_C} & \frac{R}{R + R_C} \end{pmatrix} \begin{pmatrix} I_L \\ V_C \end{pmatrix} + \begin{pmatrix} 0 & 0 \\ -\frac{RR_C}{R + R_C} & 0 \end{pmatrix} \begin{pmatrix} I_o \\ V_i \end{pmatrix}$$

$$\begin{pmatrix} \dot{I}_L \\ \dot{V}_C \end{pmatrix} = \begin{pmatrix} -\frac{RR_C + RR_L + R_C R_L}{L(R + R_C)} & -\frac{R}{L(R + R_C)} \\ \frac{1}{C(R + R_C)} & -\frac{1}{C(R + R_C)} \end{pmatrix} \begin{pmatrix} I_L \\ V_C \end{pmatrix} + \begin{pmatrix} \frac{1}{L} \frac{RR_C}{R + R_C} & 0 \\ -\frac{1}{L} \frac{R}{R + R_C} & 0 \end{pmatrix} \begin{pmatrix} I_o \\ V_i \end{pmatrix}$$

$$\begin{pmatrix} I_i \\ V_o \end{pmatrix} = \begin{pmatrix} 1 & 0 \\ \frac{RR_C}{R + R_C} & \frac{R}{R + R_C} \end{pmatrix} \begin{pmatrix} I_L \\ V_C \end{pmatrix} + \begin{pmatrix} 0 & 0 \\ -\frac{RR_C}{R + R_C} & 0 \end{pmatrix} \begin{pmatrix} I_o \\ V_i \end{pmatrix}$$

Ponendo $R_C = 0 = R_L$ è semplice verificare che questi risultati sono concordi con quelli già presentati nell'Esempio 1.7.

Possiamo ora mediare la matrice B (l'unica che differisce nei i due periodi):

$$\bar{B} = \begin{pmatrix} \frac{1}{L} \frac{RR_C}{R + R_C} & \frac{d}{L} \\ -\frac{1}{L} \frac{R}{R + R_C} & 0 \end{pmatrix}$$

e linearizzarla, avendo indicato con i termini d e V_i all'interno della matrice i valori stazionari di duty cycle e dell'ingresso in tensione:

$$B = \begin{pmatrix} \frac{1}{L} \frac{RR_C}{R + R_C} & \frac{d}{L} & \frac{V_i}{L} \\ -\frac{1}{L} \frac{R}{R + R_C} & 0 & 0 \end{pmatrix}$$

Con i valori numerici della Tabella e con l'ausilio di Matlab, abbiamo definito la procedura, riportata in Codice 3.2, che determina le funzioni di trasferimento significative del convertitore.

```

1  % Modello state-space averaging del Buck
2  % u1 = IL; u2 = VC;
3  % x1 = Io; x2 = Vi;
4  % y1 = Ii; y2 = Vo;
5  Vi = 18; Io = 1.5;
6  C = 440e-6; Rc = 118e-3;
7  L = 10.2e-6; Rl = 120e-3;
8  Vo = 3.3;
9  R = Vo/Io;
10 d = Vo/Vi;
11
12 A1 = 1/(R+Rc) * [ -1/L*(R*Rc + R*Rl + Rc*Rl) -1/L*R; R/C -1/C ];
13 B1 = [1/L*(R*Rc)/(R+Rc) 1/L; R/C/(R+Rc) 0];
14 C1 = [1 0; (R*Rc)/(R+Rc) R/(R+Rc)];
15 D1 = [0 0; -(R*Rc)/(R+Rc) 0];
16
17 A2 = 1/(R+Rc) * [ -1/L*(R*Rc + R*Rl + Rc*Rl) -1/L*R; R/C -1/C ];
18 B2 = [1/L*(R*Rc)/(R+Rc) 0; R/C/(R+Rc) 0];
19 C2 = [1 0; (R*Rc)/(R+Rc) R/(R+Rc)];
20 D2 = [0 0; -(R*Rc)/(R+Rc) 0];
21
22 Am = A1; %Infatti A1 = A2
23 Bm = B1*d + B2*(1 - d);
24 Cm = C1; %Infatti C1 = C2
25 Dm = D1; %Infatti D1 = 5D2
26
27 Vp = 0.1*Vi;
28 Al = Am;
29 Bl = [Bm [Vi/L/Vp; 0]];
30 Cl = Cm;
31 Dl = [Dm [0; 0]];
32
33 % Modello state space.
34 S = ss(Al, Bl, Cl, Dl, 'statename', {'IL' 'VC'},
35       'inputname', {'Io', 'Vi', 'Vctrl'}, 'outputname', {'Ii', 'Vo'});
36
37 % Matrice delle funzioni di trasferimento.
38 H = tf(S);

```

Codice 3.2: Procedura Matlab per costruire il modello state-space averaged del Buck

Il modello valido nel DCM, che considera anche i parassitismi è riportato in Figura 3.8b.

La scrittura delle funzioni di trasferimento del sistema è immediata poiché possiamo ignorare la tempo-varianza come spiegato nella Sezione 1.1.6.

3.2 Programmazione del filtro

Una volta modellato il circuito su tutta l'area di funzionamento occorre determinare il controllo su un set di punti di lavoro ritenuti particolarmente significativi.

Questa procedura può essere schematizzata con il diagramma di flusso riportato in Figura 3.9.

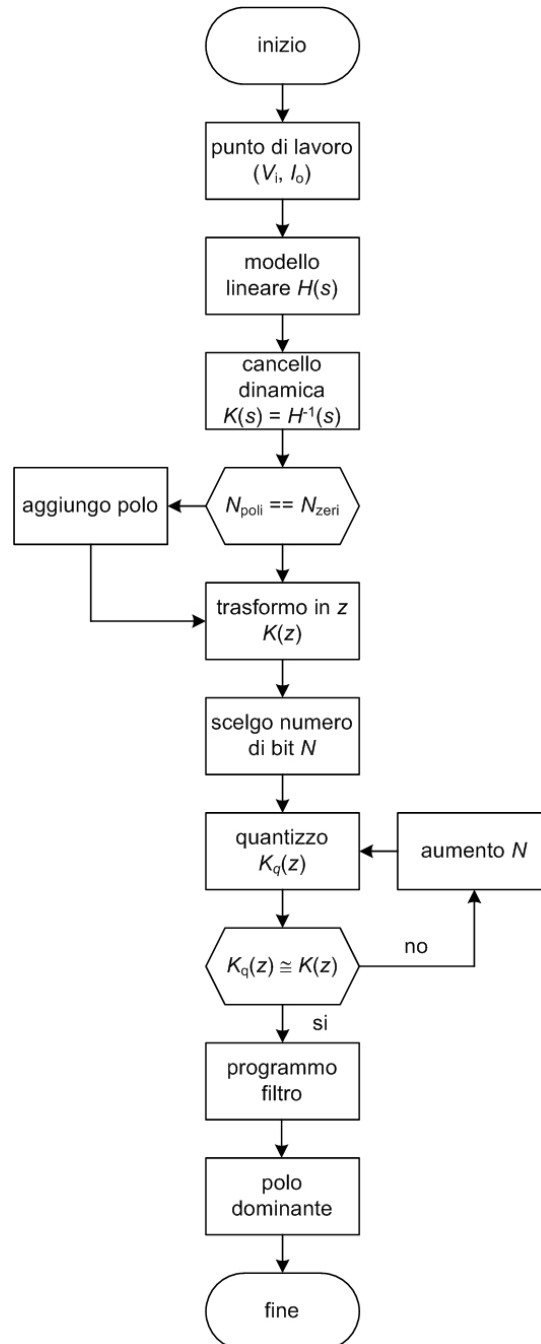


Figura 3.9: Diagramma di flusso della progettazione della rete di controllo

Si calcola la funzione di trasferimento $K(s)$ del filtro come l'inverso di quella della cella di po-

tenza nel punto in esame, e si passa poi alla sua equivalente discretizzata $K(z)$ con un metodo di trasformazione opportuno.

Osserviamo che nel nostro caso la cella di potenza ha due poli ed uno zero, pertanto il filtro avrà due zeri ($N_z = 2$) ed un polo ($N_p = 1$), cosa normalmente impossibile da ottenere con un filtro analogico.

Durante la fase di digitalizzazione bisogna tenere conto che l'impiego di una trasformazione approssimata, come ad esempio il metodo bilineare di Tustin, nel caso in esame $N_p < N_z - 1$, porta alla comparsa di uno polo aggiuntivo alla frequenza di campionamento.

Tale frequenza critica dà un contributo non trascurabile sul margine di fase del sistema.

Due sono le alternative da preferirsi: o si utilizza la trasformazione esatta, oppure volendo usare Tustin si inserisce un polo ad alta frequenza prima di eseguire il passaggio $s \rightarrow z$. Viene poi la parte di quantizzazione con il metodo descritto ed il posizionamento del polo dominante e del guadagno in continua per ottenere il guadagno d'anello desiderato.

A titolo di esempio abbiamo scelto due punti significati: una condizione in CCM $I_o = 1.5$ A, ed una condizione in DCM $I_o = 0.5$ A, mantenendo fissa la tensione di ingresso a $V_i = 18$ V.

3.2.1 Filtro per il CCM

Nel punto di lavoro (18 V, 1.5 A), la cella di potenza ha funzione di trasferimento:

$$H(s) = \frac{5.2E^{-4}s + 10}{4.5E^{-9}s^2 + 1.1E^{-4} + 1} \quad (3.7)$$

quindi un guadagno in continua di 10, una coppia di poli complessi-coniugati a 2380 Hz ($s_{p1,2} = 12200 \pm 8620j$) ed uno zero reale a 3070 Hz ($s_z = 19300$ rad/s).

Il dettaglio del diagramma di bode e la mappa di poli e zeri in questo punto di lavoro è riportata in Figura 3.10.

Per cancellare la dinamica del convertitore, definiamo una feedback esterno con una funzione di trasferimento tale che:

- i suoi poli siano gli zeri di H ;
- i suoi zeri siano i poli di H ;
- abbia guadagno in continua unitario.

La funzione di trasferimento con queste caratteristiche è:

$$K(s) = \frac{4.5E^{-9}s^2 + 1.1E^{-4} + 1}{5.2E^{-4}s + 10} \quad (3.8)$$

Osserviamo che questa funzione di trasferimento ha due zeri ed un polo (Figura 3.11).

Scegliamo pertanto di posizionare un polo a cinque volte la frequenza di commutazione, ottenendo così:

$$K'(s) = \frac{4.5E^{-9}s^2 + 1.1E^{-4} + 1}{8.3E^{-12}s^2 + 5.2E^{-5}s + 1} \quad (3.9)$$

In Figura 3.12 è mostrato il digramma di Bode prodotto delle due funzione, dal quale si verifica effettivamente è costante con la frequenza.

L'effetto del polo in alta frequenza altera infatti il guadagno solo di 0.05 dB e la fase di 6 gradi.

Passiamo ora nel dominio della trasformata \mathbb{Z} , utilizzando il metodo approssimato di Tustin per la conversione:

$$K(z) = \frac{32.89z^2 - 61.94z + 29.22}{z^2 - 27.83E^{-2}z - 0.80} \quad (3.10)$$

L'ultimo passo prima della programmazione della rete di controllo, è quello determinare le parole digitali da utilizzare, come descritto nel capitolo precedente.

Ricordiamo però che gli MDAC scelti hanno una resistenza di ingresso che ha una tolleranza in generale molto alta e che quindi occorre ricorrere ad una tecnica di correzione digitale.

Per prima cosa misuriamo le impedenze di ingresso, i cui valori sono tabulati in 3.4.

Tabella 3.4: Valori misurati delle resistenze di ingresso agli MDAC

R_{fa}	12735 Ω
R_{1a}	12811 Ω
R_{2a}	12783 Ω
R_{0b}	12648 Ω
R_{1b}	12721 Ω
R_{2b}	12820 Ω

Come si osserva, la tolleranza sul valore nominale di 12 k Ω è inferiore al 7%, sebbene il costruttore non garantisca un valore inferiore al 25%.

Durante la fase di quantizzazione terremo conto dei valori misurati e determineremo dei coefficienti della funzione quantizzata tali che, con i valori misurati delle resistenze, la funzione complessiva sia quella desiderata.

I coefficienti ottenuti dalla procedura di quantizzazione sono riportati in Tabella 3.5.

Tabella 3.5: Coefficienti di $K_q(z)$ per il CCM

fa	21161.281947 Ω	50.150553 μS	2465	1001 1010 0001	+1
1a	760490.666667 Ω	1.403809 μS	69	0000 0100 0101	-1
2a	26470.762386 Ω	40.242513 μS	1978	0111 1011 1010	-1
0a	25748.612326 Ω	8.504232 μS	418	0001 1010 0010	+1
0b	25748.612326 Ω	40.934245 μS	2012	0111 1101 1100	+1
1b	13672.321176 Ω	77.534993 μS	3811	1110 1110 0011	-1
2b	28979.426049 Ω	36.865234 μS	1812	0111 0001 0100	+1
fb	3780923.076923 Ω	0.264486 μS	13	0000 0000 1101	+1

L'effetto della programmazione di questi coefficienti, sugli MDAC che hanno i valori di resistenza interna precedentemente misurati, permette di ottenere la funzione di trasferimento ideale di Figura 3.15, che ha poli e zeri posizionati esattamente dove si voleva, ma che si discosta di qualche frazione di dB sul guadagno in continua.

Il guadagno in continua unitario della funzione di trasferimento del filtro si ottiene fissando ad

uno simultaneamente i guadagni della parte autoregressiva (conduttanza G_{a0}) e della parte a media mobile (conduttanza G_{bf}).

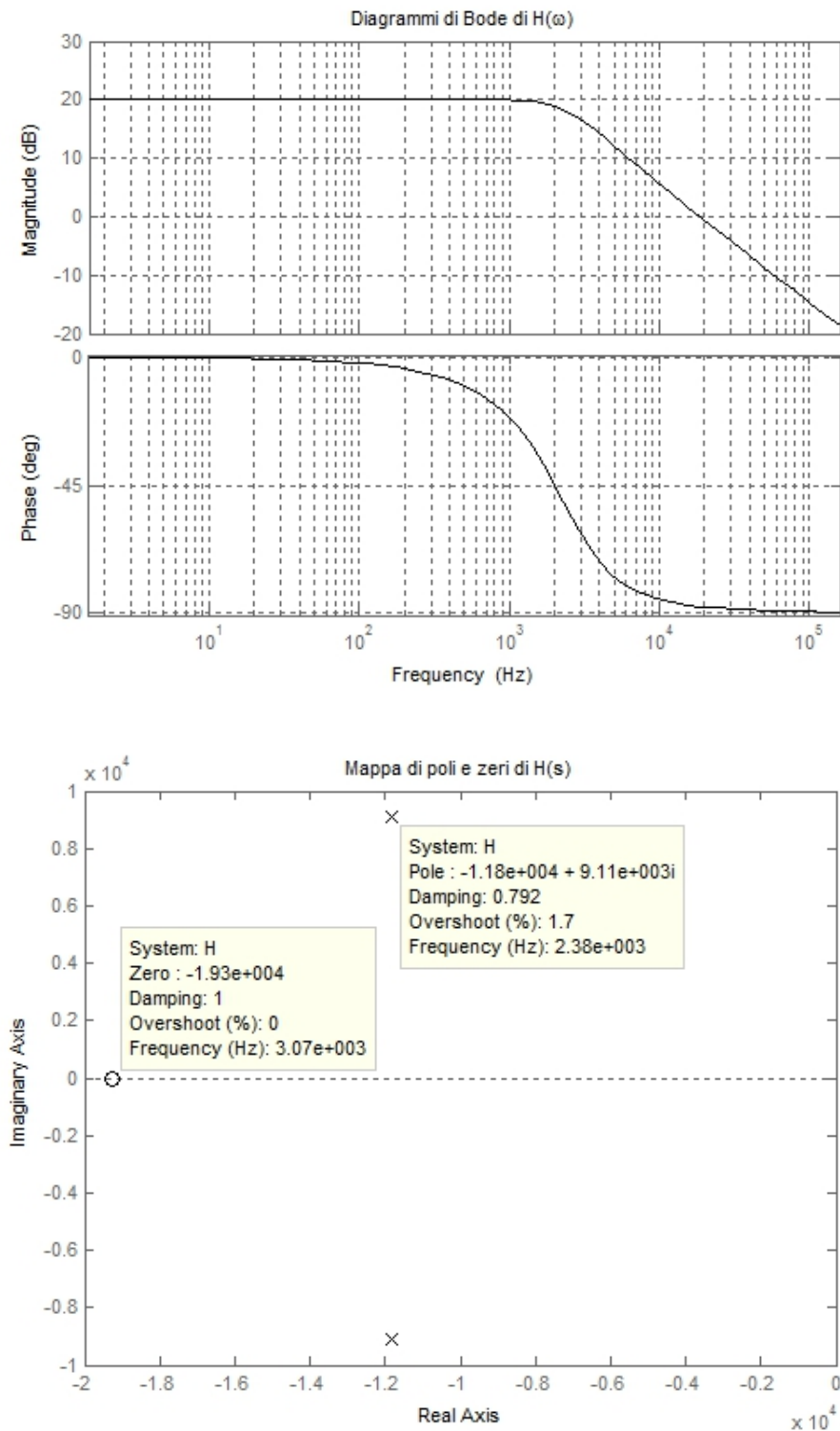


Figura 3.10: Diagramma di Bode e mappa dei poli e zeri del Buck in CCM

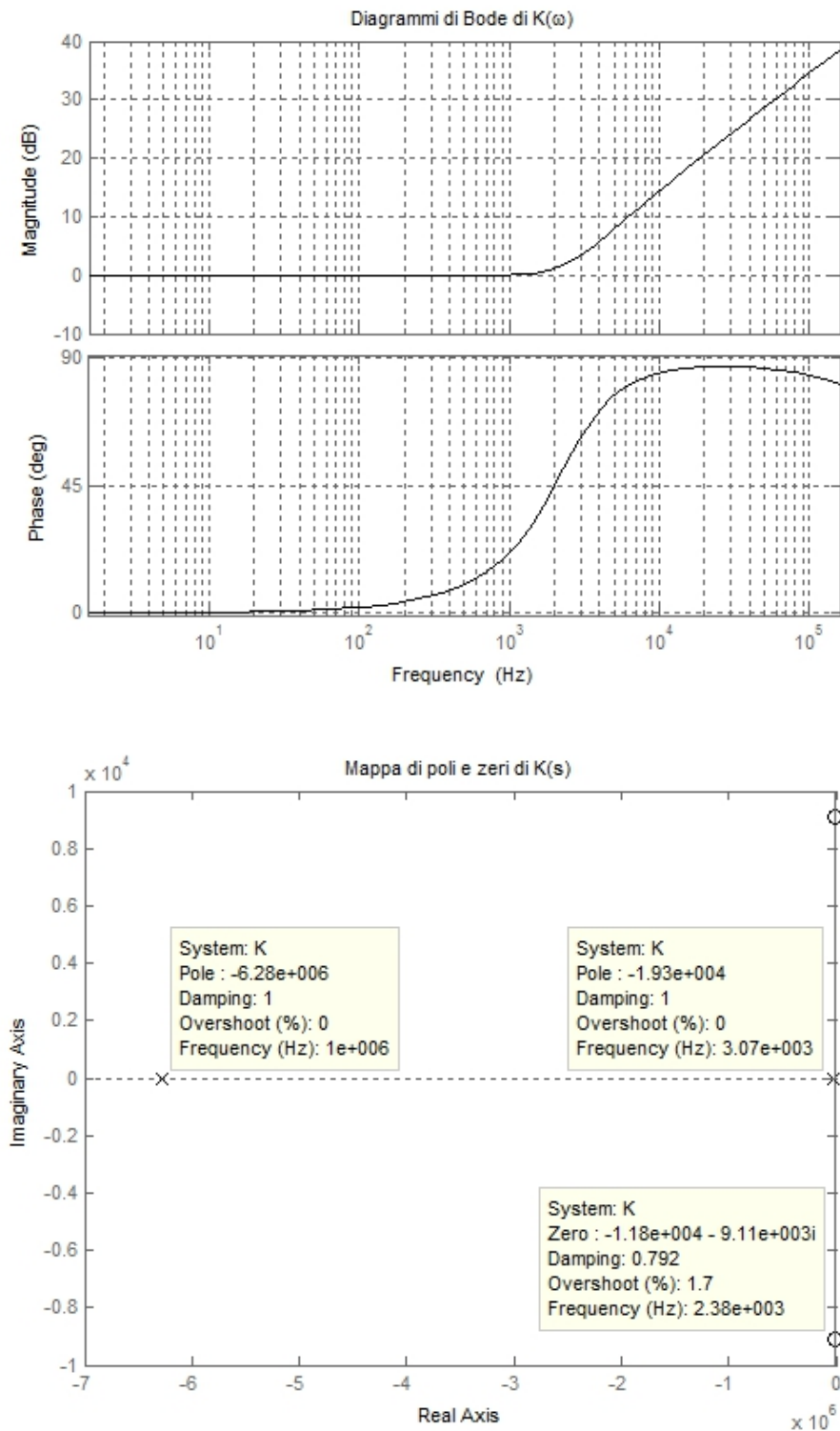


Figura 3.11: Diagramma di Bode e mappa dei poli e zeri della funzione di trasferimento in s del filtro in CCM

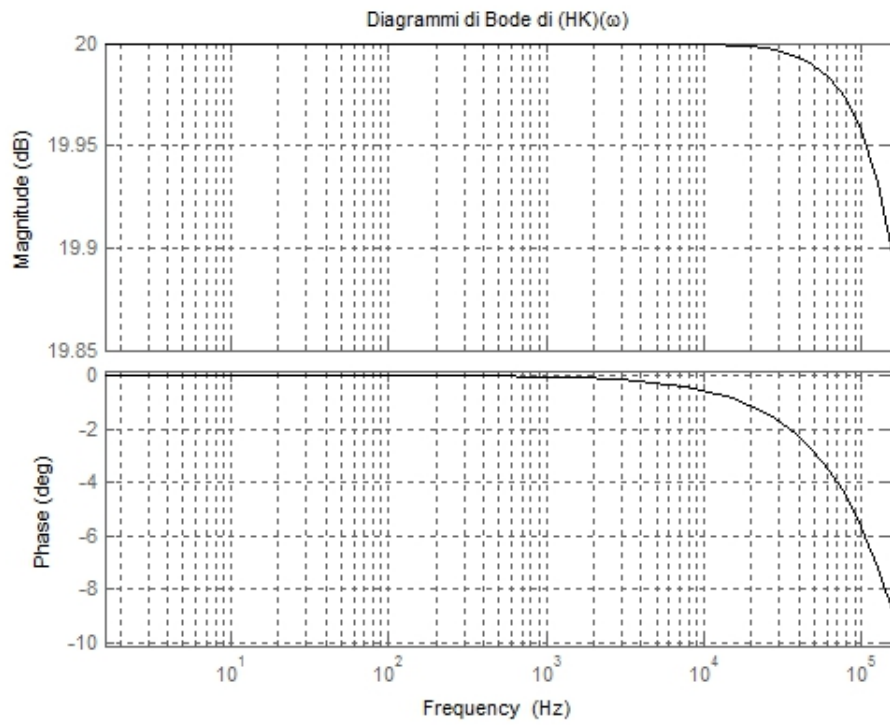


Figura 3.12: Diagramma di Bode di $(HK)(\omega)$ con la rete di reazione esterna (3.9)

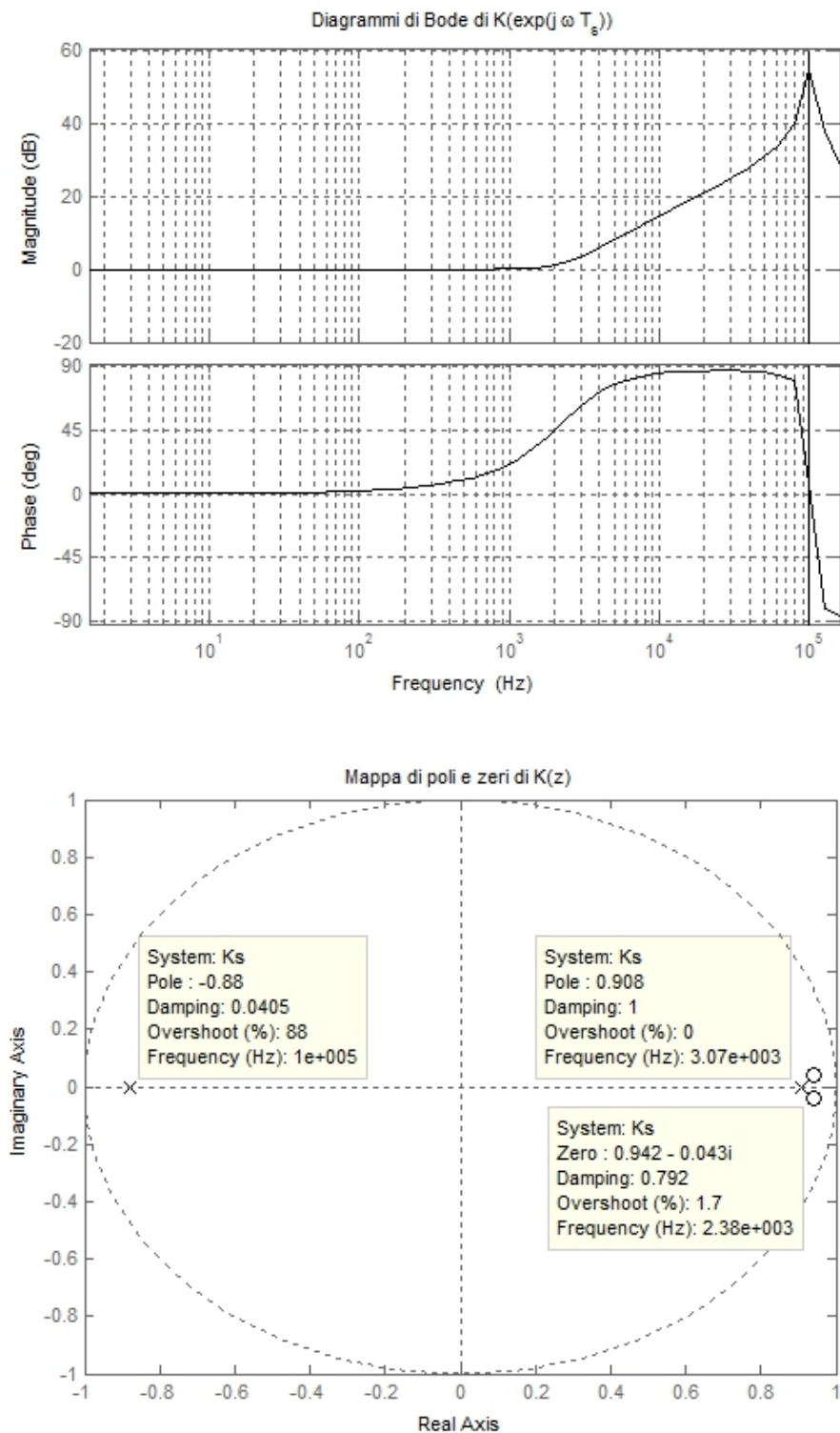


Figura 3.13: Diagramma di Bode e mappa dei poli e zeri della funzione di trasferimento in z del filtro in CCM

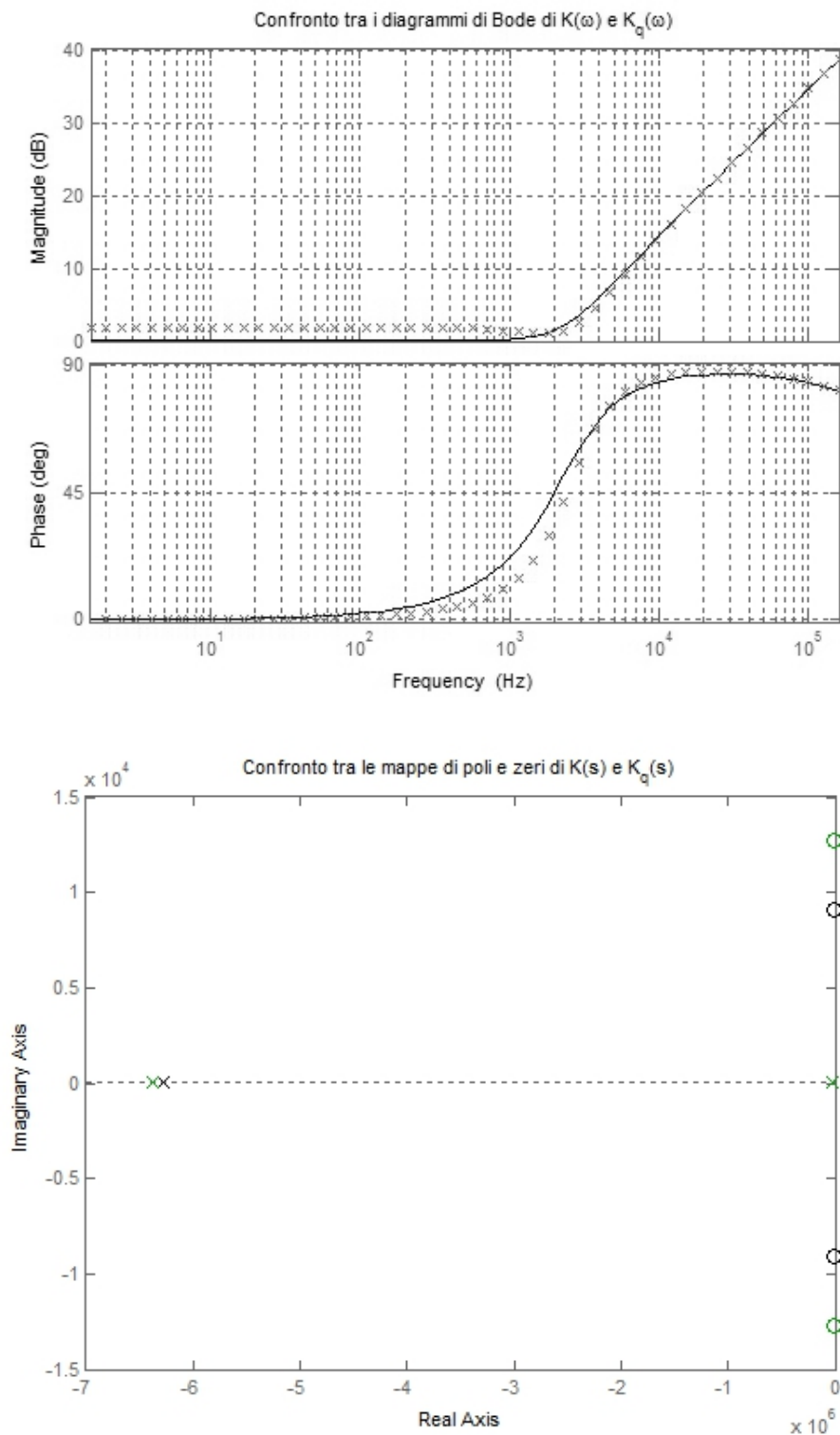


Figura 3.14: Diagramma di Bode e mappa dei poli e zeri della funzione di trasferimento in s del filtro in CCM: funzione nominale - linea continua/nero; funzione quantizzata per correggere l'errore introdotto sulla tolleranza delle resistenze - crocette/grigio.

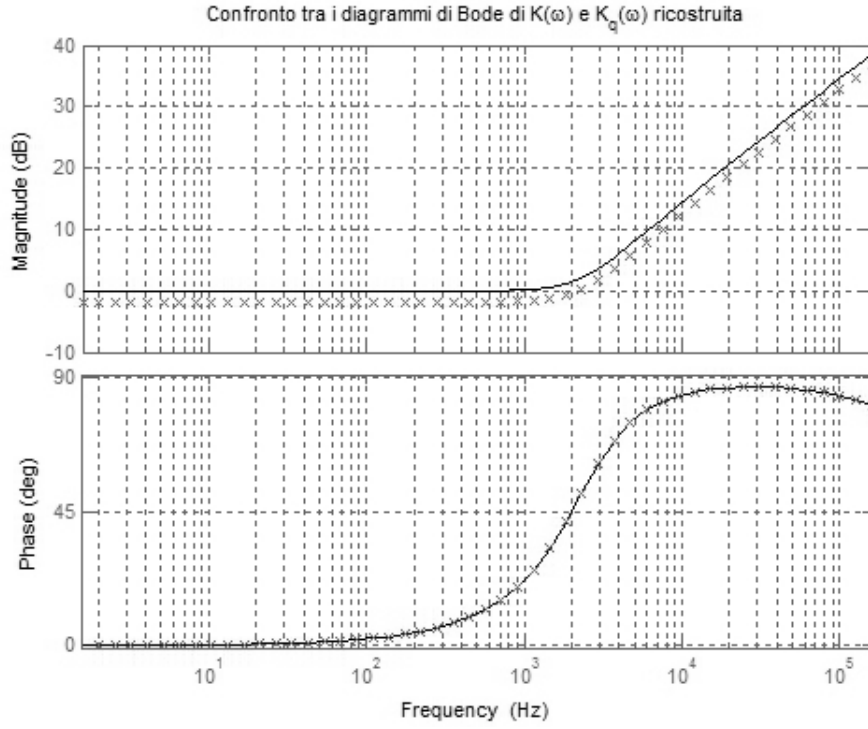


Figura 3.15: Diagramma di Bode della funzione di trasferimento in s del filtro in CCM: funzione nominale - linea continua/nero; funzione con correzione digitale - crocette/grigio.

3.2.2 Filtro per il DCM

Nel punto di lavoro (18 V, 0.5 A), la cella di potenza ha funzione di trasferimento:

$$H(s) = \frac{6.0E^4 s + 11.5}{3.0E^3 s + 1} \quad (3.11)$$

quindi un guadagno in continua di 11.5, un polo semplice a 54 Hz ($s_p = 338$ rad/s) ed uno zero reale a 3070 Hz ($s_z = 19300$ rad/s).

Il dettaglio del diagramma di bode e la mappa di poli e zeri in questo punto di lavoro è riportata in Figura 3.16.

La funzione di trasferimento che cancellerebbe la dinamica della cella è mostrata in Figura 3.17, ed ha equazione:

$$K(s) = \frac{3.0E^3 s + 1}{5.2E^5 s + 1} \quad (3.12)$$

Come prima, dobbiamo programmare il filtro per correggere digitalmente la discrepanza tra i valori delle resistenze interni agli MDAC.

La funzione di trasferimento che effettua questa correzione ha un polo ad una frequenza ancora più bassa dei 54 Hz di partenza.

L'errore di quantizzazione in questa regione del piano è talmente alto che non si riesce a sintetizzare un filtro stabile ed a sfasamento minimo nemmeno con un numero di bit superiore.

Questa forte discrepanza è mostrata in Figura 3.18, dalla quale si evince che l'algoritmo di quantizzazione posiziona sempre lo zero nell'origine.

La prima frequenza raggiungibile risulta essere 200 Hz, per questo motivo si è scelto di realizzare la funzione di trasferimento:

$$K(s) = \frac{15.34s + 1.888E^4}{s + 1.928E^4} \quad (3.13)$$

In Figura 3.19 è mostrato il digramma di Bode prodotto delle due funzioni.

L'effetto della cancellazione non perfetta si manifesta con un dislivello nel modulo di circa 10 dB e con una differenza di fase di circa 30 gradi.

Passiamo ora nel dominio della trasformata \mathbb{Z} , utilizzando il metodo approssimato di Tustin per la conversione:

$$K(z) = \frac{14.67z - 14.58}{z - 0.9081} \quad (3.14)$$

I coefficienti ottenuti dalla procedura di quantizzazione sono riportati in Tabella 3.6.

Tabella 3.6: Coefficienti di $K_q(z)$ per il DCM

fa	14933.455482 Ω	71.065267 μS	3493	1101 1010 0101	+1
1a	16444.329677 Ω	64.921061 μS	3191	1100 0111 0111	-1
2a	0.000000 Ω	- μS	0	0000 0000 0000	0
0a	27352.802534 Ω	6.144206 μS	302	0001 0010 1110	+1
0b	27352.802534 Ω	38.533529 μS	1894	0111 0110 0110	+1
1b	27525.206550 Ω	38.513184 μS	1893	0111 0110 0101	-1
2b	0.000000 Ω	- μS	0	0000 0000 0000	0
fb	49152000.000000 Ω	0.020345 μS	1	0000 0000 0001	+1

L'effetto della programmazione di questi coefficienti, sugli MDAC che hanno i valori di resistenza interna precedentemente misurati, permette di ottenere la funzione di trasferimento ideale di Figura 3.20, che ha poli e zeri posizionati esattamente dove si voleva, ma che si discosta di qualche frazione di dB sul guadagno in continua.

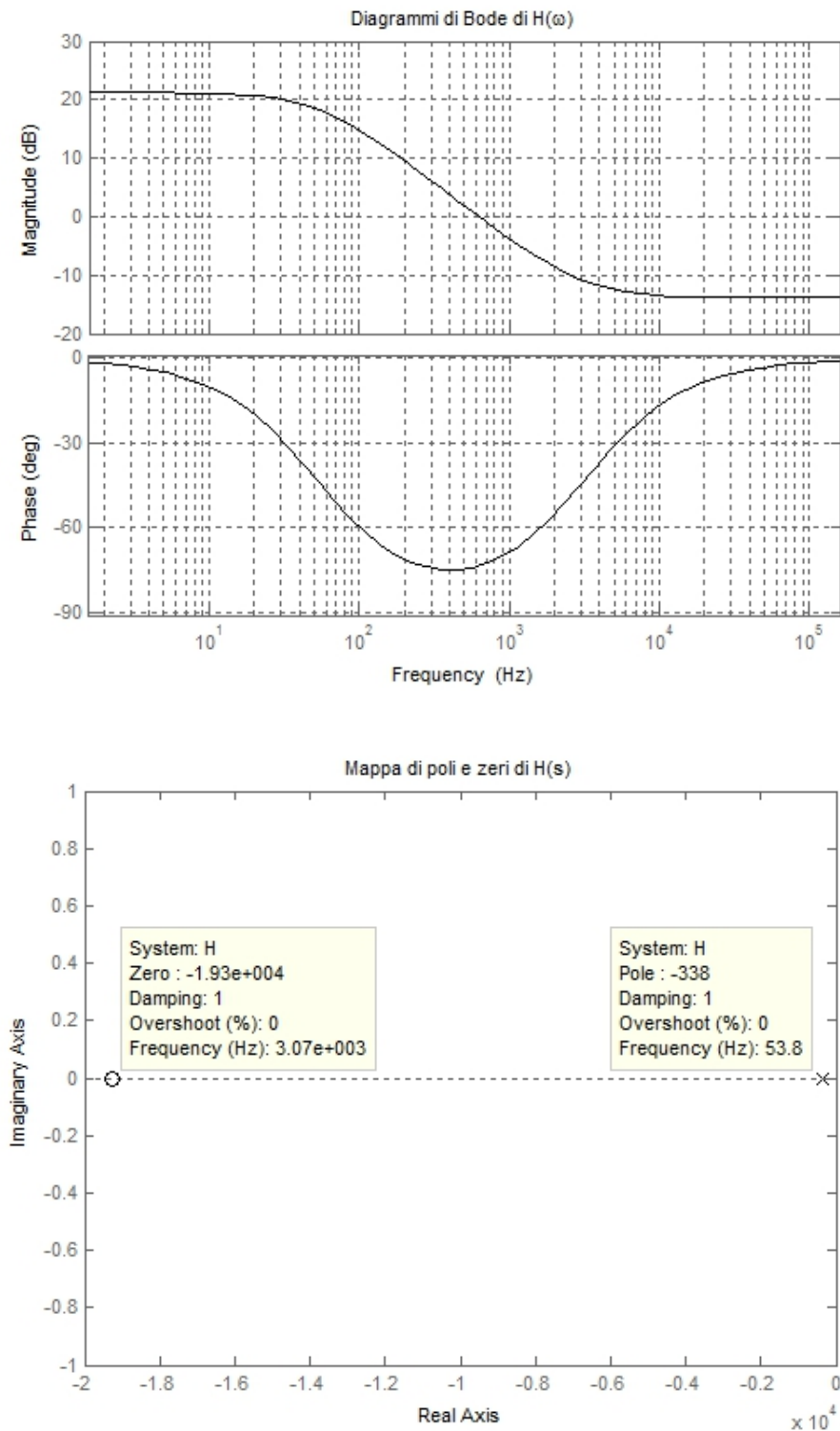


Figura 3.16: Diagramma di Bode e mappa dei poli e zeri del Buck in DCM

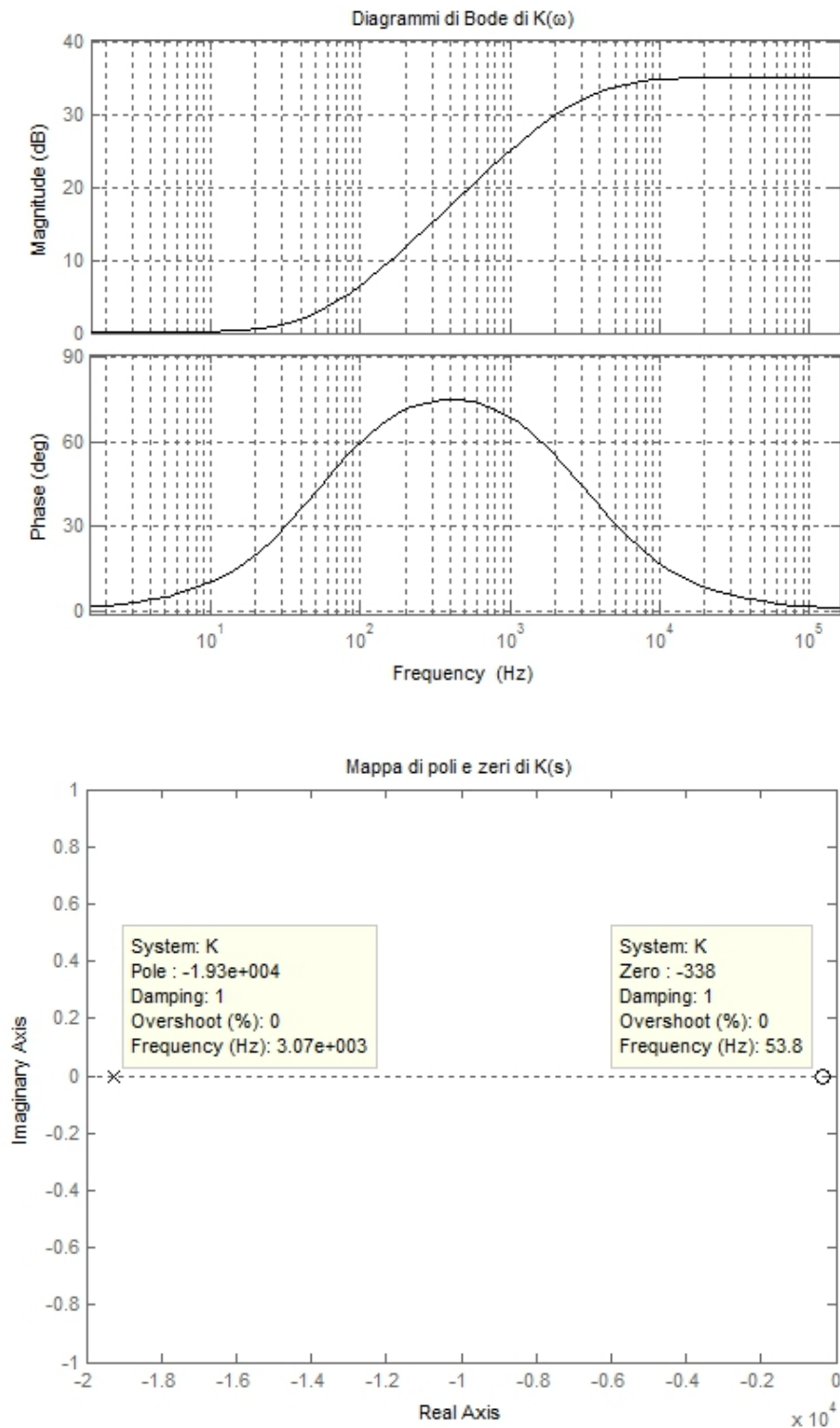


Figura 3.17: Diagramma di Bode e mappa dei poli e zeri della funzione di trasferimento in s del filtro in DCM

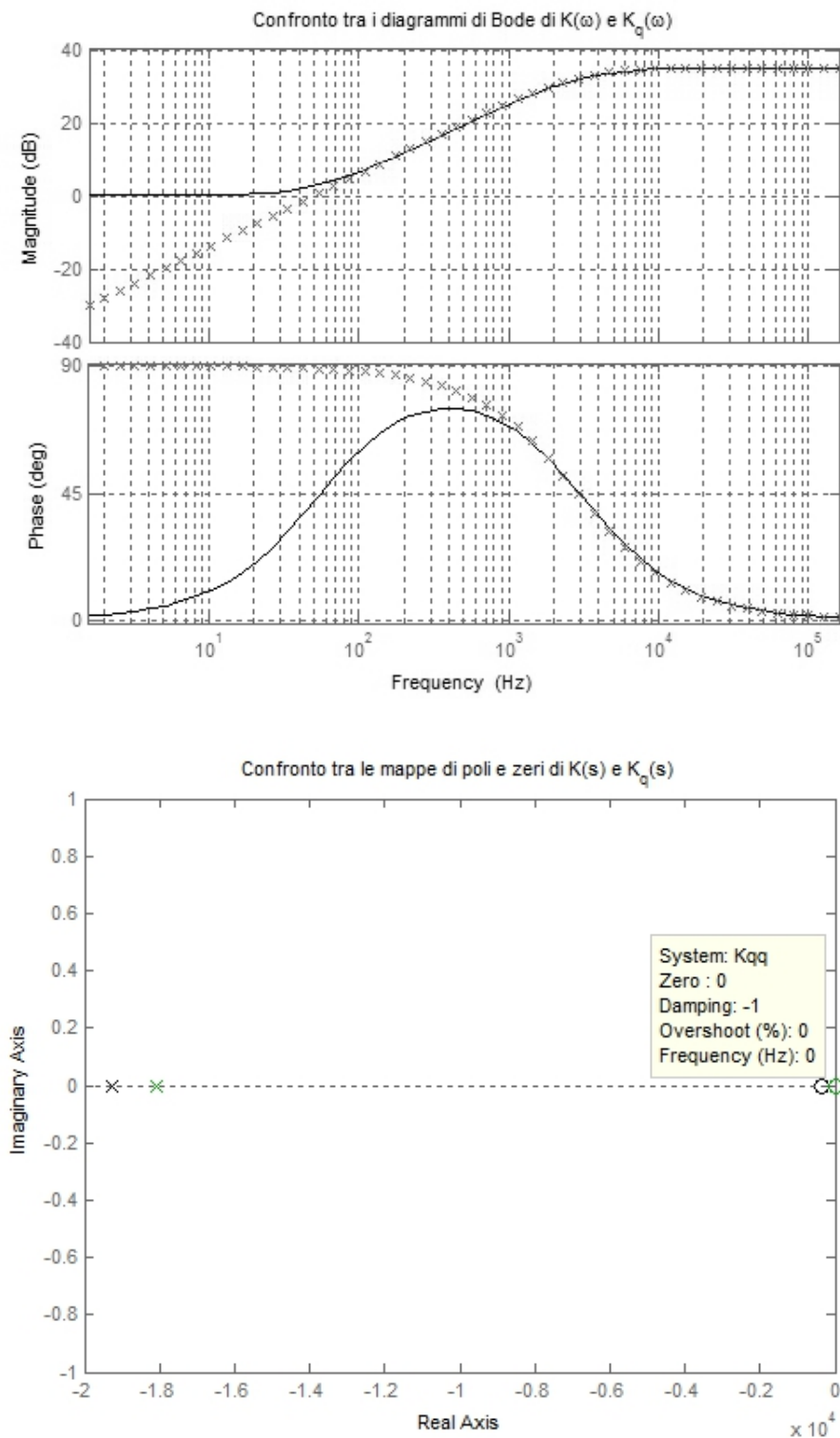


Figura 3.18: Diagramma di Bode della funzione di trasferimento in s del filtro in DCM: funzione nominale - linea continua/nero; funzione con correzione digitale - crocette/grigio.

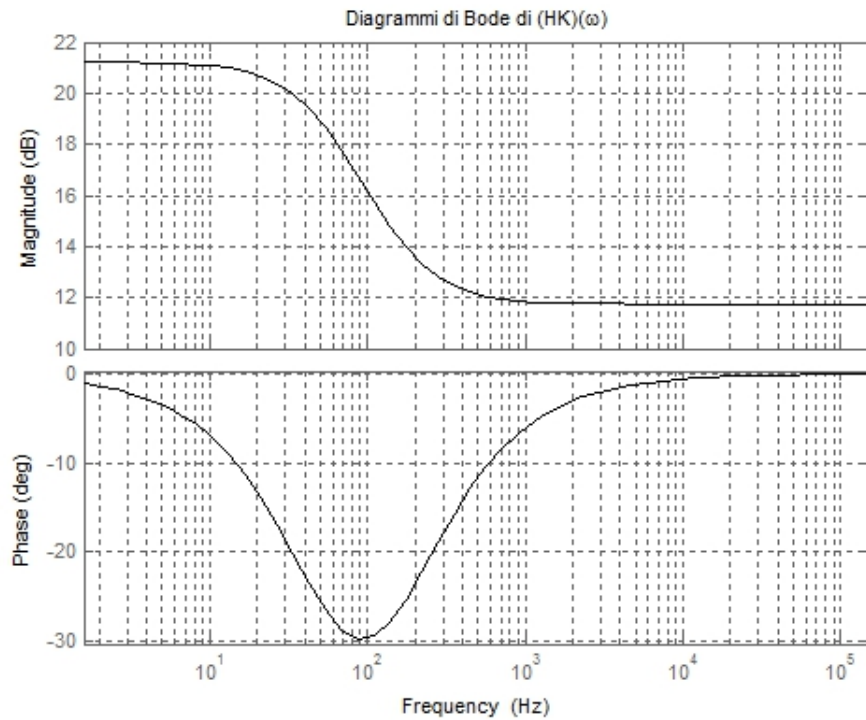


Figura 3.19: Diagramma di Bode di $(HK)(\omega)$ con la rete di reazione esterna (3.13)

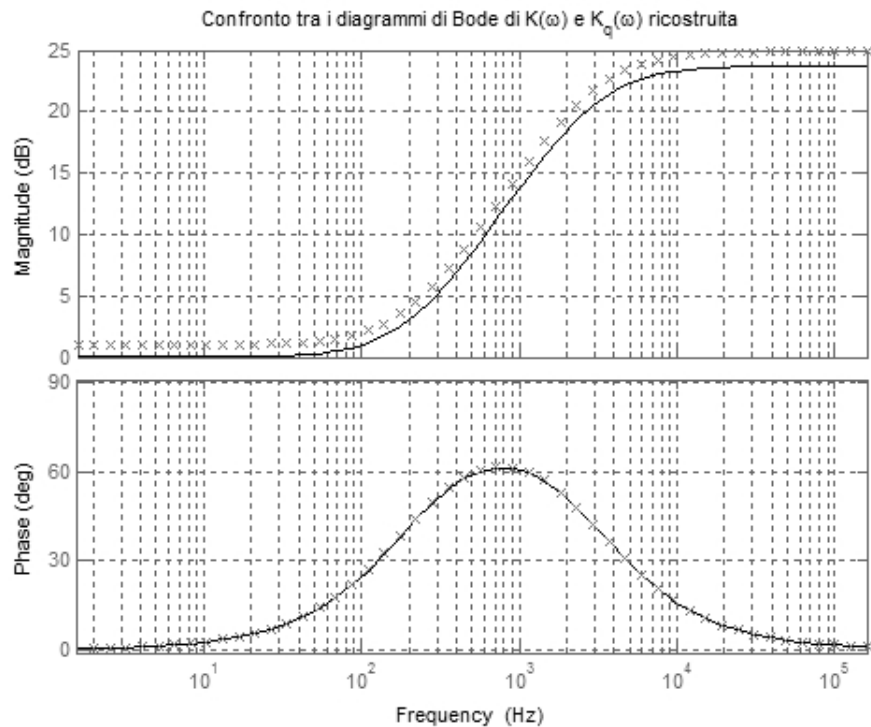


Figura 3.20: Diagramma di Bode della funzione di trasferimento in s del filtro in DCM: funzione nominale - linea continua/nero; funzione fisicamente implementata - crocette/grigio.

3.2.3 Partitore e polo dominante

Per completare la rete di reazione, restano due punti aperti: la scelta delle resistenze del partitore di tensione e il posizionamento del polo dominante.

Partitore Poste R_1 ed R_2 le resistenze del partitore di tensione, dobbiamo scegliere un coppia di valori tali che la tensione di uscita, data dalla formula:

$$V_p = \frac{R_2}{R_1 + R_2} V_o$$

sia pari nominalmente pari al valore di riferimento dell'amplificatore di errore, ovvero dobbiamo porre $V_p = 0.7$ V.

Chiamato per brevità il rapporto tra le tensioni $k = V_p/V_o = 0.21$, avremo:

$$k = \frac{R_2}{R_1 + R_2} \Rightarrow kR_1 + kR_2 = R_2 \Rightarrow R_1 = R_2 \frac{1 - k}{k} = 3.71R_2$$

Una coppia di resistenze che soddisfa questo rapporto sono $R_1 = 100$ k Ω e $R_2 = 27$ k Ω .

L'ordine di grandezza del k Ω è stato scelto per limitare la corrente che scorre nello stadio di controllo.

Amplificatore d'errore Il guadagno in continua dell'amplificatore d'errore va calcolato per soddisfare le specifiche richieste, ovvero avere il guadagno d'anello in continua $G_{loop}(0)$ maggiore o uguale a 200.

Ricordando che:

- il guadagno in continua della cella di potenza è $H(0) = 10$,
- il guadagno del partitore è 0.21,
- il guadagno in continua del filtro è 1,

possiamo porre:

$$H(0) \times V_{ref}/V_o \times K(0) \times G_\varepsilon = G_{loop}(0)$$

da cui

$$G_\varepsilon = \frac{G_{loop}(0)}{H(0) \times V_{ref}/V_o \times K(0)}$$

Polo dominante Il polo dominante è realizzato aggiungendo un condensatore sul secondo sommatore, come mostrato in Figura 3.21.

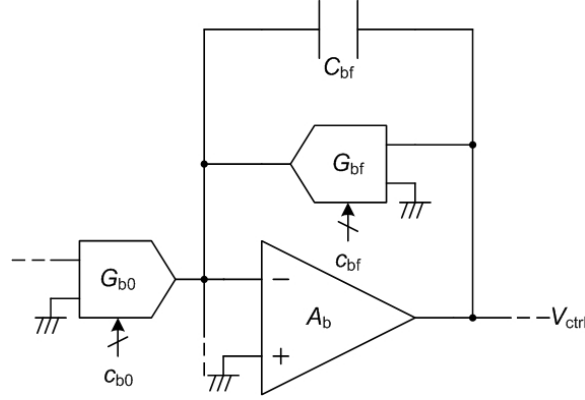


Figura 3.21: Dettaglio del filtro a capacità commutate con l'aggiunta del condensatore per sintetizzare il polo dominante

Per ottenere un prodotto guadagno larghezza di banda pari ad un ventesimo della frequenza di commutazione $GBWP = \frac{\nu_s}{20} = 10kHz$, dobbiamo calcolare la ν_p del polo dominante che rispetti la proporzione:

$$G \times \nu_p = 1 \times GBWP$$

cioè deve valere:

$$\nu_p = \frac{10E^3}{200} \cong 50Hz$$

la cui relativa pulsazione è:

$$\omega_p = 2\pi\nu_p \cong 314 \frac{rad}{s}$$

Fissata la resistenza R_{bf} la capacità da mettere sul secondo sommatore deve rispettare l'equazione

$$C_{bf} = \frac{1}{R_{bf}} \frac{1}{\omega_p}$$

3.3 Caratterizzazione in frequenza

Un importante passo per verificare la corrispondenza tra il comportamento del circuito realizzato ed il comportamento previsto dal modello è la caratterizzazione in frequenza del convertitore [36]. Questa attività non è solo di fondamentale importanza per la progettazione del singolo sistema, ma è probabilmente ancora più importante nel momento in cui si voglia progettare una rete di distribuzione DC, di cui in Figura 3.22 è riportato un esempio.

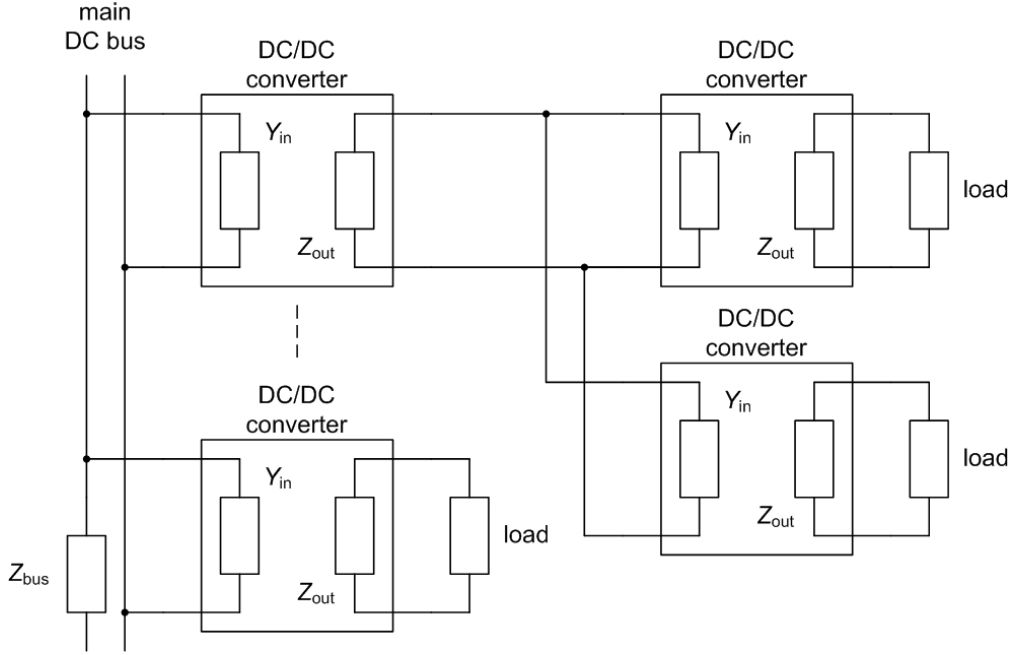


Figura 3.22: Esempio di architettura di distribuzione della potenza in DC

Infatti, la stabilità della rete dipende da:

- le caratteristiche di uscita dei generatori di tensione (parametri Z_{out}),
- le caratteristiche di ingresso dei carichi (parametri Y_{in}).

Senza addentrarci troppo nella teoria che sottende questi concetti, possiamo intuitivamente dire che più piccolo è il rapporto tra l'impedenza di uscita di uno stadio DC e l'impedenza di ingresso dello stadio a valle:

$$|M| := \frac{|Z_{out}|}{|Z_{in}|}$$

e minore è la mutua influenza dei due stadi.

Ne consegue che se i due sistemi sono singolarmente stabili, la loro interconnessione non comporta instabilità nel sistema complessivo.

Questo parametro è noto come *minor loop gain*, ed è stato introdotto in [37,38], proprio per studiare la stabilità di questi sistemi.

Nasce quindi l'esigenza di misurare tutte le funzioni di trasferimento del convertitore che sono le quattro funzioni di doppio-bipolo (Sezione 1.1.3.4), più quella controllo-uscita di triplo bipolo (Sezione 1.1.4.1) alla quale si sostituisce il guadagno d'anello quando il sistema opera ad anello

chiuso.

Le funzioni di trasferimento significative sono indicate in Figura 3.23.

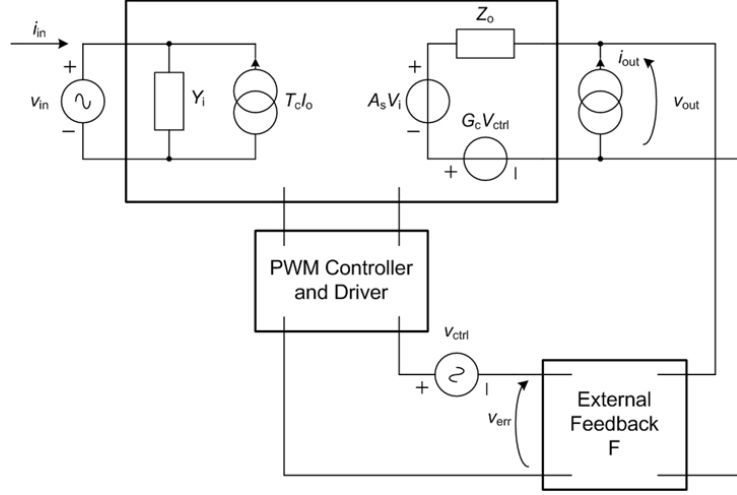


Figura 3.23: Funzioni di trasferimento significative di un convertitore di potenza.

Le quattro funzioni di trasferimento di doppio-bipolo, richiedono di forzare il sistema tramite una porta di potenza, cioè una porta dalla quale transita una potenza $V_p I_p$ non è nulla.

Il problema nell'effettuare questa misura è che deve essere eseguita mentre il sistema sta funzionando dato che, essendo i convertitori DC/DC non lineari, hanno un comportamento dipendente dal punto di lavoro.

Proprio nella condizione di lavoro, la corrente assorbita dalla porta di ingresso non è trascurabile, pertanto il generatore di piccolo segnale v_{in} deve essere in grado di fornire la corrente stazionaria I_{in} .

Dualmente, il generatore di corrente di piccolo segnale i_{out} deve reggere l'intera tensione stazionaria di uscita V_{out} .

Per questa ragione si impiegano circuiti di attuazione.

3.3.1 Tecniche di misura

Prima di citare alcuni possibili circuiti di attuazione, richiamiamo brevemente la tecnica con la quale si costruisce una risposta in frequenza di una rete.

La tecnica più comunemente impiegata è quella della *scansione in frequenza*, che consiste nel costruire per punti le risposte in frequenza.

Con riferimento alla Figura , i passi eseguito sono:

- si applica una tensione di test $v_t(\tilde{\omega})$, per una pulsazione $\tilde{\omega}$ fissata,
- si preleva la tensione incognita $v_x(\tilde{\omega})$ all'uscita di un filtro ad intaglio passa-banda centrato in $\tilde{\omega}$,
- si calcolano il rapporto tra l'ampiezza di uscita ed ingresso, ed il loro sfasamento,
- si spazza l'intervallo di frequenze che va da pochi Hertz a metà della frequenza di commutazione, ripetendo le operazioni precedenti.

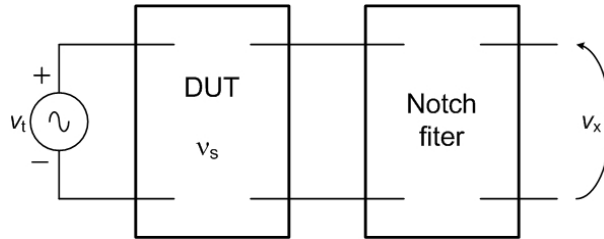


Figura 3.24: Rappresentazione dell'apparato di misura necessario per applicare la tecnica della scansione in frequenza

Questa procedura è assistita da uno strumento noto come gain-phase analyzer che si occupa di automatizzare la misura.

Un'ulteriore semplificazione può essere ottenuta interfacciando il PC e lo strumento, rendendo così disponibili i dati della misura per ulteriori elaborazioni, ad esempio il confronto con il modello previsionale [39].

Uno schema di principio di questa soluzione è riportato in Figura 3.25.

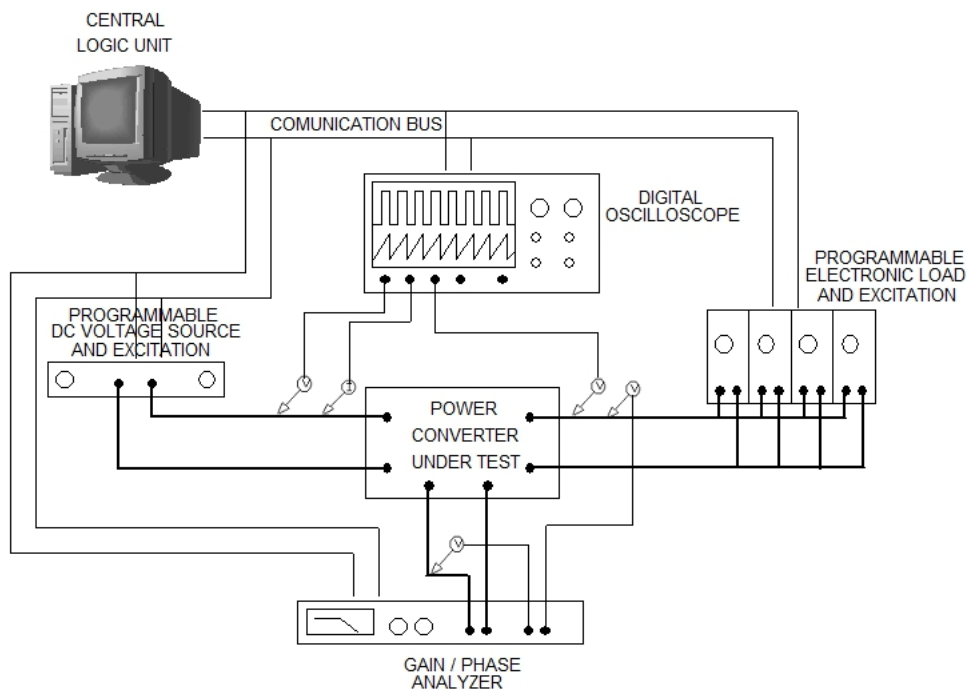


Figura 3.25: Schema della strumentazione per la caratterizzazione dinamica dei convertitori DC/DC

Le misure nel seguito riportate sono ottenute con il PowerTEK GP102 Gain/Phase Analyzer [40].

3.3.2 Misure sulla porta di ingresso

Un primo circuito di attuazione per misure sulla porta di ingresso è riportato in Figura 3.26.

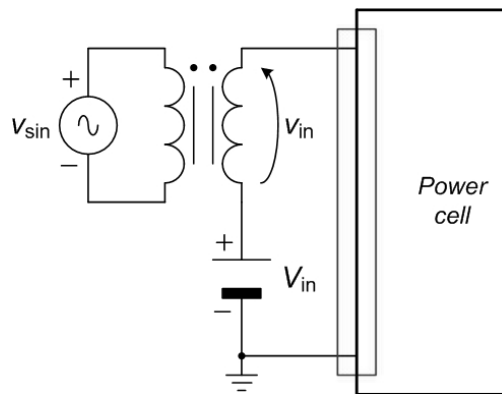


Figura 3.26: Circuito ausiliario per la misura sulla porta di ingresso, adatto per alte tensioni.

Il circuito permette di disaccoppiare la componente DC della corrente di ingresso tramite l'utilizzo di un trasformatore.

Sotto il punto di vista dei requisiti di progetto, il trasformatore deve essere dimensionato in modo che:

- sia compatibile con il range di frequenze nel quale si esegue la misura,
- abbia un nucleo che non saturi con il valore di corrente in gioco.

Il secondo circuito proposto, e riportato in Figura 3.27, demanda il problema dell'erogazione della corrente stazionaria ad un convertitore dissipativo.

Il contributo di piccolo segnale usato per sondare il sistema è ottenuto modulando la tensione di uscita del lineare variando il suo riferimento.

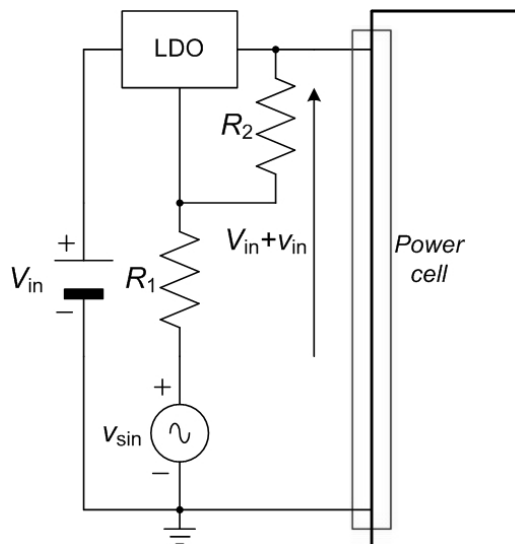


Figura 3.27: Circuito ausiliario per la misura sulla porta di ingresso, adatto per alte correnti.

Il limiti della soluzione sono dettati dal regolatore che:

- deve essere compatibile con il range di frequenze nel quale si esegue la misura,

- deve poter erogare l'intera corrente stazionaria.

Tra le due soluzioni, la prima è più adatta in contesti di alta tensione, mentre questo secondo in condizioni di bassa corrente.

Poiché il nostro convertitore Buck processa circa 10 W, e la tensione minima di ingresso è di 12 V, la corrente stazionaria massima è di circa 1 A.

In questa condizione operativa, è consigliabile l'impiego del primo circuito di attuazione.

Figura 3.28 mostra il confronto tra l'ammettenza di ingresso anello aperto e l'ammettenza di ingresso ad anello chiuso (teorica e sperimentale) ottenuto tramite il modello fornito da Codice 3.2.

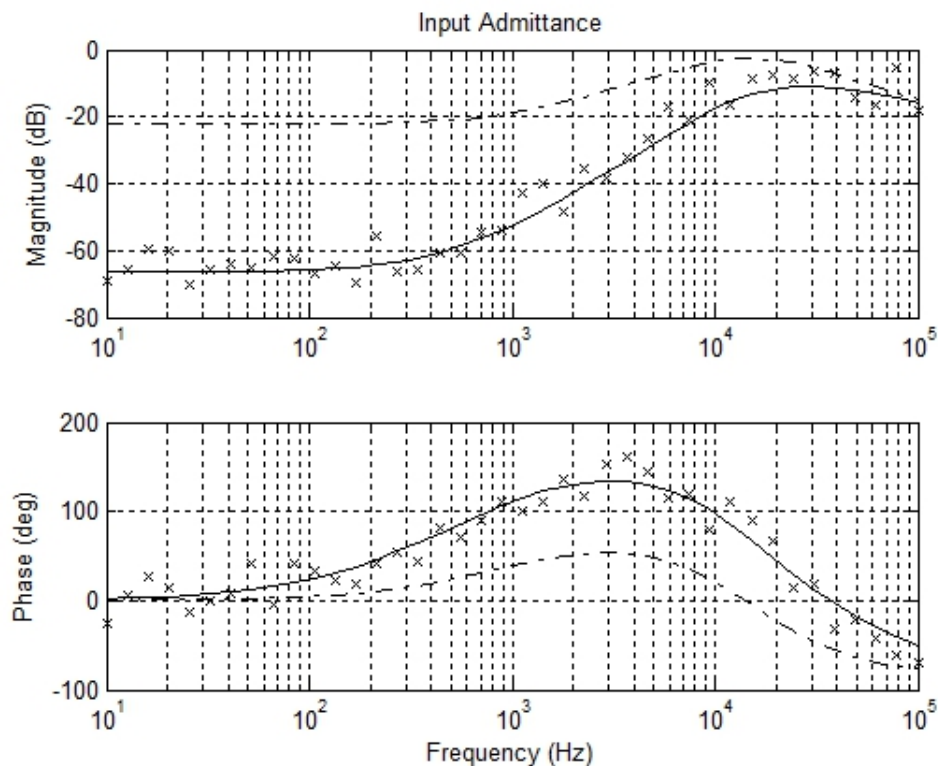


Figura 3.28: Confronto tra l'ammettenza di ingresso ad anello aperto (linea tratteggiata), ad anello chiuso (linea continua) e misure sperimentali ad anello chiuso (crocette)

3.3.3 Misure sulla porta di uscita

Il circuito di attuazione per iniettare un piccolo segnale di corrente sulla porta di uscita è riportato in Figura 3.29.

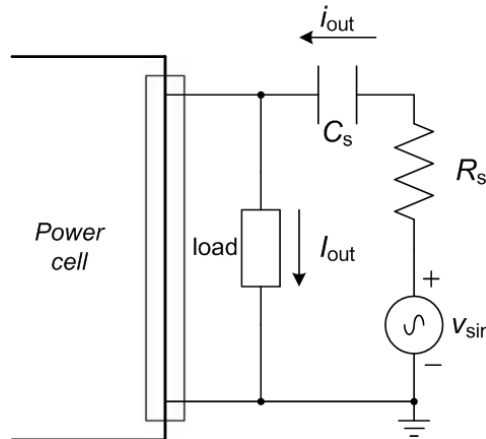


Figura 3.29: Circuito ausiliario per la misura sulla porta di uscita, adatto per alte correnti.

Questa soluzione si basa sul disaccoppiare la corrente stazionaria di uscita tramite il condensatore C_S , e produrre un piccolo segnale $i_{out} = R_s v_{sin}$ tramite la resistenza R_s posta in serie al generatore di tensione.

I limiti di questa soluzione sono dettati da:

- R_s , che deve dissipare di potenza V_{rms}^2/R_s ,
- C_s , che deve presentare un'impedenza trascurabile alle frequenze della misura, e supportare quasi per intero la tensione stazionaria di uscita V_{out} .

Una seconda tecnica può essere quella di Figura 3.30.

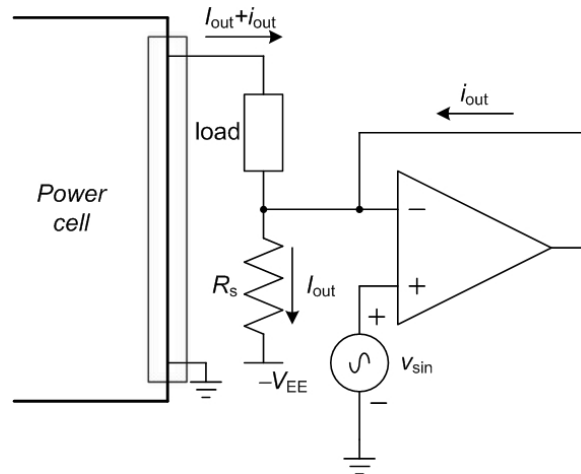


Figura 3.30: Circuito ausiliario per la misura sulla porta di uscita, adatto per alte tensioni.

In questo caso è la presenza del buffer di tensione che forza la corrente stazionaria a chiudersi verso massa attraverso R_s .

Il piccolo segnale di corrente è fornito dall'amplificatore operazione, ed è ottenuto connettendolo al morsetto non invertente il generatore v_{sin} .

Anche in questo caso ci sono dei limiti di impiego del circuito:

- R_s , che deve dissipare di potenza $R_s(V_o/R_{load})^2$,
- L'amplificatore operazionale deve essere in grado di erogare la corrente di piccolo segnale.

La prima topologia è quella più adatta nelle applicazioni a bassa tensione di uscita, poiché il limite più stringente è dettato dal condensatore, ed è quindi stata scelta per eseguire la misura. La seconda topologia è invece consigliabile qualora il convertitore si trovi ad operare con una bassa corrente di uscita, questo perché l'amplificatore operazionale ha normalmente bassi limiti di corrente.

Essendo il convertitore in esame di tipo step-down la soluzione più adatta è la prima.

Figura 3.31 mostra il confronto tra l'impedenza di uscita anello aperto e l'impedenza di uscita ad anello chiuso (teorica e sperimentale) ottenuto tramite il modello fornito da Codice 3.2.

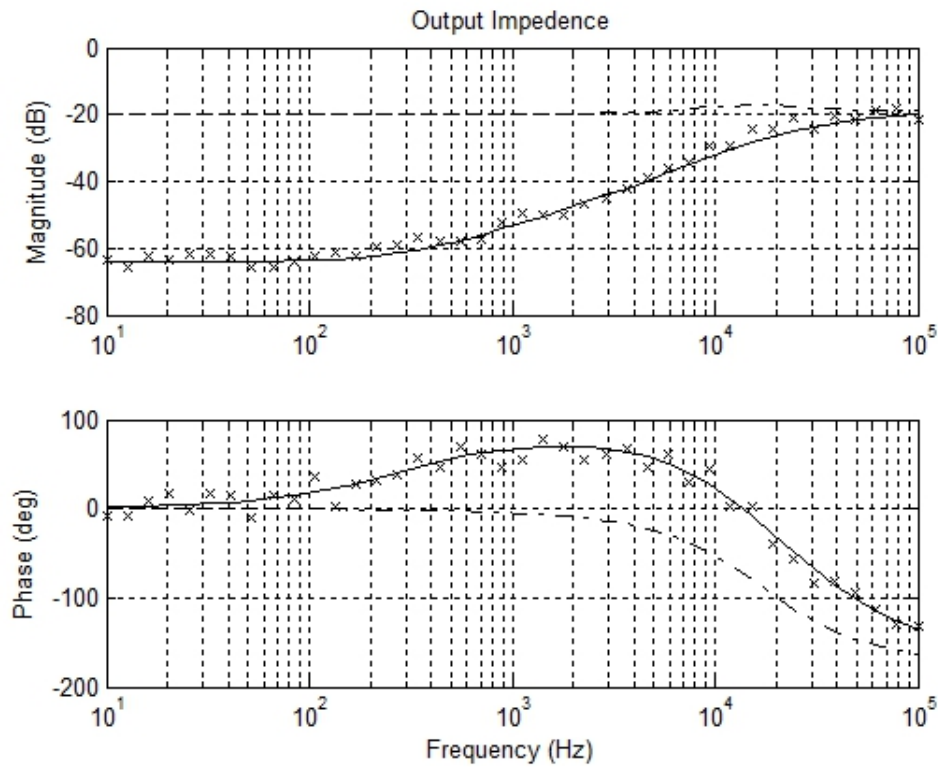


Figura 3.31: Confronto tra l'impedenza di uscita ad anello aperto (linea tratteggiata), ad anello chiuso (linea continua) e misure sperimentali ad anello chiuso (crocette)

3.3.4 Misure sulla porta di controllo

Anche le misure che coinvolgono la porta di controllo richiedono una certa attenzione per essere realizzate.

In questo caso i problemi tecnici non sono dettati dalla potenza che fluisce dalla porta, ma dalla disponibilità di un punto di accesso.

In Figura 3.32 è riportato il classico schema di controllo PWM.

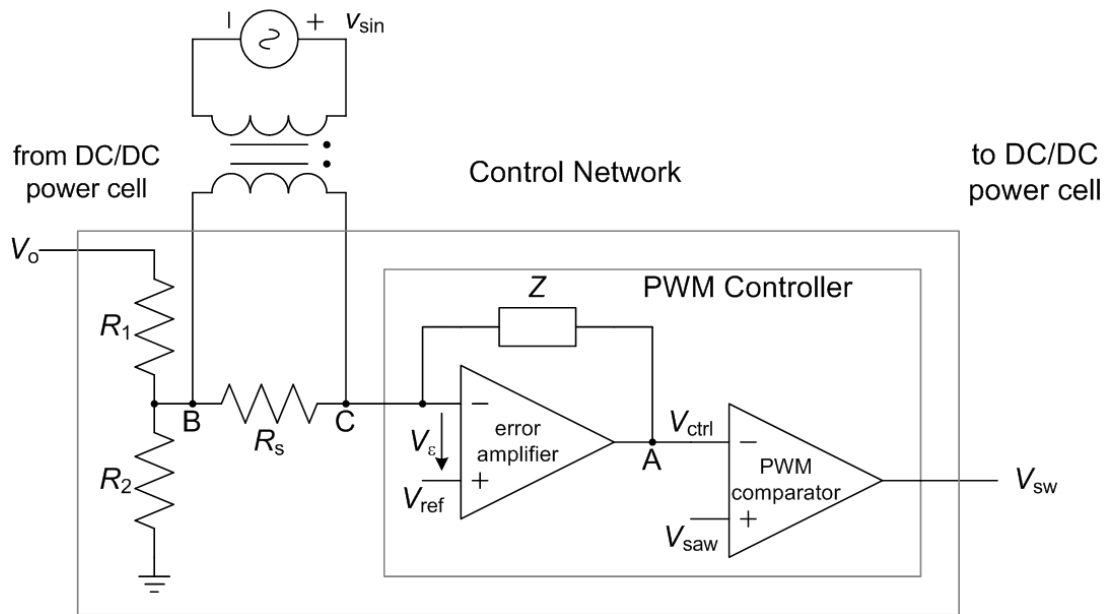


Figura 3.32: Circuito per la misura del guadagno di anello in un convertitore che impiega un controllore PWM integrato

Il punto idealmente più conveniente per l'iniezione è il nodo A, sito tra due stadi di tensione ideale.

Questo punto è però inaccessibile nella maggior parte dei controllori.

Si può quindi disporre una resistenza in serie al partitore di tensione ed applicare ai suoi capi con un trasformatore il piccolo segnale.

In questo modo si sovrappone al valore stazionario (sempre presente anche se la porta di tensione) mantenendo l'anello di controllo fisicamente chiuso.

La resistenza R_s è inserita poiché, qualora si lasciasse flottante il primario del trasformatore, il circuito resterebbe sotto regolazione, evitando così danni al dispositivo.

Un altro punto da tener presente per eseguire una misura non sensibilmente affetta da rumore, è che il guadagno d'anello ha un andamento da filtro passa-basso, e quindi il già piccolo segnale di test sarebbe, alle alte frequenze, molto attenuato.

Una soluzione che si suole adottare è quella di aumentare l'ampiezza del segnale di ingresso con la frequenza, utilizzando ad esempio un filtro passa alto, come mostrato in 3.33.

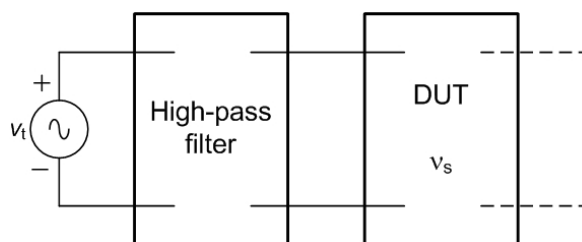


Figura 3.33: Iniezione tramite filtro passa-alto per compensare l'attenuazione del segnale di ingresso nella misurazione del guadagno d'anello

Applicando questo metodo di procedere, abbiamo misurato le funzioni di risposte in frequenza:

- controllo-uscita della cella,
- reazione esterna [41],

ed infine abbiamo misurato il guadagno d'anello.

I risultati di queste misurare sono riportati nelle figure 3.34, 3.35 e 3.36.

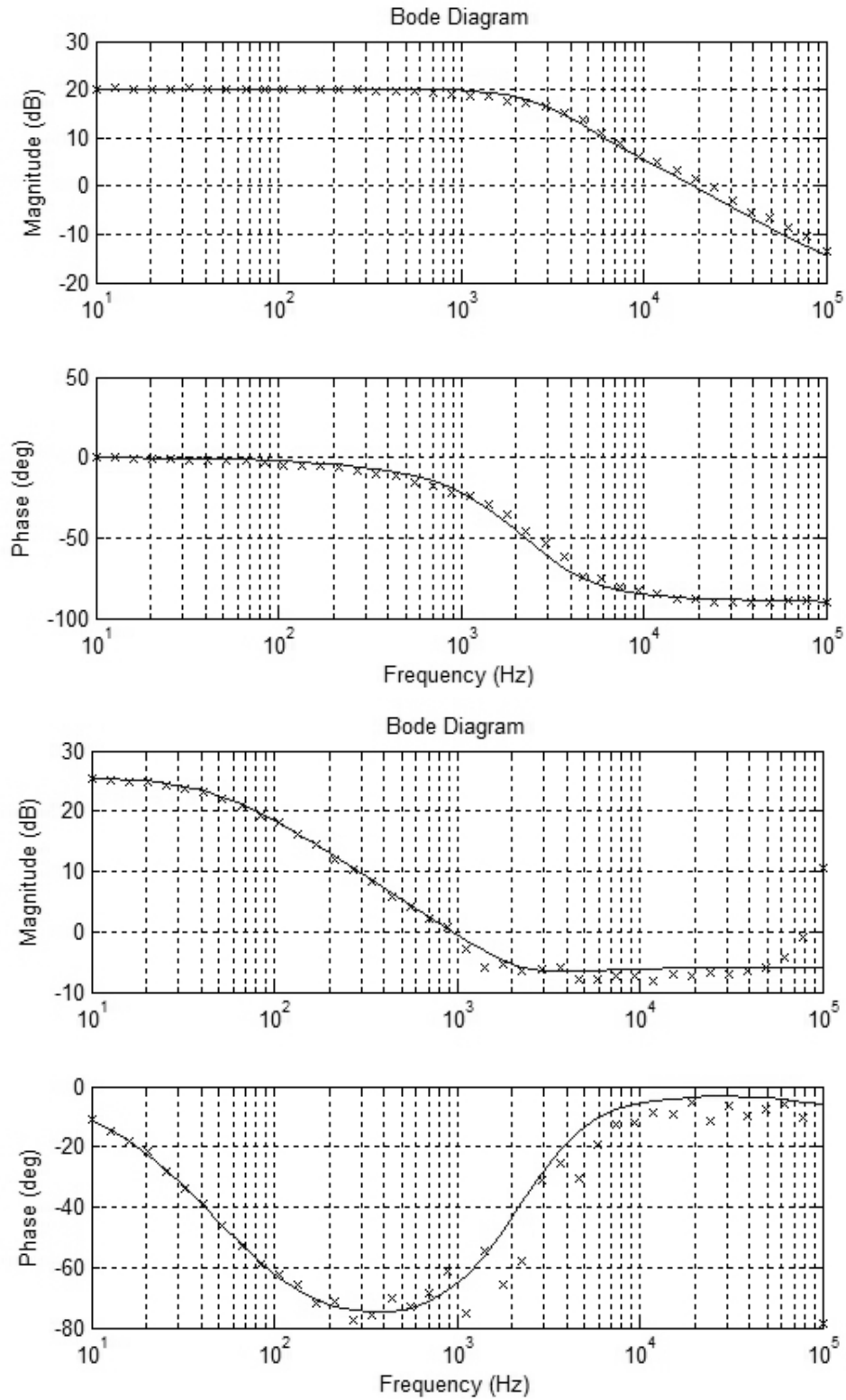


Figura 3.34: Convertitore Buck in CCM: confronto tra modello (linea continua) e misure sperimentali (crocette). a) controllo-uscita; b) reazione esterna

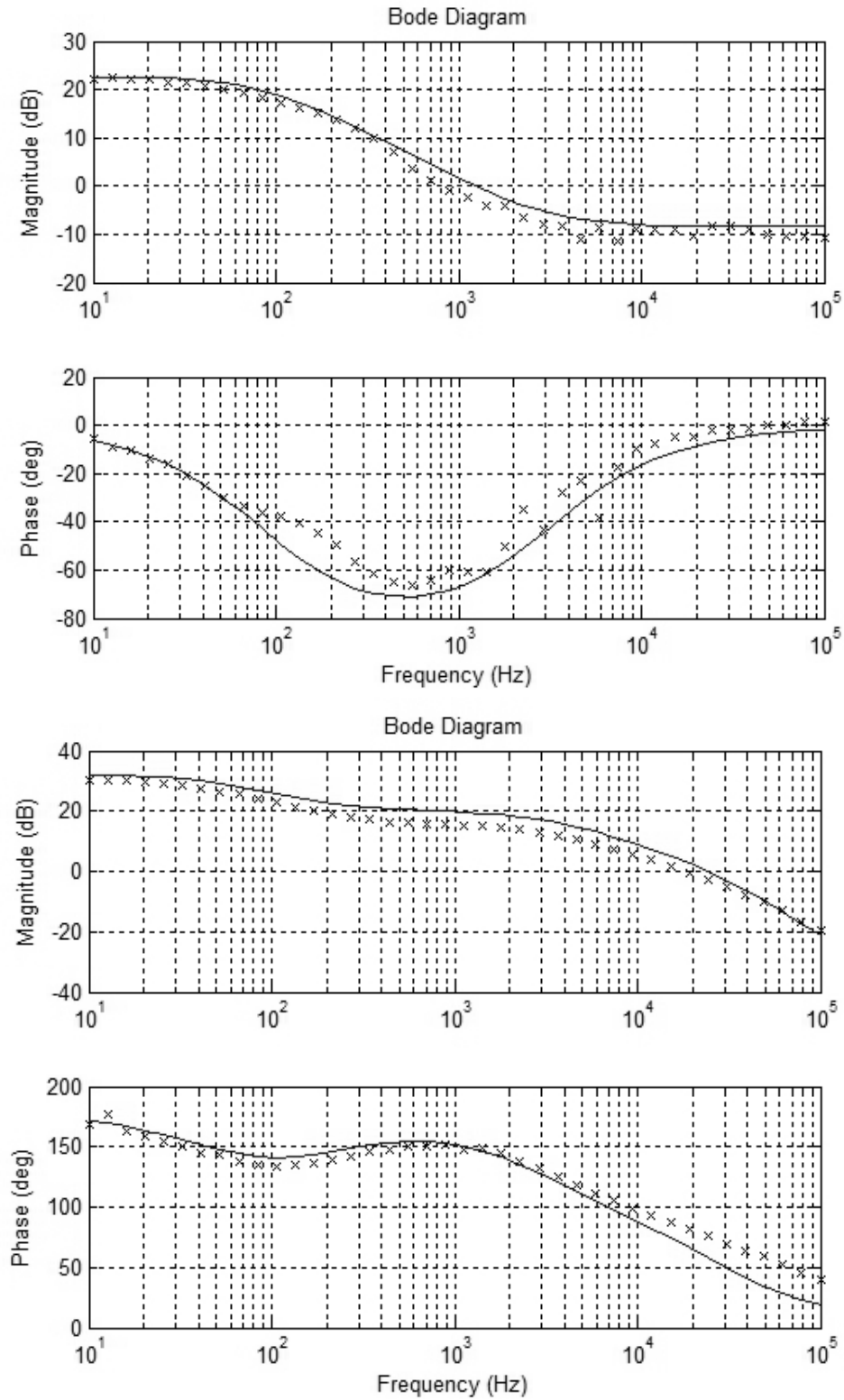


Figura 3.35: Convertitore Buck in DCM: confronto tra modello (linea continua) e misure sperimentali (crocette). a) controllo-uscita; b) reazione esterna

Se la cancellazione polo/zero fosse eseguita perfettamente i due guadagni d'anello sarebbero esattamente coincidenti.

In realtà una certa discrepanza emerge dalla Figura 3.36, dove è mostrato appunto un confronto tra il guadagno d'anello del CCM in rosso, ed il CCM in blu.

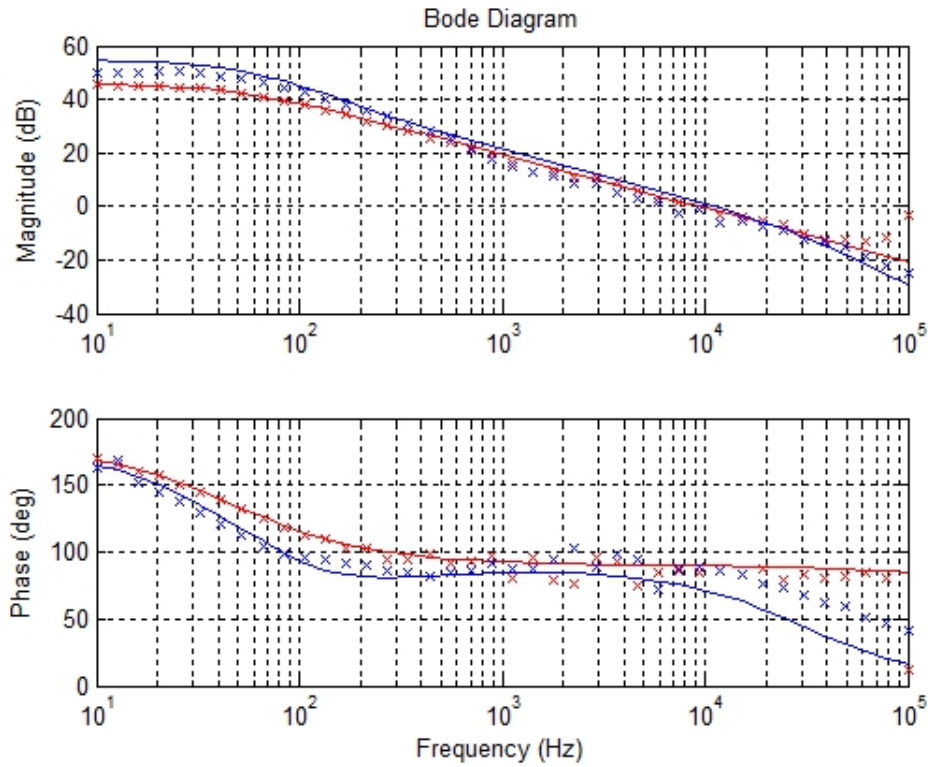


Figura 3.36: Confronto tra il guadagno d'anello in CCM (rosso) ed in DCM (blu)

Il risultato ottenuto è comunque da considerarsi ottimo, tenuto conto che nelle applicazioni comuni di elettronica di potenza la corrispondenza tra misure e modello è sempre inficiata dalla tolleranza sui componenti utilizzati.

3.4 Misure con variazioni di carico

Oltre alla caratterizzazione in frequenza del convertitore realizzato connettendo la cella Buck e la rete di controllo a capacità commutate, è stata svolta una campagna di misurazioni nel dominio del tempo.

Tutte le forme d'onda riportate in questa sezione sono state acquisite con l'oscilloscopio LeCroy WaveRunner 44Xi [42].

Le figure 3.37 e 3.38 mostrano alcuni segnali prelevati dal convertitore, quando si trova ad operare rispettivamente in CCM e DCM.

Il segnale *a* in particolare, evidenziato in viola, rappresenta la tensione di uscita.

Il suo andamento è praticamente identico a quello che ci aspettiamo abbia la corrente di induttore. Questo fenomeno è dovuto al fatto che la maggioranza del ripple di tensione in uscita è dato dalla caduta di tensione della I_L sulla resistenza serie del condensatore, che ha un valore relativamente alto.

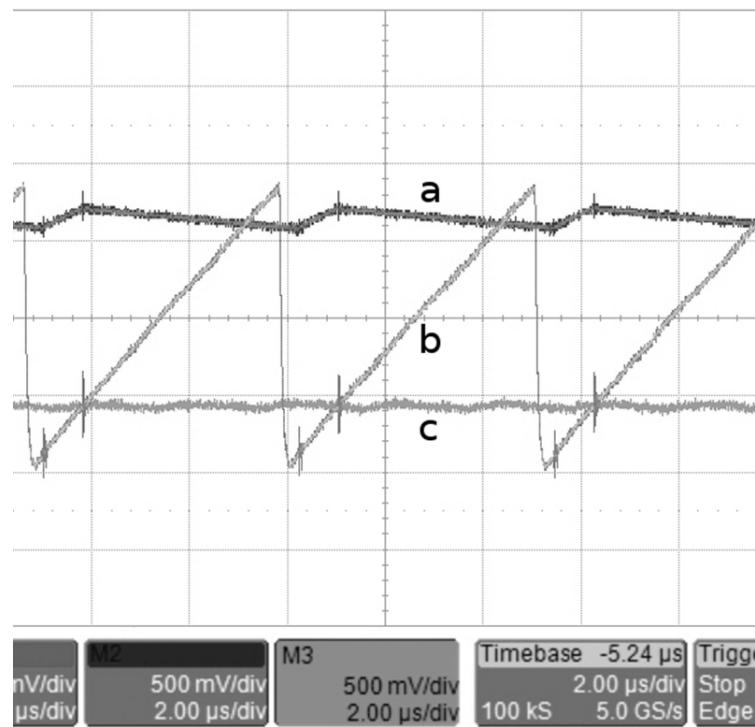


Figura 3.37: Forme d'onda del convertitore operante in CCM: a) tensione di uscita b) rampa; c) tensione d'errore

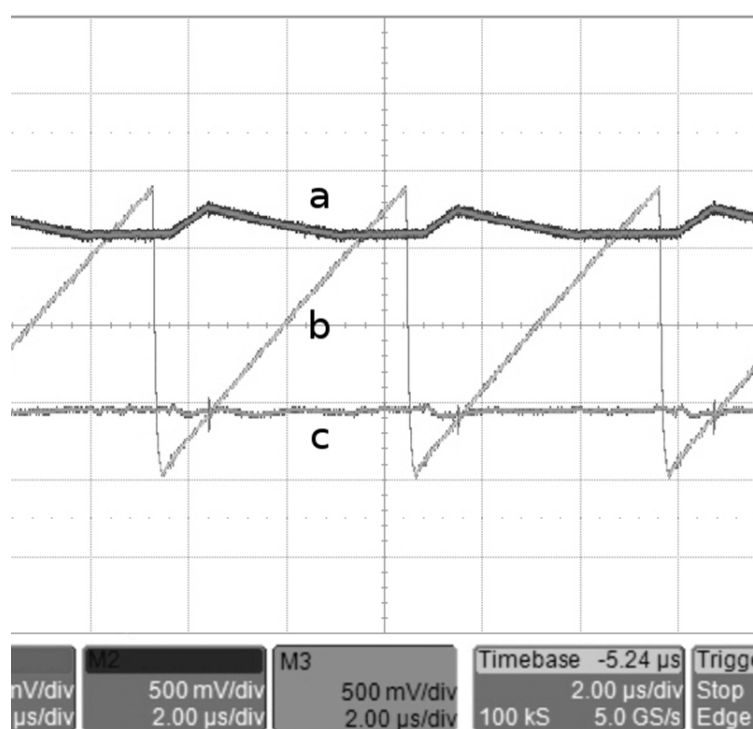


Figura 3.38: Forme d'onda del convertitore operante in CCM: a) tensione di uscita b) rampa; c) tensione d'errore

Le figure 3.39 e 3.41 mostrano come varia la tensione di uscita del convertitore (giallo), quando si applica un gradino di corrente in uscita (rosso).

Tutte le possibili situazioni sono state prese in esame:

- funzionamento in CCM: gradino in salita,
- funzionamento in CCM: gradino in discesa,
- funzionamento in DCM: gradino in salita,
- funzionamento in DCM: gradino in discesa.

In tutti e quattro i casi la regolazione dell'uscita è raggiunta senza oscillazioni.

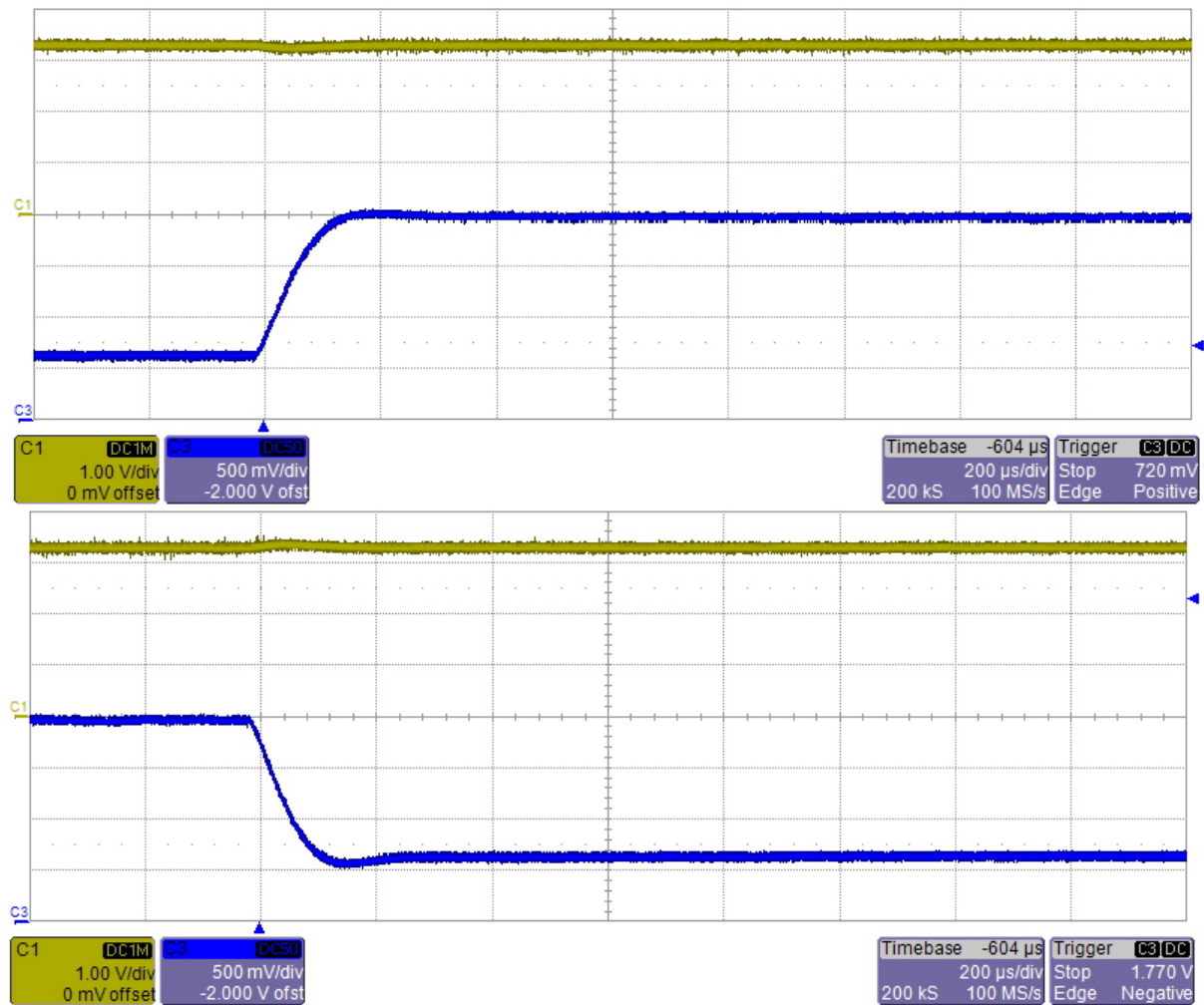


Figura 3.39: Misure di regolazione dell'uscita in CCM: a) variazione della corrente di carico da 0.7 A a 2.1 A; b) viceversa

Per meglio apprezzare la risposta del convertitore al transitorio di carico riportiamo un ingrandimento della Figura 3.39a in Figura .

A fronte di una variazione di corrente di 1.5 A in circa 1 ms, l'uscita in tensione ha una variazione inferiore a 100 mV.

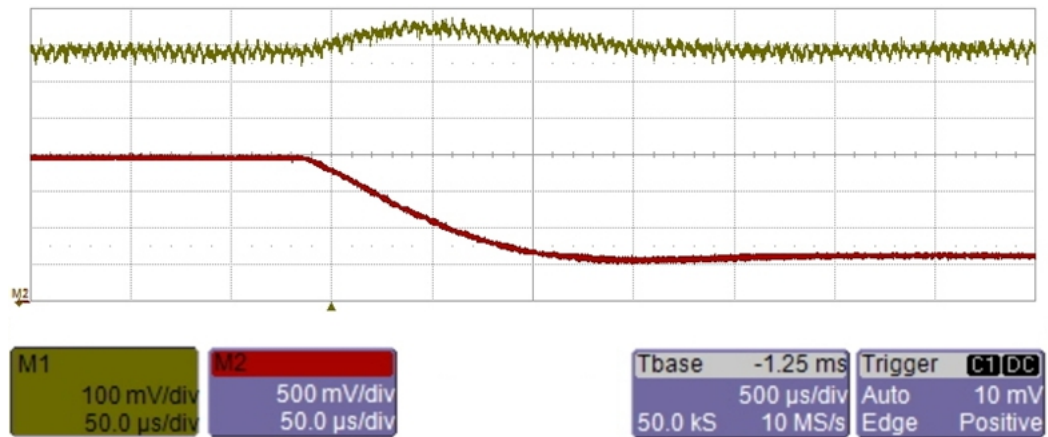


Figura 3.40: Ingrandimento di Figura 3.39a

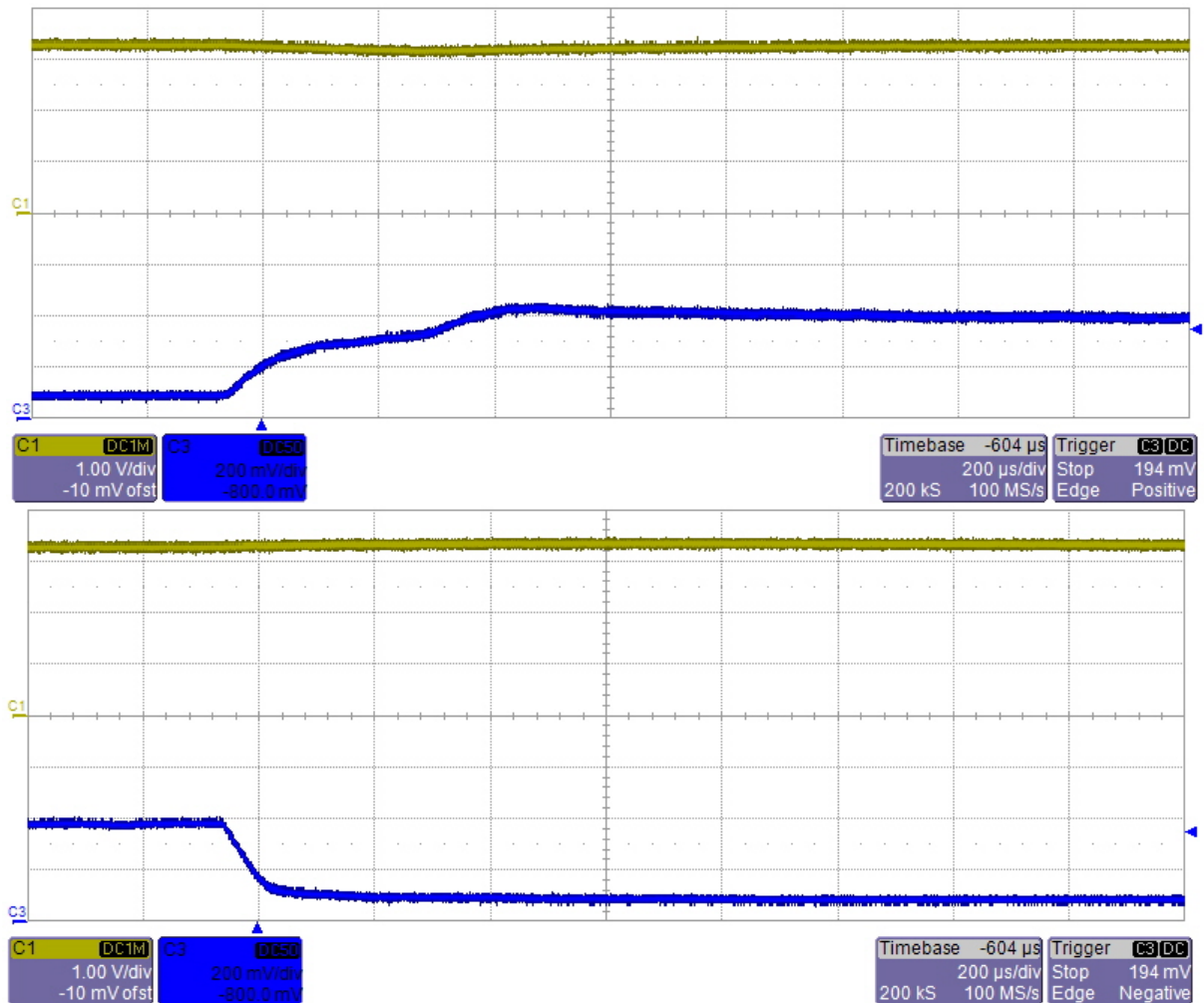


Figura 3.41: Misure di regolazione dell'uscita in DCM: a) variazione della corrente di carico da 0.1 A a 0.5 A; b) viceversa

3.5 Biforcazioni e chaos

Le misure precedenti facevano riferimento a gradini di carico tali da non alterare la modalità di funzionamento del convertitore.

In questa misura si è invece ricercata appositamente la transizione di conduzione per studiare il comportamento del sistema quando è compensato con una rete non ottimale.

La Figura 3.42 mostra la tensione di uscita del convertitore quando si passa da un punto di lavoro in CCM ad uno in DCM, mantenendo la rete di controllo ottimale per il CCM [43].

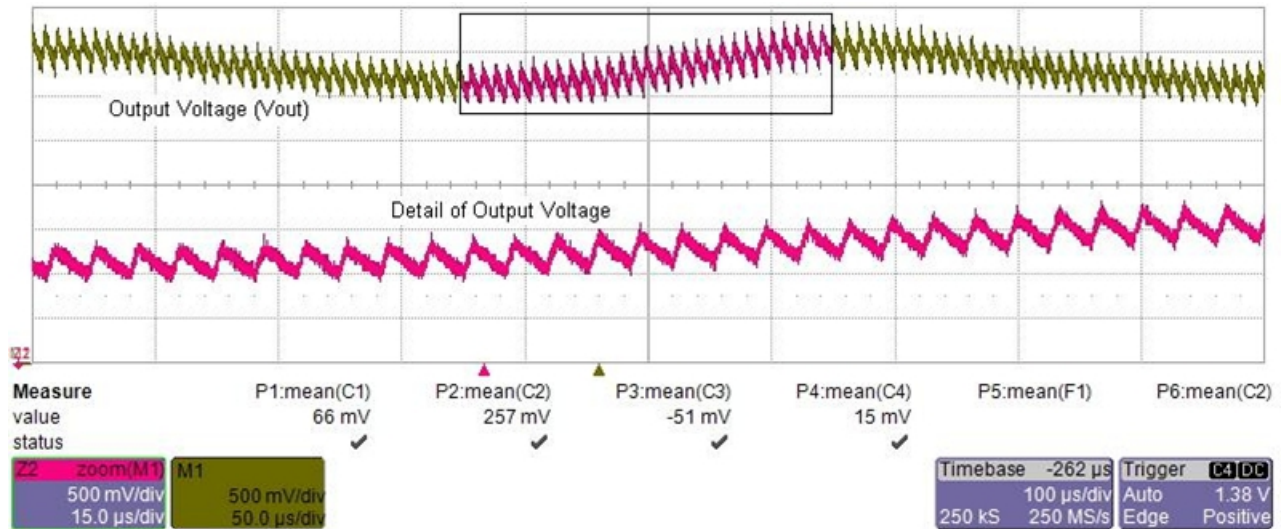


Figura 3.42: Misura del convertitore in DCM con la rete di compensazione settata per il CCM

Questo fenomeno può essere spiegato riprendendo il discorso iniziato nel primo capitolo sul comportamento asintotico dei sistemi dinamici ed introducendo il concetto di biforcazione e regime caotico.

3.5.1 Regime quasi periodico e regime caotico

Regime quasi periodico Un sistema dinamico ha un funzionamento asintotico quasi periodico se le sue variabili assumono periodicamente valori prossimi a quelli assunti in precedenza, senza ritornare mai uguali.

In altre parole le traiettorie nello spazio delle fasi ritornano vicine a loro stesse senza mai richiudersi.

Un esempio di tale funzionamento è dato da due punti che si muovono su una circonferenza con due velocità costanti, tra loro incommensurabili.

Se i due punti partono dalla stessa posizione θ_0 , è semplice vedere che i due punti non ritornano mai in posizione θ_0 contemporaneamente.

Se si considera come variabile dinamica la differenza tra le loro posizioni angolari $\theta_1 - \theta_2$, campionate quando il primo punto passa per la posizione iniziale, si vede che il sistema descritto da tale variabile ha un comportamento quasi periodico.

Regime caotico Nei sistemi dinamici che presentano un regime caotico le variabili di stato sembrano variare casualmente nel tempo.

Le traiettorie si dispongono entro zone limitate dello spazio delle fasi, dette strani attrattori, che hanno, come suggerisce il nome, una geometria strana, cioè non toroidale.

Inoltre tali strani attrattori hanno dimensione frattale, che è possibile calcolare a partire dalla conoscenza dell'andamento temporale delle variabili di stato.

Per il riconoscimento di un sistema caotico, rispetto ad esempio ad uno con regime quasi periodico e con costanti di tempo molto lunghe, può essere effettuato calcolando gli esponenti di Ljapunov, che sono degli indicatori della velocità di convergenza di due traiettorie distinte, a partire dalla conoscenza di traiettorie nello spazio delle fasi e generalizzano il concetto di autovalori della matrice Jacobiana (cioè i poli) per sistemi non lineari.

Senza addentrarsi nel dettaglio matematico del calcolo degli esponenti di Ljapunov si trovano i seguenti risultati:

- regime stazionario: tutti gli esponenti sono negativi,
- regime ciclico: un esponente è nullo e gli altri sono negativi,
- regime quasi periodico: ci sono n esponenti nulli ed gli altri sono negativi,
- regime caotico: almeno un esponente è positivo.

3.5.2 Biforcazioni

Il fenomeno delle biforcazioni si presenta quando un sistema dinamico, descritto da una equazione differenziale dipendente da un parametro continuo, presenta una cambiamento discontinuo del proprio regime asintotico.

Diamo ora una formalizzazione più rigorosa del problema.

3.5.2.1 Richiami sulle biforcazioni

Sia $\dot{x} = F(x, p)$ un sistema dinamico dipendente dal parametro continuo $p \in \mathbb{R}$.

Un sistema è detto *strutturalmente stabile* se e solo se esiste un $\varepsilon > 0$ tale che il suo ritratto in fase sia topologicamente equivalente al ritratto in fase del sistema $\dot{x} = F(x, q)$, per ogni q reale e tale che $|p - q| < \varepsilon$.

Si definiscono *biforcazioni* i valori di q , tali che il sistema non sia strutturalmente stabile.

Il discorso fatto si può estendere per un insieme di k parametri.

Si hanno così punti di biforcazioni ($k = 1$), curve di biforcazione ($k = 2$) o superfici di biforcazione ($k > 2$).

Le biforcazioni si possono suddividere in due categorie:

- *biforcazioni locali*: in cui gli autovalori della matrice Jacobiana del sistema, calcolata per il valore critico del parametro, attraversano la barriera di stabilità in qualche punto;
- *biforcazioni globali*: corrispondono a collisioni tra diversi attrattori, al variare del parametro p , e non sono rilevabili osservando gli autovalori del sistema linearizzato.

Le biforcazioni che si manifestano in natura sono moltissime: biforcazione transcritica, nodo-sella, forcone, di Hopf, tangente di cicli, flip e quella di Neimark-Sacker.

Per rendere più semplice la comprensione di questi fenomeni partiamo con richiamare alcune delle biforcazioni più elementari.

Biforcazioni locali elementari La *biforcazione transcritica* si ha quando esistono due punti di equilibrio, di cui uno è una sella, ed al variare del parametro p i due vengono a coincidere e successivamente invertono la loro natura.

Condizione necessaria per il verificarsi di una biforcazione transcritica è che la matrice Jacobiana calcolata nel punto di biforcazione $p = q$ e nel punto di equilibrio (poiché i due punti coincidono) abbia un autovalore nullo. Nel caso di sistemi in tempo discreto la condizione sugli autovalori si traduce in $\lambda = 1$.

Nella *biforcazione nodo-sella* si ha quando esistono due punti di equilibrio, di cui uno è una sella, ed al variare del parametro p si avvicinano fino ad urtarsi e scomparire.

Come per la biforcazione transcritica la condizione sugli autovalori è che uno di essi si trovi sulla frontiera di stabilità.

La *biforcazione forcone* si verifica quando tre equilibri, due stabili ed uno instabile o viceversa, collidono e sopravvive solo uno dei tre.

Ancora una volta la presenza di una biforcazione di questo tipo è denunciata da autovalori che si annullano, per sistemi in tempo-continuo, o diventano uguali ad 1, in tempo-discreto.

La *biforcazione tangente di cicli* si verifica quando due cicli limite, uno stabile ed uno instabile, vengono a collidere e, ad una ulteriore variazione del parametro, scompaiono.

Se si considera la mappa stroboscopica del sistema, tale biforcazione viene tradotta in una nodo-sella.

Pertanto condizione necessaria perché si verifichi una biforcazione tangente di cicli è che alla biforcazione stessa un autovalore della mappa stroboscopica abbia modulo unitario.

Naturalmente la biforcazione può essere considerata anche per variazioni opposte del parametro: in tal caso si osserva la nascita di due cicli, inizialmente sovrapposti, di cui uno è stabile ed uno instabile.

La *biforcazione di Hopf* spiega la nascita o la scomparsa, al variare di un parametro, di regimi ciclici.

Senza perdersi in dettagli, si può pensare a tale fenomeno come alla collisione di un ciclo con un punto di equilibrio.

Pertanto il ciclo nasce con ampiezza nulla, che poi aumenta.

A tale biforcazione corrisponde l'attraversamento della frontiera di stabilità di due autovalori complessi coniugati della matrice Jacobiana associata al sistema.

L'esempio più semplice, anche se non il più rappresentativo, di biforcazione di Hopf è dato dal semplice sistema lineare descritto dalle equazioni:

$$\dot{x}_1 = \mu x_1 + \omega x_2; \quad \dot{x}_2 = -\omega x_1 + \mu x_2$$

dove μ è il parametro ed ω è fissata.

In questo caso gli autovalori del sistema sono:

$$\lambda_{1,2} = \mu \pm i\omega$$

Questi attraversano la frontiera di stabilità per $\mu = 0$.

Il sistema ha infatti un solo equilibrio stabile per $\mu < 0$, infiniti cicli stabili per $\mu = 0$ ed un solo equilibrio instabile per $\mu > 0$.

Esempi di sistemi reali che vanno incontro a biforcazioni di Hopf sono:

- bandiera che sventola oscillando,
- esca, da pesca al traino, che oscilla per velocità sufficientemente alte della barca,
- mezzi trainati, ad esempio roulotte, ad alta velocità.

La *biforcazione Neimark-Sacker* è il corrispettivo della biforcazione di Hopf per spiegare la nascita o la scomparsa di tori.

Si spiega con la collisione di un toro che si restringe ed un ciclo interno al toro.

Condizione necessaria per il verificarsi di tale biforcazione è che la matrice Jacobiana della mappa di Poincaré abbia due autovalori complessi coniugati che attraversano la circonferenza di raggio unitario.

In pratica la mappa stroboscopica presenta una biforcazione di Hopf.

Tale biforcazione è alla base del fenomeno noto come aggancio in frequenza, per il quale se due sistemi che oscillano con frequenza vicine vengono fatti interagire debolmente cominciano ad oscillare ad una frequenza comune, intermedia tra le frequenze naturali dei sistemi.

La *biforcazione flip*, si verifica quando un sistema che ha un funzionamento periodico, di periodo T , vede, al variare di un parametro, un raddoppio del periodo, che diviene $2T$.

Se si analizza la mappa di Poincaré si trova un solo punto di equilibrio, \bar{x} , quando il sistema si trova prima della biforcazione.

Alla biforcazione nascono due punti distinti, \bar{x}' e \bar{x}'' , che vengono attraversati alternativamente ad ogni periodo.

Nella mappa stroboscopica nasce così un ciclo di passo 2, cioè un ciclo che si chiude dopo due periodi di campionamento.

3.5.2.2 Analisi del convertitore

Per contestualizzare quanto detto al nostro convertitore, possiamo preliminarmente osservare che l'andamento della tensione di uscita dopo che il sistema inizia ad operare in CCM con la rete del DCM è apparentemente di tipo periodico [44].

Questo ci porta a pensare che si sia verificata una qualche biforcazione che ci proponiamo di studiare.

Impostiamo quindi una simulazione in cui la cella sia in DCM, ma resti controllata con la rete adatta al CCM.

Campionando una volta a periodo i valori di corrente di induttore $I_L(kT_s)$ e la tensione di condensatore $V_C(kT_s)$, osserviamo che il sistema campionato ha una traiettoria ciclica nello spazio delle fasi, il che significa che il sistema non campionato ha un regime asintotico di tipo quasi-periodico.

Figura 3.43b mostra questa situazione mentre 3.43a riporta il caso di funzionamento stazionario in cui sia la cella sia la rete sono relative al CCM.

In Figura 3.44 è mostrata la corrispondente misura sperimentale nel caso di Figura 3.43b.

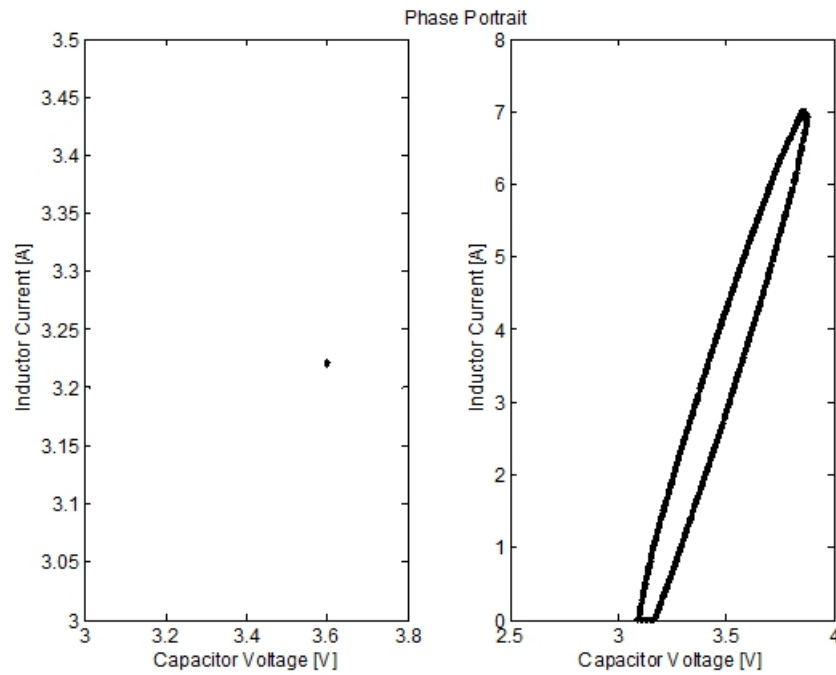


Figura 3.43: Ritratto in fase del convertitore Buck: a) funzionamento ciclico in CCM; b) comportamento dopo la nascita di un toro

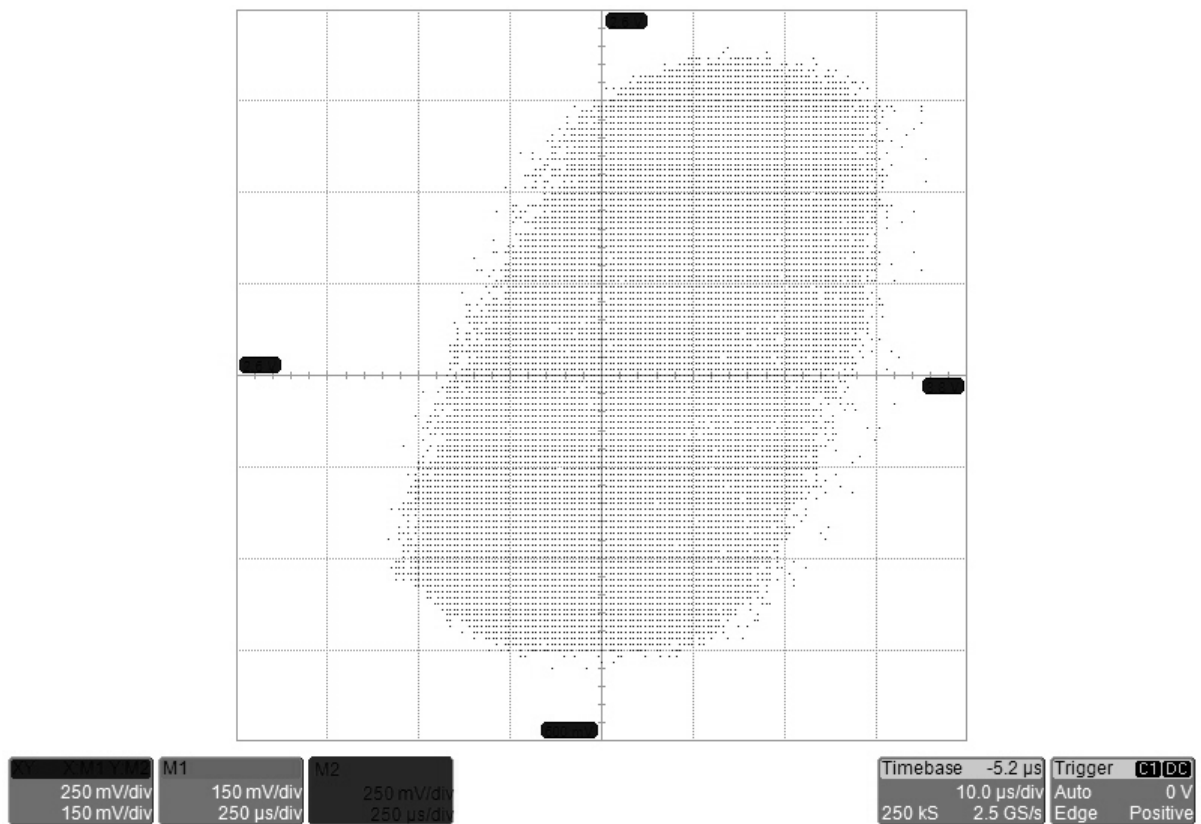


Figura 3.44: Ritratto in fase del convertitore Buck: misura sperimentale dopo la nascita di un toro

Per capire in che modo il sistema diventa instabile, ci mettiamo nella seguente condizione. Supponiamo di disporre della cella di potenza operante in DCM, e di controllarla fin dall'inizio con la rete del CCM, immaginando di poter regolare dall'esterno il guadagno d'anello tramite un coefficiente moltiplicativo g .

Esisterà sicuramente un valore di g per il quale il circuito sarà sempre stabile.

Partendo da questa condizione vogliamo aumentare il valore di g e vedere come si spostano i poli del sistema.

Figura 3.45 mostra appunto la posizione dei poli del sistema linearizzato per vari g , e si osserva che esiste un valore ($g = 0.61$) per il quali i poli escono dalla regione di stabilità del piano z .

Da ciò possiamo concludere che il sistema così realizzato (cella in DCM e controllo per il CCM) presenta una biforcazione di Neimark-Sacker rispetto al parametro g , poiché i suoi poli complessi coniugati attraversano la regione di stabilità nel semipiano destro.

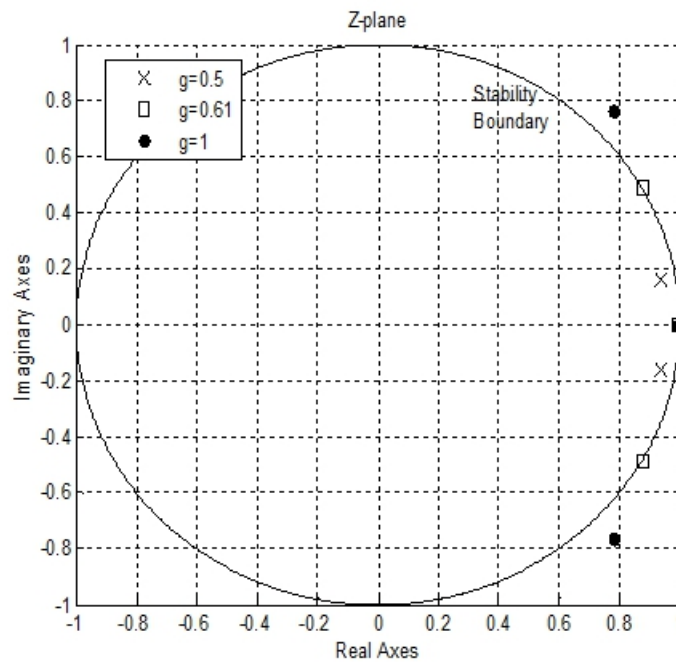


Figura 3.45: Mappa dei poli del convertitore ad anello chiuso per diversi valori del guadagno d'anello

Figura 3.46 mostra il cosiddetto *diagramma di biforcazione*, che rappresenta la variazione di una variabile di stato in funzione del parametro rispetto al quale si manifesta la biforcazione.

In questo caso la variabile di stato scelta è la tensione sul condensatore campionata una volta a periodo.

Si può chiaramente osservare che per guadagni d'anello inferiori a $g = 0.6$ tale grandezza assume in ogni periodo lo stesso valore, chiaro indice del comportamento ciclico. Per contro per guadagni superiori, si ha uno sparpagliamento dei campioni che porta, per un numero infinito di punti, a riempire in maniera densa un intervallo di valori, a conferma del comportamento quasi-periodico.

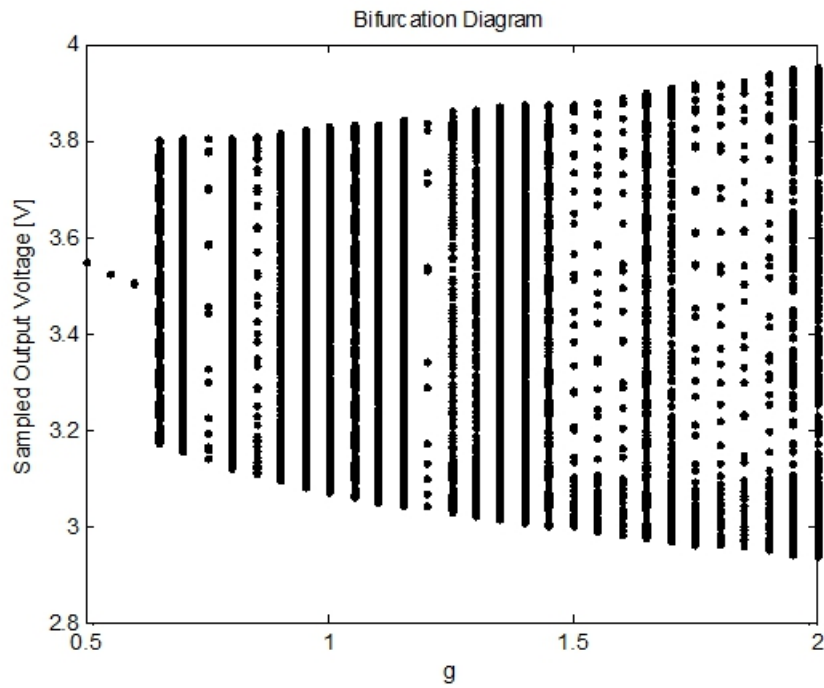


Figura 3.46: Diagramma di biforcazione tensione del condensatore - guadagno d'anello

Conclusioni

La presente tesi di dottorato ha riguardato la progettazione di un dimostratore a componenti discreti di filtro programmabile a capacità commutate, come alternativa ai tradizionali metodi di implementazioni analogici, e la più moderne tecniche digitale.

Il filtro è stato utilizzato come rete di reazione esterna per controllare una cella di potenza Buck ed impiega dei DAC a moltiplicazione come conduttanze programmabili digitalmente.

Le prove sperimentali confermano che questo tipo di idea trova un effettivo riscontro nella pratica.

Nella fase sperimentale sono emersi tutti i pro ed i contro previsti durante la fase progettuale.

Tra i vantaggi possiamo citare:

- la possibilità di sintetizzare poli/zeri complessi coniugati consente di implementare una reale compensazione della cella di potenza secondo la tecnica di cancellazione polo/zero,
- la semplicità di programmazione del filtro lo rende concretamente un primo passo verso un sistema adattivo,
- la sua natura tempo-discreta e continua in ampiezza fa sì che non siano necessari stadi di conversione analogico/digitale.

Per contro, questa struttura e questa specifica implementazione, mostrano delle limitazioni.

Per iniziare, la precisione con la quale si collocano poli/zeri nel piano complesso, e con la quale si specifica il guadagno in continua è limitata da:

- il numero di bit con il quale si quantizzano i coefficienti del filtro (problema peraltro condiviso con i sistemi digitali),
- la tolleranza sui componenti analogici (problema comune ai classici controlli PWM), quali le resistenze interne agli MDAC che differiscono da dispositivo a dispositivo.

Tra i due contributi il più limitativo è risultato essere il secondo.

Infatti, mentre esistono in commercio MDAC fino a 16 bit, nessuno produttore garantisce una tolleranza tra le resistenze interne ai dispositivi inferiore al 5%.

Tecniche di correzione digitale, come quella utilizzata in questo lavoro, sono difficilmente pensabili in un contesto industriale, e sono comunque limitate dalla precisione con la quale si effettua la misura.

Ricordiamo che entrambi gli errori sui parametri danno origine ad un errore maggiore o minore a seconda di dove si voglia posizionare la frequenza critica sul piano se si adotta, come in questo caso, la forma diretta del II tipo come topologia implementativa.

Questo fenomeno, condiviso con i sistemi digitali, non ha un riscontro nel caso analogico, dove posizionando la frequenza nel piano s , non si ha l'effetto di compressione e dilatazione dato dalla

trasformazione esponenziale.

La valutazione di topologie alternative è senz'altro un tema di ricerca ancora aperto.

Certamente la coupled form consente di ottenere una distribuzione dell'errore sulla sintesi dei poli uniforme sul piano z , ma costringe quando si vogliano realizzare gli zeri a cancellare alcune frequenze critiche introdotte dalla trasformazione.

A conti fatti si raggiungerebbe una complessità molto maggiore di quella della forma diretta, senza risolvere in maniera certa il problema.

Questo è di fatto la ragione per la quale non è stata impiegata in questo lavoro di tesi.

Altro aspetto da tenere in conto è la frequenza massima di funzionamento del sistema, che in questo esperimento era fissata a 200 kHz.

Un limite teorico per questa tecnologia non è facilmente quantificabile, ma dal punto di vista pratico ci sentiamo di escludere che si possa andare oltre qualche MHz.

Questo valore è di fatto comparabile con il limiti di applicazioni del controllo digitale.

Infine, vale la pena ricordare che la semplicità della programmazione del filtro lo rende un ottimo ambiente di test per studiare tutta la gamma di regimi asintotici e di biforcazioni che solo i convertitori di potenza, tra i tanti sistemi fisici, sanno esplorare e al contempo rendere facilmente realizzabili sperimentalmente.

Quest'ultimo aspetto, in aggiunta alla varietà di tematiche sia teoriche sia pratiche che comporta lo studio del sistema, lo rendono a parere dell'autore un ottimo candidato per l'insegnamento dell'elettronica nei corsi universitari specialistici.

Appendice: progettazione del circuito stampato

Il dimostratore del filtro a capacità commutate è stato realizzato mediante componenti discreti su di una scheda di prototipazione.

Sebbene questa soluzione abbia consentito di ridurre i tempi di realizzazione e di test, risulta particolarmente sensibile a:

- rumori condotti ed irradiati,
- vibrazioni che portano a falsi contatti.

Nella fase conclusiva del progetto è stato quindi ideata una versione ottimizzata del sistema destinata ad essere realizzata su di un circuito stampato.

Come è noto, la progettazione di un sistema elettronico deve essere trattata su tre livelli di descrizione:

1. il *dominio comportamentale*, che prevede la spiegazione del funzionamento del circuito nelle varie condizioni di lavoro (specifiche).
2. il *dominio strutturale*, i.e. la descrizione di come queste specifiche saranno attuate (topologia circuitale).
3. il *dominio fisico*, cioè l'elenco dei materiali utilizzati, la dimensione dei componenti, la loro posizione (layout).

Nella nostra attività, sia per la descrizione strutturale sia per quella fisica, abbiamo utilizzato dei sistemi CAD che agevolano il compito del progettista.

È stata impiegata la suite di prodotti di Cadence OrCAD, nel quale trovano spazio i pacchetti *Capture*, utilizzato per rappresentare e simulare le reti elettriche, e *Layout* per l'omonima fase di processo.

La scelta è caduta su questa distribuzione poiché, oltre ad essere lo *standard de facto*, consente di fare interloquire i software, sì da permettere uno scambio di informazioni tra i due livelli di astrazione.

Una volta realizzato lo schematico in *Capture*, si disporrà, previa semplici passaggi, già di gran parte del materiale necessario per operare in *Layout*.

Per via dell'importanza che svolgono questi programmi, in questa documentazione, accanto alla descrizione degli aspetti scientifici e tecnologici, saranno presenti diverse note sul loro utilizzo.

Progettazione circuitale

In questa nuova fase di progettazione circuitale sono state adottate una serie di migliorie basate sulle considerazioni emerse dalla prima fase di lavoro.

Come abbiamo ricordato, uno degli aspetti più problematici è la propagazione del rumore di commutazione degli interruttori attraverso le linee di alimentazione, che ci ha costretto ad inserire un consistente stadio di filtraggio capacitivo a monte del sistema distribuzione.

Si è voluto dotare la nuova versione del circuito di un convertitore DC/DC di tensione di tipo lineare per produrre due livelli di alimentazione molto precisi.

Lo schema di questo stadio è riportato in Figura 3.47, dove è mostrato l'utilizzo dei regolatori $\mu A78M05$ e $\mu A79M05$ di Texas Instruments [45, 46].

I diodi di ingresso sono degli Shockley inseriti per salvaguardare il sistema da accidentali inversioni di polarità delle alimentazioni.

Sono comunque presenti dei banchi di condensatori in ingresso ed in uscita al regolatore per ridurre ulteriormente il ripple.

Tramite il diodo di feedback andiamo invece a proteggere il lineare stesso da eventuali sovratensioni.

I connettori J27 e J28 permettono di bypassare questo stadio di regolazione ed alimentare il sistema direttamente con una sorgente esterna.

In entrambi i casi, la presenza di una tensione corretta è indicata da due diodi LED.

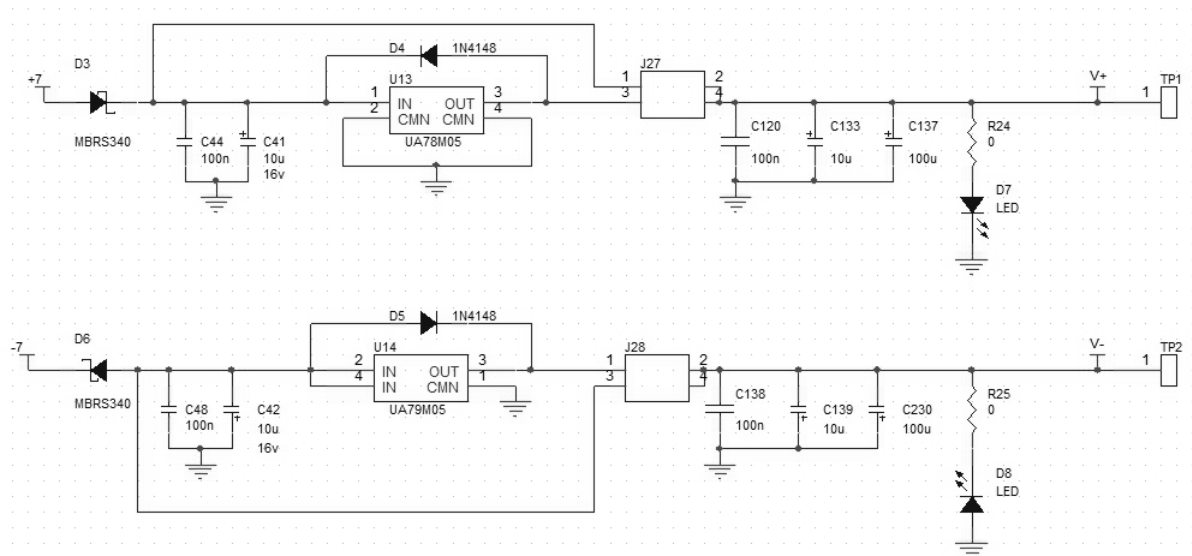


Figura 3.47: Circuiti per la generazione delle tensioni di alimentazione

Nel caso si voglia utilizzare il filtro in modo indipendente dalla cella di potenza, è stata preventivata la generazione direttamente a bordo della scheda di una tensione di riferimento.

L'integrato qui rappresentato è il REF3140 di Texas Instrument [47] che produce una tensione nominale di 4 V.

È comunque possibile sostituire a questo integrato uno qualsiasi della stessa famiglia REF31, per disporre di un riferimento di 1.25, 2, 2.5, 3 o 3.3 V.

Anche in questo caso sono presenti i banchi di condensatori, il diodo di ingresso di protezione, il led per segnalare la presenza della tensione ed il connettore per bypassare la generazione locale

della tensione.

Lo schema di questo stadio è mostrato in Figura 3.48.

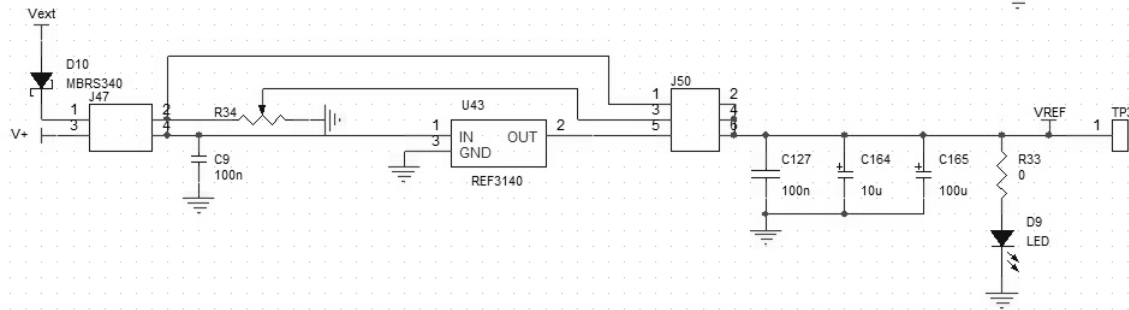


Figura 3.48: Circuiti per la generazione delle tensioni di riferimento

In Figura 3.49 sono indicati i connettori di ingresso dei segnali e delle alimentazioni:

- J4 e J4 sono i connettori per le alimentazioni esterne, che devono essere maggiori di 5 V poiché la presenza dei regolatori dissipativi comporta una riduzione della tensione.
- J25 è il connettore per la distribuzione del segnale di riferimento esterno.
- J3 è l'ingresso del segnale di clock.
- J6 è l'ingresso di segnale.

Facciamo notare la presenza della rete di partizione e del circuito di divisione del clock basato sul flip-flop SN74LVC2G74 di Texas Instrument [48].

Sono poi riportati per ogni circuito integrato i condensatori di decoupling.

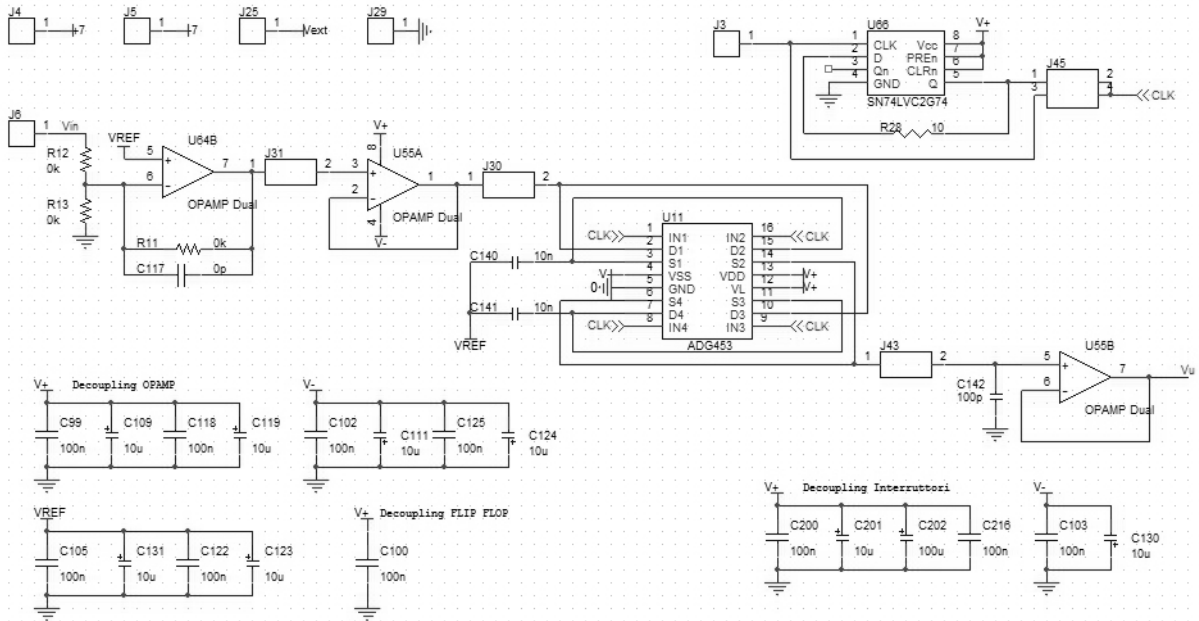


Figura 3.49: Stadio di ingresso/uscita del filtro a capacità commutate, con rappresentati il divisore di clock e la rete di partizione

Figura 3.50 mostra i due stadi sommatori del filtro.

L'amplificatore operazione indicato è generico, anche se si è pensato di utilizzare un integrato che garantisca le prestazioni del buffer a due stadi descritto nei paragrafi precedenti.

Uno dei candidati esaminati è il [49] di Texas Instruments che ha le seguenti caratteristiche:

- $GBWP = 250 \text{ MHz}$,
- $SR = 150 \text{ V}/\mu\text{s}$
- $I_b = 3 \text{ pA}$
- $e_n = 6.5 \text{ nV}/\sqrt{\text{Hz}}$
- rail to rail I/O

A valle del secondo sommatore è stato aggiunto un ulteriore stadio di amplificazione che può essere utilizzato nel caso non si disponga (o non sia accessibile) l'amplificatore di errore interno al controllore PWM.

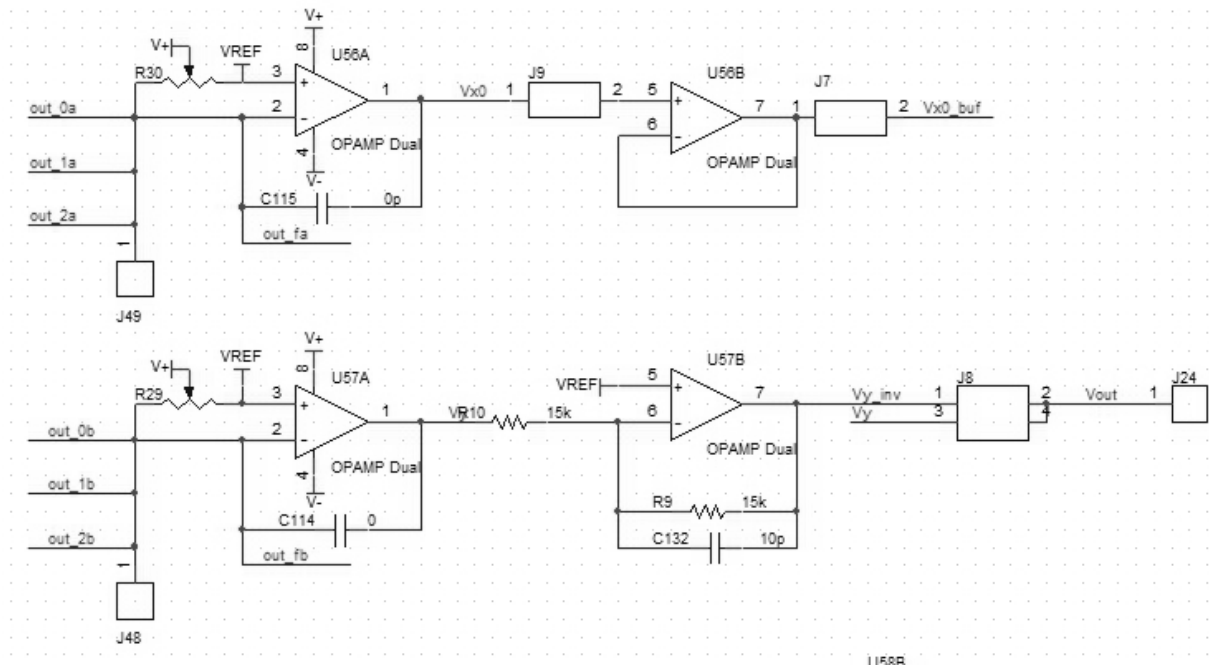


Figura 3.50: Stadi sommatori del filtro a capacità commutate

Figura 3.51 mostra le due celle di ritardo, realizzate sempre con gli integrati ADG453, e con i relativi buffer invertente/non invertente per selezionare il segno del coefficiente.

Facciamo notare come in ogni stadio invertente (compreso i sommatori precedenti) è stato già preventivato un condensatore di filtraggio locale, che potrà essere montato oppure no sul circuito stampato.

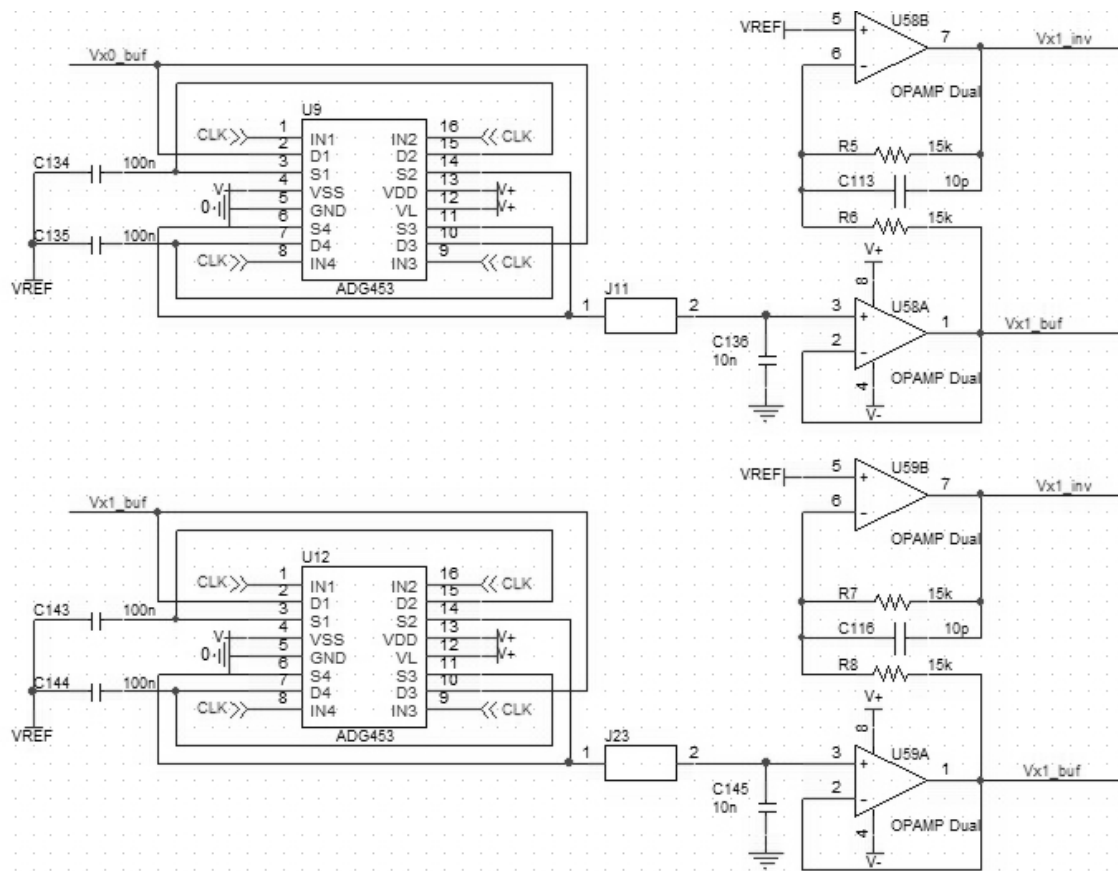


Figura 3.51: Celle di ritardo con buffer invertente e non invertente in uscita

Infine, Figura 3.52 mostra un esempio di configurazione del MDAC, dove sono state indicati anche i DIP Switch e dei resistori integrati per realizzare il pull-down dell'interruttore. I connettori finali servono per stabilire il segno dei coefficienti.

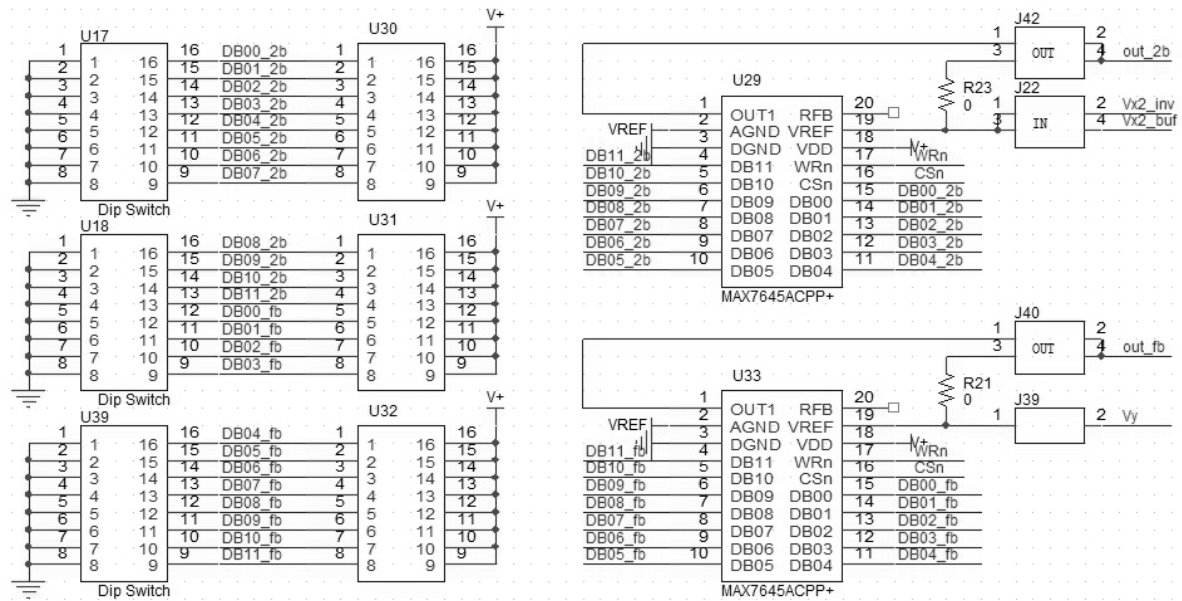


Figura 3.52: Circuito di programmazione degli MDAC

Progettazione del circuito stampato

I circuiti stampati, o Printed Circuit Board in inglese (PCB), sono delle schede sulle quali sono saldati i componenti elettronici del circuito, interconnessi mediante percorsi conduttivi in rame che possono giacere su uno o più strati, tra loro isolati.

Per consentire il passaggio tra due di essi si praticano dei forellini, detti *via*.

Anche se le dimensioni di una PCB sono solitamente di decine di centimetri, le masse prese in punti diversi della scheda non sono equipotenziali, per via del fatto che le connessioni in rame hanno una resistenza non trascurabile.

Per ovviare al problema si preferisce inserire i cosiddetti *piani di massa*, ossia giaciture metalliche poste sulla faccia della scheda e connesse alla massa utilizzata, che grazie alla loro geometria planare riducono sensibilmente il parassitismo resistivo.

La realizzazione della PCB prevede che si abbia a disposizione una descrizione completa del sistema nel dominio fisico, bisogna cioè conoscere:

- L'area della PCB.
- Il numero di layer utilizzati per tracciare le connessioni.
- Altezza e larghezza dei componenti.
- La loro posizione sulla scheda, intesa come coordinate dei vertici ed indicazione della faccia sulla quale sono disposti.
- Lo spessore e il percorso seguito delle connessioni tra i pin dei componenti.

Per poter mettere in comunicazione il CAD *Capture*, utilizzato per rappresentare i circuiti, ed il CAD *Layout* che ci apprestiamo ad utilizzare per rappresentare nel dominio fisico il sistema, sono state necessarie alcune operazioni preliminari che ora descriveremo.

Associazione dei footprint ai componenti.

L'ingombro dei componenti e l'indicazione del numero di pin che presentano, è rappresentato dai *footprint*, così chiamati perché corrispondono all'impronta che sarà poi stampata sulla scheda. OrCAD Layout mette a disposizione una serie di librerie di footprint standard, e gli strumenti per crearne di nuovi.

Per capire quale sia il footprint più adatto per un integrato occorre osservare le informazioni riportate sul datasheet del componente.

Consideriamo ad esempio, quello del *OPA354* [49], mostrato in Figura 3.53.

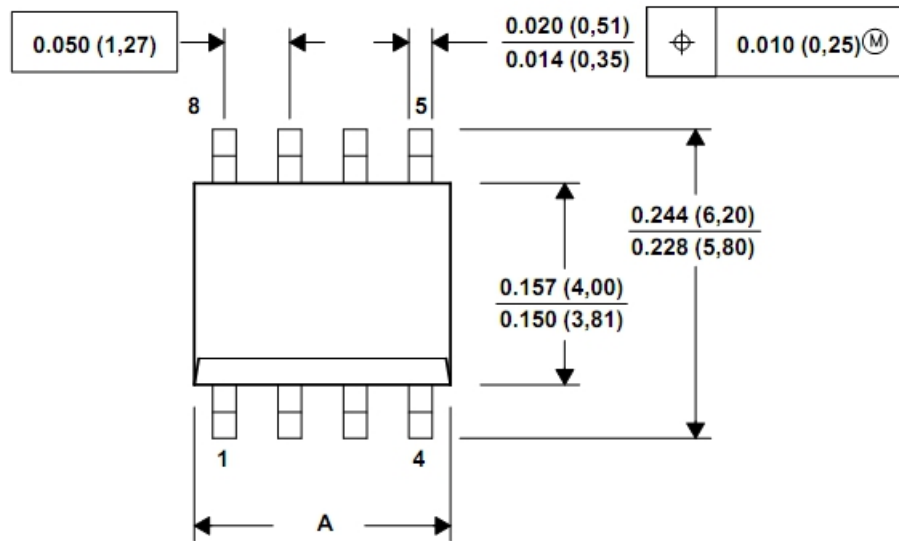


Figura 3.53: Esempio di footprint

I package di questo tipo si trovano nella libreria SOG, i cui elementi hanno sigle del tipo $SOG.d/p/WG.h/L.w^1$, dove:

- d è la distanza tra i pin in pollici.
- p il numero di pin.
- h l'altezza del package in centesimi di pollice.
- w la larghezza del package in centesimi di pollice.

Nel nostro caso il componente ha 8 pin, distanziati di 0.050 pollici, ed un package di 0.197×2.44 pollici.

Nell'elenco a disposizione il footprint che meglio lo approssima per eccesso è il $SOG.050/8/GW.275/L.250$. Iterando il procedimento si assegna ad ogni elemento un suo footprint.

Assegnamento dei nomi ai componenti.

Per evitare che negli schematici siano istanziati più componenti con lo stesso nome (il che creerebbe conflitti nel passaggio dei dati a Layout), è possibile eseguire un processo di rinominazione automatica.

Elenco del materiale.

Al fine di avere ben chiaro quale sia tutto il materiale elettronico che dovrà essere montato e di controllare l'associazione tra componente e footprint, è possibile far creare a *Capture* l'elenco dei componenti.

Con il foglio in mano si potranno spuntare dalla lista gli integrati di cui si è impossessato, e stabilire quali invece dovranno essere ordinati.

¹Nel caso in cui il datasheet riporti solamente le dimensioni in millimetri bisogna fare riferimento ai footprint che hanno la sigla della forma $SOG.dM/p/WG.h/L.w$

Creazione della netlist.

La netlist è un file contenente l'elenco dei componenti presenti nel circuito e delle loro connessioni.

Questo file, con associata l'informazione sui footprint di tutti i componenti, e le librerie che li contengono, rappresenta l'input utilizzato da OrCAD Layout per creare un nuovo progetto.

La creazione della netlist deve essere eseguita in OrCAD Capture, una volta identificate e chiarite le ambiguità nello schematico, come mostrato nei passi precedenti.

Creazione di un nuovo layout.

Il nuovo progetto aperto si presenterà tipicamente così: un insieme di componenti caratterizzati da specifiche dimensioni connessi tra loro da linee.

Un estratto del progetto appena creato è riportato in Figura 3.54.

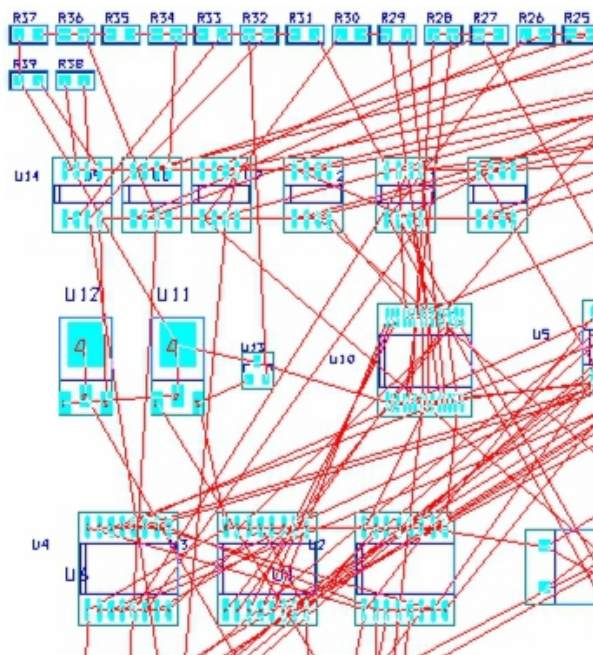


Figura 3.54: Estratto del nuovo progetto di Layout

Scopo del progettista di layout è disporre in modo opportuno tali elementi (placement), e sostituire alle linee le connessioni metalliche (routing).

Ecco alcuni criteri generici utilizzati per la progettazione del layout della scheda.

1. Individuare le unità logiche del circuito: stabilizzazione alimentazioni, generazione delle tensioni di riferimenti, altri blocchi fondamentali.
2. Individuato il blocco di partenza si posizionano i componenti in ordine di adiacenza in modo da minimizzare la lunghezza delle connessioni, che sono fonte di ritardo e dissipazione.
3. Man mano che si procede lo spazio si riduce e quindi diventa sempre meno agevole seguire un criterio di minimizzazione di piste.

Inoltre i vari blocchi dovranno prima o poi essere tra loro connessi.

Come regola generale meglio fare le connessioni su di un layer in orizzontale e sull'altro in verticale, così da avere buone probabilità che le ultime e più ostiche connessioni siano tracciabili.

4. Lo spessore delle linee deve essere calcolato in maniera che queste supportino la corrente su esse circolante.
Per applicazioni di questo tipo un valore tra 0.3 e $0.4mm$ è sufficiente, solamente le linee di alimentazione richiedono spessori almeno di $0.5mm$.
5. Prestare attenzione a segnali critici quali clock ad alta frequenza: devono viaggiare su piste più corte possibili, e, nel caso in cui debba essere distribuito su tutta la scheda, vanno utilizzate connessioni a stella, così da salvaguardare il sincronismo del sistema.

Altre regole puramente operative sono qui elencate e richiamate in Figura 3.55:

- Non entrare in un pin in diagonale, ma direttamente: anche se si inizia a tracciare la linea dall'estremità opposta, premendo X si scambia l'estremo e si è certi rispettare questo criterio.
- Se possibile non inserire piste con angoli a 90° , ma smussate a 45° .
- Non far incrociare più di due linee in una via: se ci sono 2 linee equipotenziali sul layer BOTTOM ed 1 sul TOP, è meglio prima intersecare le due sullo stesso livello e poi unire le due tracce rimaste.
- Minimizzare quanto possibile il numero di via.

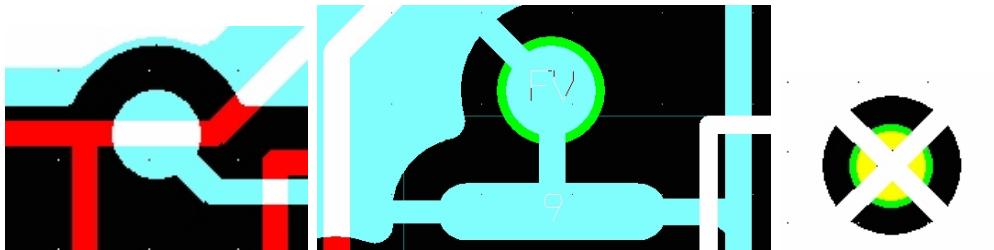


Figura 3.55: Alcune regole per la corretta progettazione del Layout di una PCB

Nello specifico mostriamo alcune parti significative del progetto del layout della PCB.

In Figura 3.56 è mostrato il layout di un amplificatore operazionale dual predisposto per realizzare il buffer non invertente ed il buffer invertente.

Come è possibile intravedere sono stati predisposti i condensatori di bypass e i punti di test.

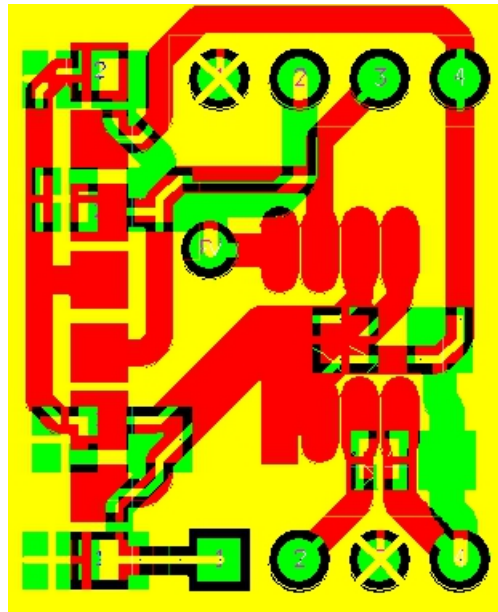


Figura 3.56: Estratto del file di layout che mostra i buffer invertente/non invertente realizzati sullo stesso operazionale

Figura 3.57 e Figura 3.58 mostrano invece una cella di ritardo e i circuito per la programmazione dei coefficienti, realizzati con gli MDAC, i resistori integrati e i DIP switch.

Anche in questo caso, localmente ad ogni integrato è stata prevista una piazzola per saldare i condensatori di bypass delle alimentazioni.

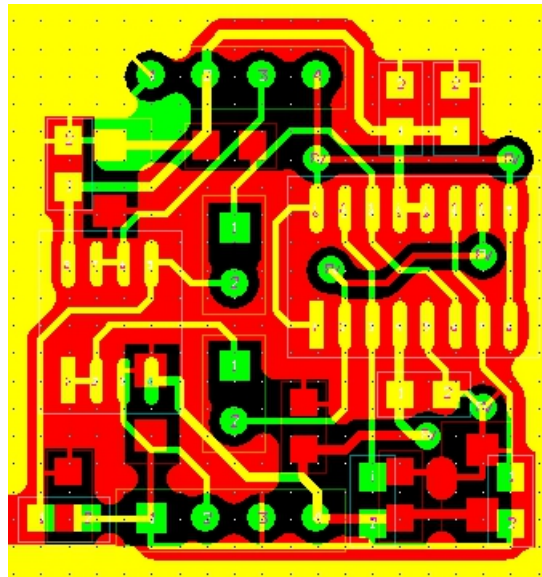


Figura 3.57: Estratto del file di layout che mostra una cella di ritardo

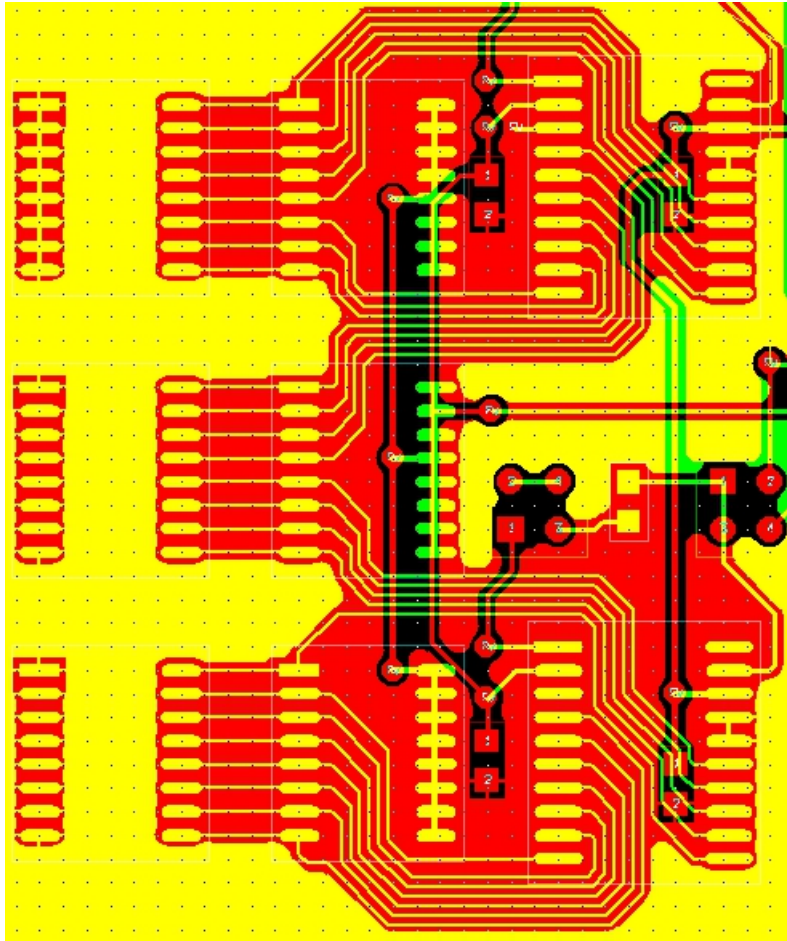


Figura 3.58: Estratto del file di layout che mostra il circuito di programmazione dell'MDAC

Una volta completato il layout, come sopra mostrato, i file generati da OrCAD Layout (file gerber) possono essere inviati all'azienda produttrice che si occuperà di realizzare fisicamente la scheda e posizionare su di essa tutti gli elementi (piazzole, linee di connessione, via, piani di massa,...) indicati durante la fase di progetto.

Bibliografia

- [1] Texas Instruments, “TPS40200, wide input range non-synchronous voltage mode controller,” 2006. [Online]. Available: focus.ti.com/lit/ds/symlink/tps40200.pdf
- [2] C. Maderna and P. M. Soardi, *Lezioni di Analisi Matematica II*. Milano, Italy: Città Studi Edizioni, 2002.
- [3] R. D. Middlebrook and S. Cúk, “A general unified approach to modelling switching-converter power stages,” *International Journal of Electronics*, vol. 42, pp. 521–550, Jul. 1977.
- [4] P. Maranesi, “Small-signal circuit modeling in the frequency-domain by computer-aided time-domain simulation,” *Power Electronics, IEEE Transactions on*, vol. 7, pp. 83–88, Jan. 1992.
- [5] P. Maranesi, F. Pogliana, and M. Riva, “Improvements in computer aided modeling of switched dc power sources,” in *Computers in Power Electronics, 1998. 6th Workshop on*, Cernobbio , Italy, Jul. 1998, pp. 213–217.
- [6] Texas Instruments, “TPS40054-EP, TPS40055-EP, TPS40057-EP: Wide-input synchronous buck controller,” 2005. [Online]. Available: <http://focus.ti.com/docs/prod/folders/print/tps40054.html>
- [7] Y. Liu, E. Meyer, and X. Liu, “Recent developments in digital control strategies for DC/DC switching power converters,” *IEEE Trans. Power Electronics*, vol. 24, pp. 2567–2577, Nov. 2009.
- [8] L. Corradini and P. Mattavelli, “Modeling of multisampled pulse width modulators for digitally controlled DC-DC converters,” *IEEE Trans. Power Electronics*, vol. 23, pp. 1839–1847, Jul. 2008.
- [9] Y. Duan and H. Jin, “Digital controller design for switchmode power converters,” in *Proc. IEEE Appl. Power Electronics Conf. (APEC)*, Dallas, TX, USA, Mar. 1999, pp. 967–973.
- [10] H. Peng, A. Prodić, E. Alarcón, and D. Maksimović, “Modeling of quantization effects in digitally controlled DC-DC converters,” *IEEE Trans. Power Electronics*, vol. 22, pp. 208–215, Jan. 2007.
- [11] D. Maksimović and R. Zane, “Small-signal discrete-time modeling of digitally controlled DC-DC converters,” in *Proc. IEEE Computation in Power Electronics (COMPEL)*, Troy, NY, USA, Jul. 2006, pp. 231–235.
- [12] R. Maksimović, R. Zane, and R. Erickson, “Impact of digital control in power electronics,” in *Proc. Int. Symp. Power Semiconductor Devices (ISPSD)*, Kitakyushu, Japan, May 2004, pp. 13–22.

- [13] Texas Instruments, “UCD911: Single phase synchronous buck controller,” 2006. [Online]. Available: <http://focus.ti.com/lit/ds/symlink/ucd9111.pdf>
- [14] —, “Designing the digital compensator for a UCD91xx-based digital power supply,” 2006. [Online]. Available: <http://focus.ti.com/general/docs/lit/getliterature.tsp?literatureNumber=slua416&fileType=pdf>
- [15] M. Algreer, M. Armstrong, and D. Giaouris, “Adaptive control of a switch mode dc-dc power converter using a recursive fir predictor,” in *Power Electronics, Machines and Drives (PEMD 2010), 5th IET International Conference on*, Brighton, UK, Apr. 2010, pp. 1–6.
- [16] M. Benchouia, A. Ghamri, M. Benbouzid, Golea, and S. A. Zouzou, “Fuzzy model reference adaptive control of power converter for unity power factor and harmonics minimization,” in *Electrical Machines and Systems, 2007. ICEMS. International Conference on*, Seoul, Oct. 2007, pp. 110–113.
- [17] L. kui Yi, J. Zhao, and D. Ma, “Adaptive backstepping sliding mode nonlinear control for buck dc/dc switched power converter,” in *Control and Automation, 2007. ICCA 2007. IEEE International Conference on*, Guangzhou, May 2007, pp. 1198–1201.
- [18] F. Belloni, **Della Giustina, D.**, P. Maranesi, and M. Riva, “Switch capacitor adaptive control for power cells,” in *Annual Workshop of the Gruppo Eletttronica (GE 2008)*, Otranto, Italy, Jun. 2008, pp. 1–2.
- [19] —, “Programmable switched capacitor filter for the control of pwm power converters,” in *Annual Workshop of the Gruppo Eletttronica (GE 2010)*, Roma, Italy, Jun. 2010, pp. 1–2.
- [20] A. Saltelli, M. Ratto, T. Andres, F. Campolongo, J. Cariboni, D. Gatelli, M. Saisana, and S. Tarantola, *Global Sensitivity Analysis*. New York, NY, USA: John Wiley & Sons, 2008.
- [21] P. G. Maranesi, L. Pinola, and V. Varoli, “Switched filter for the compensation of power processors,” *IEEE Trans. Power Electronics*, vol. 5, pp. 253–259, Jul. 1990.
- [22] J. Szczupak and S. Mitra, “On digital filter structures with low coefficient sensitivities,” *Proc. IEEE*, vol. 66, pp. 1082–1083, Sep. 1978.
- [23] Burr-Brown and M. Koen, “High speed data convesion,” 1991. [Online]. Available: <http://focus.ti.com/general/docs/lit/getliterature.tsp?baseLiteratureNumber=sbaa045>
- [24] Analog Devices, “ADG453: LC²MOS 5 Ω R_{ON} SPST switches,” 2006. [Online]. Available: <http://www.analog.com/en/switchesmultiplexers/analog-switches/ADG453/products/product.html>
- [25] —, “ADG413: LC²MOS precision quad SPST switch,” 2006. [Online]. Available: <http://www.analog.com/en/switchesmultiplexers/analog-switches/adg413/products/product.html>
- [26] National Semiconductors, “LF155/LF156/LF256/LF257/LF355/LF356/LF357: JFET input operational amplifiers,” 2001. [Online]. Available: <http://www.national.com/mpf/LF/LF356.html#Overview>
- [27] Texas Instrument, “OPA227/OPA2227/OPA4227/OPA228/OPA2228/OPA4228: High precision, low noise operational amplifiers,” 2005. [Online]. Available: focus.ti.com/lit/ds/symlink/opa227.pdf

- [28] A. D. Sedra and K. C. Smith, *Microelectronic Circuits - 4th ed.* New York, NY, USA: Oxford University Press, 1998.
- [29] Burr-Brown, "OPA633: High speed buffer amplifier," 1993. [Online]. Available: <http://focus.ti.com/docs/prod/folders/print/opa633.html>
- [30] Texas Instruments and J. Noxon, "Topology and noise using multiplying DAC," 2006. [Online]. Available: <http://focus.ti.com.cn/cn/general/docs/lit/getliterature.tsp?literatureNumber=sbaa146&fileType=pdf>
- [31] **Della Giustina, D.** and V. Liberali, "Practical design considerations on adaptive controllers for pwm dc/dc converters," in *Proceedings of the 22nd International Conference on Microelectronics (ICM 2010)*, Cairo, Egypt, Dec. 2010, pp. 1–6.
- [32] Panasonic, "Power chock coil pcc-f126f series," 2008. [Online]. Available: <http://pdf1.alldatasheet.com/datasheet-pdf/view/230535/PANASONIC/ETQP6F1R0SFA.html>
- [33] —, "Aluminum electrolytic capacitors," 2006. [Online]. Available: www.panasonic.com/industrial/components/pdf/aba0000ce12.pdf
- [34] Fairchild Semiconductors, "60v p-channel logic level powertrench MOSFET," 2002. [Online]. Available: www.fairchildsemi.com/ds/FD/FDC5614P.pdf
- [35] ON Semiconductor, "MBRS540: 5a 40v schottky rectifier," 2002. [Online]. Available: <http://www.onsemi.com/pub/Collateral/MBRS540T3-D.PDF>
- [36] F. Belloni, **Della Giustina, D.**, and M. Riva, "Dynamic characterization of power converters: Methods and actuators," in *Proc. Int. Workshop on Applied Measurement for Power Systems (AMPS)*, Aachen, Germany, Sep. 2010, pp. 1–6.
- [37] C. Wildrick, F. Lee, B. Cho, and B. Choi, "A method of defining the load impedance specification for a stable distributed power system," in *Power Electronics Specialists Conference (PESC93)*, Seattle, WA, Jul. 1993, pp. 826–832.
- [38] X. Feng and F. Lee, "On-line measurement on stability margin of dc distributed power system," in *Applied Power Electronics Conference and Exposition (APEC2000)*, New Orleans, LA, Jun. 2000, pp. 1190–1196.
- [39] F. Belloni and M. Riva, "Dynamic virtual test of power electronics converters," in *Proceedings of the Instrumentation and Measurement Technology Conference (IMTC2007)*, Warsaw, Poland, May 2007, pp. 1–6.
- [40] Powertek, "PowerTEK GP102 gain/phase analyzer," 2002. [Online]. Available: <http://www.powertekuk.com/gp102.htm>
- [41] F. Belloni, **Della Giustina, D.**, P. Maranesi, and M. Riva, "Switched-capacitor programmable filter for power converters," in *Proc. Eur. Conf. Power Electronics (EPE)*, Barcelona, Spain, Sep. 2009, pp. 1–6.
- [42] LeCroy, "Lecroy waverunner 44Xi oscilloscope," 2002. [Online]. Available: www.lecroy.com/files/pdf/LeCroy_WaveRunner_Xi-A_Specs.pdf

- [43] M. Riva, F. Belloni, **Della Giustina, D.**, and P. Maranesi, "An alternative approach toward adaptive control of fixed frequency power converters," in *Proc. Int. Power Electronics and Motion Control Conf. (PEMC)*, Ohrid, Republic of Macedonia, Sep. 2010, pp. 1–6.
- [44] Z. Zhusubaliyev and E. Mosekilde, "Torus birth bifurcations in a dc/dc converter," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 53, pp. 1839 – 1850, Aug. 2006.
- [45] Texas Instruments, " μ A78Mxx-Q1 series positive-voltage regulators," 2002. [Online]. Available: <http://www-s.ti.com/sc/ds/ua78m05-q1.pdf>
- [46] —, " μ A79M00 series negative-voltage regulators," 2002. [Online]. Available: <http://www-s.ti.com/sc/ds/ua79m05.pdf>
- [47] —, "REF3140 15ppm/°c max, 100 μ a, SOT23-3 series voltage reference."
- [48] —, "SN74LVC2G74 single positive-edge-triggered d-type flip-flop with clear and preset," 2007. [Online]. Available: <http://www.ti.com/lit/gpn/sn74lvc2g74>
- [49] —, "OPA354 250mhz, rail-to-rail i/o, CMOS operational amplifiers," 2002. [Online]. Available: <http://focus.ti.com/docs/prod/folders/print/opa354.html>

Indice analitico

A

- ammettenza
 - di ingresso, 19
- analisi
 - nel dominio del tempo, 17
 - nel dominio della frequenza, 17

B

- bacino di attrazione, 26
- biforcazione, 159
- burst mode, 43

C

- cancellazione
 - polo/zero, 37
- CCM, 4
- cella di potenza
 - a commutazione, 3
 - Buck, 6
 - dissipativa, 2
- compensazione
 - a polo dominante, 37
- conduzione
 - continua, 4
 - discontinua, 4
- controllo
 - a modulazioni di larghezza di impulsi, 43
 - a treno di impulsi, 43
 - ad isteresi, 43
 - adattivo, 48
 - analogico, 45
 - digitale, 47
 - PWM in corrente, 44
 - PWM in tensione, 43
- convertitore
 - DC/DC, 2
 - step-down, 3
 - step-up, 3
- corrente
 - di soglia, 11
- criterio
 - di Bode, 37

D

- DCM, 4
- dominio
 - comportamentale, 167
 - fisico, 167
 - strutturale, 167
- doppio bipolo, 19
- duty cycle, 8

E

- equazione
 - del moto, 14
 - di stato prossimo, 14
 - di uscita, 15
- RSR, 12

F

- feedforward, 34
- filtro
 - FIR, 57
 - IIR, 57
 - tempo-discreto, 57
- Footprint, 174
- forma
 - a cascata, 59
 - coupled, 63
 - diretta del primo tipo, 58
 - diretta del secondo tipo, 58
 - parallela, 59
- funzione
 - di trasferimento, 17

G

- guadagno
 - ad anello chiuso, 33
 - d'anello, 33
 - di andata, 33
 - di ritorno, 33
 - di tensione, 19
 - inverso di corrente, 19

I

- impedenza
 - di uscita, 19

- iniezione
 - di carica, 72
- inner feedback, 34
- instabilità
 - del primo tipo, 35
 - del secondo tipo, 35
- M**
- mappa
 - di Poincaré, 29
 - stroboscopica, 29
- marginale
 - di fase, 36
 - di guadagno, 36
- modello
 - a dati campionati, 24
 - a dati campionati mediato, 25
 - a due porte, 19
 - a tre porte, 21
 - mediato, 22
- O**
- orbita, 26
- ordine
 - di un filtro digitale, 57
- P**
- poli, 18
- punto
 - di equilibrio, 26
 - di equilibrio asintoticamente stabile, 26
 - di equilibrio attrattivo, 26
 - di equilibrio instabile, 26
 - di equilibrio stabile, 26
 - singolare, 26
 - stazionario, 26
- PWM, 43
- R**
- rappresentazione
 - matriciale, 18
 - nello spazio delle fasi, 15
- reazione
 - esterna, 33
 - interna, 34
- regolazione
 - di carico, 12
- resistenza
 - equivalente serie, 12
- risposta
 - all'impulso, 17
 - caratteristica, 17
- in frequenza, 17
- naturale, 17
- S**
- scansione
 - in frequenza, 143
- sensibilità
 - ad un parametro, 53
- sistema
 - strutturalmente stabile, 159
- sistema dinamico, 13
 - autonomo, 15
 - non autonomo, 15
 - reazionato, 33
 - reazionato negativamente, 33
 - reazionato positivamente, 33
 - stabile, 35
 - tempo-continuo, 14
 - tempo-discreto, 14
 - tempo-invariante, 15
 - tempo-variante, 15
- spazio
 - delle fasi, 15
- suscettività
 - audio, 19
- T**
- tecnica
 - di compensazione, 37
- triplo bipolo, 21
- Z**
- zeri, 18